

科學圖書大庫

最新電晶體電路圖集

編譯者 安守中

徐氏基金會出版

徐氏基金會科學圖書編譯委員會

監修人 徐銘信

發行人 陳俊安

科學圖書大庫

版權所有

不許翻印

中華民國七十二年十一月八日初版

最新電晶體電路圖集

基本定價 2.30

編譯者 安守中 中正理工學院電子系畢

本書如發現裝訂錯誤或缺頁情形時，敬請「刷掛」寄回調換。 謝謝惠顧

局版臺業字第1810號

出版者 臺北市徐氏基金會 臺北市郵政信箱 13-306 號

發行者 臺北市徐氏基金會 郵政劃撥帳戶第 15795 號

承印者 大興圖書印製有限公司 三重市三和路四段一五一號

電話 9221763
9271575
9271576
9286842

電話 9719739

序

本書的全部電路圖集包含五類電路圖及其說明，除了電路知識外，尚可學到實際應用的技能。第一篇包括雙極和場效電晶體和線性積體電路。第二篇包含TTL數位積體電路，和CMOS裝置。每個介紹的電路，都經著者製作及小心的檢查過。每個電路圖上標明各元件的數值。每個電路也有解釋及一些建議的實作步驟。

第一篇的電路1-1到第二篇的電路5-31，這些電路均經仔細安排，可以循序漸進的學習到固態電子的知識。每個電路都可實作，以得到實際的經驗。

如果你是初學者，建議你從本書的第1章讀起。本書的三大類電路有相互關係，對第1類電路的瞭解是瞭解第2類電路的基礎。如果你是老師或有經驗的技術員，你可以直接參考某一個電路，讓本書作為你最好的參考書。

本書所有電路，除電路4-1的5伏電源供應之外，都可製作在不需要銲接的電路板上。如此可免除銲接的麻煩，並可隨時拆除。電路的組合很容易，並立即可以應用。此書所有實習用電源，可用6到12伏的小電池。

電路4-5和5-1介紹的計時器和通用信號產生器非常重要，它將用在其他的電路實作中。

免銲接電路板市面有現貨，圖1是一塊電路板的照片圖例。本書大部分實習電路，只要用兩塊電路板連合，即可製作完成。此種電路板每個接腳由5個連接點組成。各接點有兩個獨立行。總接總數是94。電路板每側有一個連續的接點帶，供連接正和負電源電壓。

連接線可用A W G 24 號鈎線。記住電路板主要區內，每 5 點接在一起，對於幹線，從一端到另一端有連續連接。積體電路可以跨插於兩個接腳行之間。

電路的元件都是經常使用者，可以在電子元件零售商處找到。積體電路裝置，可以查看電子雜誌的廣告，找到代理商，如此可節省許多時間。特殊元件如果不易找到，也可查出手冊中可以替換的元件，其工作性能是相同的。

本書易讀易學，希望讀者能在輕鬆和愉快的心情下，學習更多固態電子學的必須知識。

安 守 中 謹誌

西元一九八三年八月五日

目 錄

序	I
第一篇 雙極電晶體、場效電晶體及線性積體電路	1
第一章 雙極電晶體電路	2
電路 1-1 雙極共射極放大器	2
電路 1-2 共基極放大器	5
電路 1-3 共集極電路級 (射極隨偶器)	6
電路 1-4 雙T形聲頻振盪器	7
電路 1-5 小信號聲頻放大器	7
電路 1-6 達令吞電路	8
電路 1-7 聲頻功率輸出電路級	10
電路 1-8 互補對稱放大器	11
電路 1-9 Pierce 雙極晶體振盪器	12
電路 1-10 有調諧輸出的晶體振盪器	13
電路 1-11 雙極C類放大器	18
電路 1-12 可變頻率雙極振盪器	20
電路 1-13 雙穩態複振器	21
電路 1-14 單接面電晶體振盪器	22
電路 1-15 發光二極體驅動器	23

第二章	場效電晶體電路	25
電路 2-1	場效電晶體共源極放大器	25
電路 2-2	共閘極放大器	28
電路 2-3	共排極電路 (源極隨偶器)	29
電路 2-4	穩定的共源極放大器	30
電路 2-5	分相器電路	31
電路 2-6	推挽式聲頻功率放大器	32
電路 2-7	場效電晶體 100 kHz 晶體振盪器	33
電路 2-8	Pierce 場效電晶體晶體振盪器	34
電路 2-9	場效電晶體調諧輸出晶體振盪器	35
電路 2-10	場效電晶體射頻振盪器放大器	36
電路 2-11	推挽式晶體振盪器	37
電路 2-12	場效電晶體雙穩態複振器	38
電路 2-13	場效電晶體變頻振盪器	39
電路 2-14	直接轉換檢波器	40
電路 2-15	雙邊帶信號產生器	41
電路 2-16	特高頻 (V H F) 振盪器放大器	43
電路 2-17	脈波 / 鋸齒波信號產生器	44
電路 2-18	金氧半導體場效電晶體共源極放大器	45
電路 2-19	垂直型金氧場效電晶體功率振盪器	49
電路 2-20	垂直型金氧半導體調諧輸出振盪器	52
電路 2-21	垂直型金氧半導體振盪器放大器	53
第三章	線性積體電路	55
電路 3-1	聲頻功率放大器	55
電路 3-2	運算放大器	58
電路 3-3	單電源運算放大器	61
電路 3-4	電壓隨偶器運算放大器	62
電路 3-5	高通濾波器	62

電路 3-6	低通濾波器	63
電路 3-7	通頻帶濾波器	64
電路 3-8	寬頻帶通頻濾波器	65
電路 3-9	不穩定脈波產生器	66
電路 3-10	可調頻率方波產生器	69
電路 3-11	555 固定頻率和可變延時脈波產生器	70
電路 3-12	100 kHz 555 晶體振盪器	71
電路 3-13	脈波位置調變器	71
電路 3-14	脈波寬度調變器	73
電路 3-15	波形產生器：正弦波和方波	74
電路 3-16	脈波和斜波產生器	75
電路 3-17	電碼練習振盪器和聲頻產生器	77
電路 3-18	555 方波產生器	78
電路 3-19	L E D 閃光器和振盪器	78
電路 3-20	低頻產生器	80
電路 3-21	長時間延時電路	82
電路 3-22	頻率合成器	85
電路 3-23	長計時範圍計時器	87
電路 3-24	搖控式電子衰減器	89
電路 3-25	點 / 線顯示驅動器	90

第二篇 TTL 及 CMOS 電路 95

第四章 電晶體至電晶體邏輯 (TTL) 數位電路 96

電路 4-1	5 伏調整電源供應器	96
電路 4-2	T T L 晶體振盪器	97
電路 4-3	10 進位分頻器	98
電路 4-4	百萬至 1 分頻器	100
電路 4-5	通用時鐘和脈波產生器	101
電路 4-6	數位反相器	103

電路 4-7	兩輸入及閘 (AND gate)	105
電路 4-8	兩輸入反及閘 (NAND gate)	108
電路 4-9	兩輸入或閘 (OR gate)	111
電路 4-10	兩輸入反或閘 (NOR gate)	114
電路 4-11	兩輸入 XOR 閘	116
電路 4-12	7 字段共陽極數位顯示器	119
電路 4-13	7447 BCD 至 7 字段解碼器	121
電路 4-14	BCD 十進位計數器和雙穩態開關	122
電路 4-15	BCD 十進位計數器和時鐘脈波產生器	124
電路 4-16	使用 NAND 閘的 RS 正反器	125
電路 4-17	時鐘 NAND RS 正反器	127
電路 4-18	使用 NOR 閘的 RS 正反器	129
電路 4-19	單穩態可調脈波產生器	131
電路 4-20	J-K 雙穩態正反器	133
電路 4-21	D 類邊緣觸發正反器	135
電路 4-22	四工鎖定位和顯示器電路	137
電路 4-23	16 進位 TTL 顯示器	140
電路 4-24	BCD 10 分之 1 解碼器	141
電路 4-25	8 數位位移記錄器	144
電路 4-26	雙電壓控制複振器	146
電路 4-27	4 數位加法電路	148
電路 4-28	4 數位大小比較器	151
電路 4-29	開集極 NAND 閘	152
電路 4-30	3 段選擇器和分配器	154
第五章 CMOS 積體電路		159
電路 5-1	通用時鐘和 CMOS 計數器	159
電路 5-2	CMOS 反相器	162
電路 5-3	CMOS AND 閘	164
電路 5-4	CMOS NAND 閘	167

電路 5-5	CMOS OR 閘	169
電路 5-6	CMOS NOR 閘	171
電路 5-7	CMOS XOR 閘	173
電路 5-8	CMOS XNOR 閘	175
電路 5-9	CMOS 預置計數器	177
電路 5-10	7 字段共陰極數位顯示器	178
電路 5-11	4511 BCD 至 7 字段解碼器	179
電路 5-12	BCD 正 / 倒十進位計數器	181
電路 5-13	計數器，解碼器 / 驅動器組合	182
電路 5-14	CMOS RS 正反器	183
電路 5-15	CMOS NAND RS 正反器	185
電路 5-16	CMOS 鎖定 RS 正反器	186
電路 5-17	CMOS J-K 正反器	188
電路 5-18	CMOS D 類正反器	189
電路 5-19	CMOS 100 kHz 或 1 MHz 晶體振盪器	190
電路 5-20	晶體控制複頻率產生器	191
電路 5-21	100kHz - 50kHz - 25 kHz 或 1 MHz - 0.5 MHz - 0.25MHz 晶體頻率校準器	192
電路 5-22	二進位級進計數器 / 分頻器	193
電路 5-23	60 Hz 晶體控制信號產生器	194
電路 5-24	12 級級進計數器 / 分頻器	195
電路 5-25	1 秒至 1 分鐘計時器	196
電路 5-26	鎖相迴路	197
電路 5-27	四工雙投開關	201
電路 5-28	資料選擇器和分配器	203
電路 5-29	振盪器和 14 級二進位計數器	203
電路 5-30	CMOS 9400 電壓至頻率轉換器	206
電路 5-31	CMOS 順序產生器	207

第一篇 雙極電晶體、場效電 晶體及線性積體電路

第一章 雙極電晶體電路

電路 1-1 雙極共射極放大器

雙極電晶體是一種由射極，基極，和集極（圖 1-1）組成的裝置。射極和集極是正極性，分別在基極的兩側。基極在這個位置，可以控制電荷在射極和集極間的運動。雙極電晶體有兩個接面。射極接面在射極和基極之間，是前向偏壓，集極接面在基極和集極之間，是逆向偏壓。

當射極接面前向偏壓時，跨於接面有電荷運動（電流）。這些電荷載體能擴散通過集極接面，雖然它是逆向偏壓。電荷載體因集極電位的吸引，而跨過其接面並產生電流。當基極偏壓電流增加時，射極接面的前向偏壓更大，產生的集極電流更多。如果基極電流隨著信號改變，則集極電流產生相似並放大的改變。圖 1-1 的共射極放大電路中，跨於輸出產生一個電壓的變化。其電壓變化大於電路的輸入變化。所以共射極放大器沒有電壓和電流的增益。輸入和輸出電壓之間，有 180° 的相位轉變。

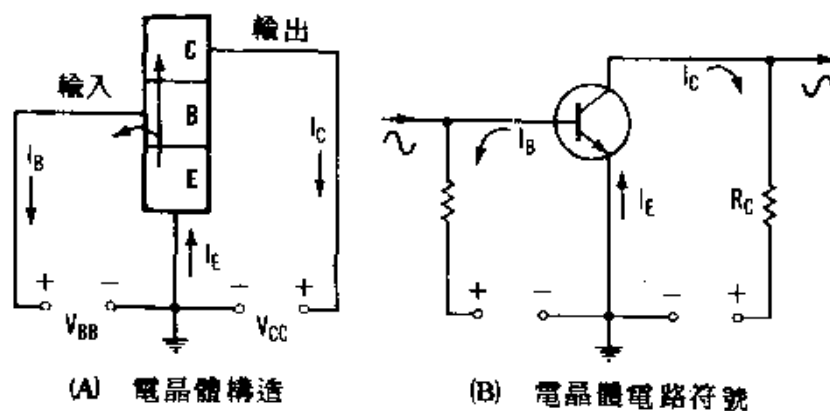


圖 1-1 基本雙極電晶體操作狀況。

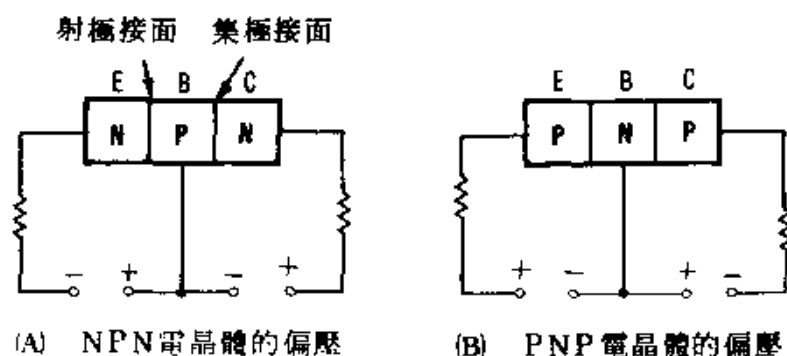


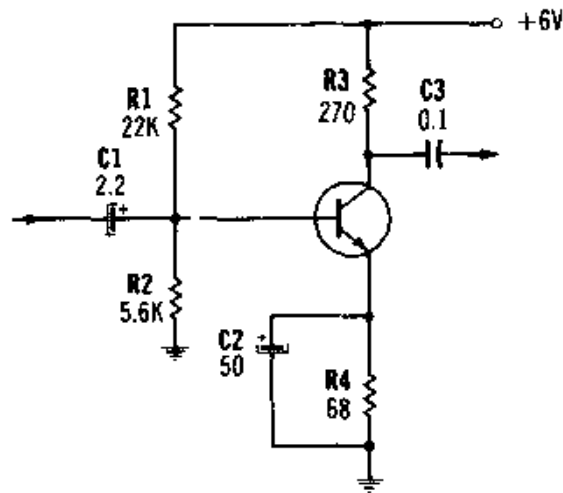
圖 1-2 雙極電晶體的偏壓。

雙極電晶體的射極接面是前向偏壓。此接面的電導高，且有較大基極電流。所以雙極性電路的輸入電阻很低，作為前級電路的負載時，必須考慮這個重要因素。級間交連系統必須配合此雙極電路的低輸入電阻，而設計匹配電阻。並且前級必須供給適當的信號電壓位準，使放大器級能在正常範圍內工作。

雙極電晶體有兩種基本形態：即有 P 型基極者，與有 N 型基極者（圖 1-2）。一個 npn 電晶體在正常操作時，集極為正電壓、基極對集極來說是負極性，故集極接面是負偏壓。射極接面必須前向偏壓，故射極對基極必須為負。基極加正偏壓，即可使射極接面前向偏壓。因為基極對 n 型射極為正，故射極電子跨過接面進入基極。這些電子擴散過基極，而被集極的正電壓吸引。最後電子再跨過集極接面，流入輸出電路。

pnP 電晶體與此相反，它應該使集極加上負電壓。如此集極接面方能反向偏壓。同樣基極對射極必須為負，方能使射極接面成前向偏壓。這種情形在 P 型射極的電荷載體是正電荷，即電洞。它被基極的負偏壓吸引，跨過射極接面進入基極。正電荷擴散過基極，再被集極的負電位吸引。電荷跨過集極接面後，進入輸出電路。

圖 1-3 是實用的共射極放大器電路，它使用一般功能的雙極電晶體。電阻 R_3 是集極負載電阻，它選用的數值，使集極直流電流保持在約 1 毫安。電阻 R_4 是保持直流穩定的射極電阻。電容器 C_2 和電阻 R_4 產生一個時間常數，可使低聲頻的衰減降到最低程度。電容器 C_1 和 C_3 也影響低頻響應。它們選擇的數值，使最佳響應點保持到 100 Hz 以下。電路的高頻響應，保持在超過 20,000 Hz 的位置。



所有電阻均 $\frac{1}{4}$ 瓦

圖 1-3 使用一般功能雙極電晶體的共射極電路。

電阻 R 1 和 R 2 設定電晶體的基極偏壓操作電流。所付予的數值，用於 2 N 2222 和 Radio Shack 的普通功能電晶體，可給予適當的偏壓。使用其他一般電晶體時，電阻 R 1 和 R 2 的數值必須調整。調整的方法是如圖 1-4 所示，在電路中插入一個電位計。輸出端跨接一個示波器。加一個 1000 Hz 聲頻信號於輸入端。調節電位計以獲得一個對稱而不失真的聲頻輸出。輸入端要確定不可被聲頻信號源過度驅動。爲了獲得足夠低的測試信號位準，聲頻源和 C 1 之間可能需要插入幾個串聯降壓電阻。

如果沒有現成的示波器，可以調整電位計，使集極電壓約 3 伏，此

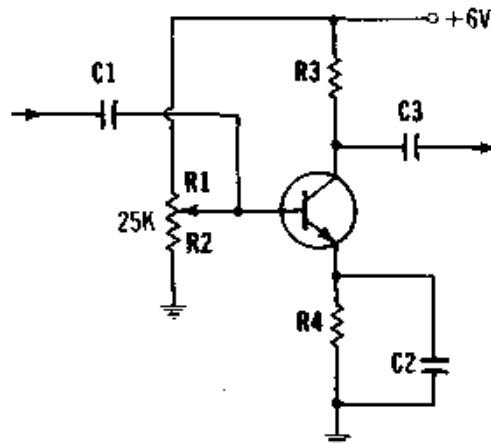


圖 1-4 使用電位計設定 R 1 和 R 2 的數值。

即為大約良好的工作狀態。注意此值是電源供應電壓的半值。將電源拆除，然後測量電位計 R 1 和 R 2 的電阻。此兩電阻即可用於圖 1-3 的電路中。

電路 1-2 共基極放大器

共基極電路中（圖 1-5），信號是加於射極和共用極之間，由集極和共用極之間取輸出。圖 1-1 的共射極電路中，信號加於基極，而由集極取輸出。共基極放大器的電壓增益很大，電流增益小於一個單位。共射極放大器的電壓和電流增益均很大。

共基極放大器的輸入阻抗很低，而輸出阻抗較高。故它可以用於普通需要變壓器，作低輸入和高輸出阻抗匹配的任何電路，它同時又可以得到電壓增益。

圖 1-6 是實際使用的共基極放大器級。使用同一個 Radio Shack 的 2009（與 2N 2222 相似）電晶體。元件均相同，但重新作了安排。電阻 R 1 現在是輸入阻抗。電容器 C 2 和 R 2 並聯，它與 R 2，和 R 3 合併，提供必須的基極偏壓電流。由於共基極電路的輸入阻抗較低，電容器 C 1 的數值必須增加為 $220\mu\text{F}$ 。它使頻率響應低到約 120Hz。高頻響應可超過 20,000Hz。

共基極電路的輸入和輸出電壓是同相。前面共射極電路的輸入和輸出電壓有 180° 的反相。

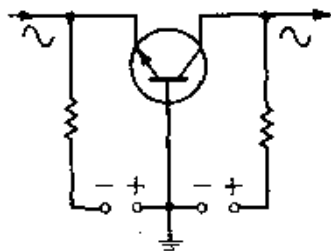
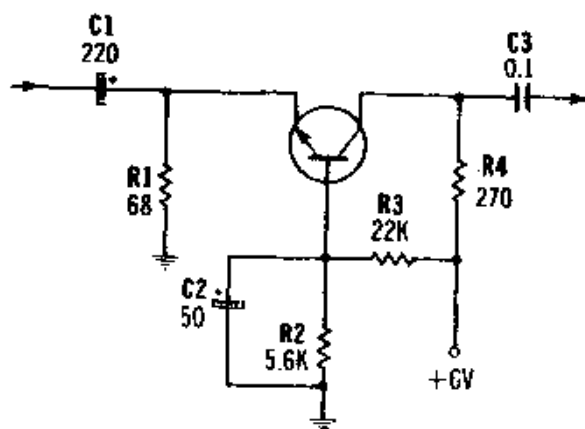


圖 1-5 基本共基極組態。



所有電阻均 $\frac{1}{4}$ 瓦

圖 1-6 共基極電路。

作電路測試時，所加的輸入電壓通常高於共射極電路的測試電壓，因為射極輸入電路的低阻抗負載影響。其電壓增益與共射極電路相似。適當調整電阻 R_2 和 R_3 的數值，可以得到最大不失真輸出。同樣如未要得到最大不失真輸出時的準確電阻值，可以使用電位計作測量。

電路 1-3 共集極電路級（射極隨偶器）

在共集極組態中，輸入信號以加於基極，輸出由射極取得（圖 1-7）。共集極或射極隨偶器電路是一種有效的阻抗匹配電路。其輸入阻抗稍高，而輸出阻抗非常低。此種電路的電流增益很大，而沒有電壓增益。設計適當的射極隨偶器電路，其輸出電壓可略低於輸入電壓。它通常作為高阻抗信號源和低阻抗負載之間的匹配。

輸出電壓和輸入電壓同相，共集極電路的另一個優點是，它能掌握高輸入信號位準，不致有失真，同時對於信號源的負載很低。

圖 1-8 是射極隨偶器電路。它使用的是 Radio Shack 的 2009（與 2N2222 相似）電晶體。元件與電路 H 和電路 1-2 大約相同，但經重新安排。270 歐姆的負載電阻現在放在射極電路中。集極和地之間連接一個 $50\ \mu\text{F}$ 電容器，構成一個共集極電路。

此放大器的工作在聲頻輸入信號位準範圍內，低頻響應可低至 100 Hz。高頻響應可超過 20,000 Hz。

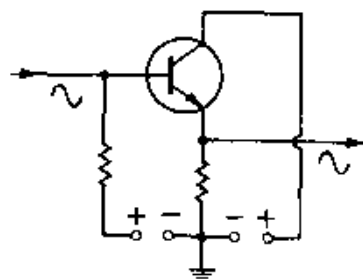
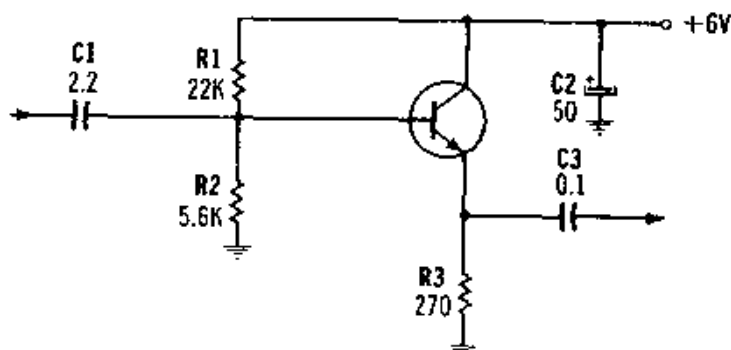


圖 1-7 基本共集極電路。

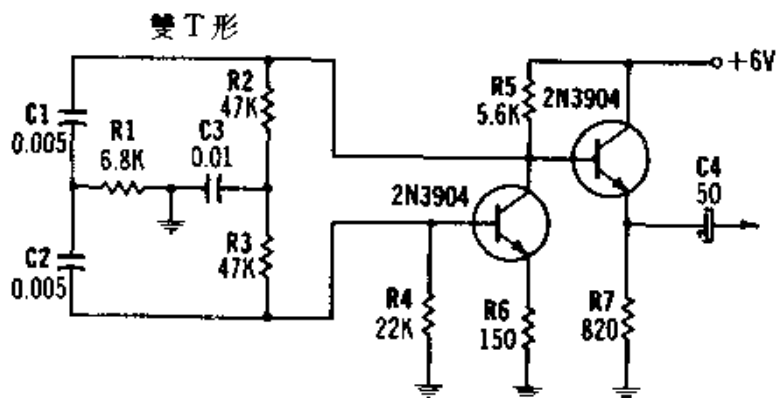


所有電阻均 1/4 瓦

圖 1-8 射極隨偶器電路。

電路 1-4 雙T形聲頻振盪器

一個電晶體，如果輸出電路的信號，以相同相位送回輸入端，即可製作一個振盪器電路。因為共射極放大器電路有 180° 的相位移，故必須使用一個有 180° 相位移的濾波器網路。注意圖 1-9 中，雙T形網路連接在電晶體振盪器的集極輸出和基極輸入之間。同相位迴授只能在振盪頻率的某點發生，此頻率由雙T形網路的時間常數決定。圖 1-9 中各元件的數值，產生的輸出頻率約為 $1,000\text{ Hz}$ 。



所有電阻均 $\frac{1}{4}$ 瓦

圖 1-9 電晶體聲頻振盪器。

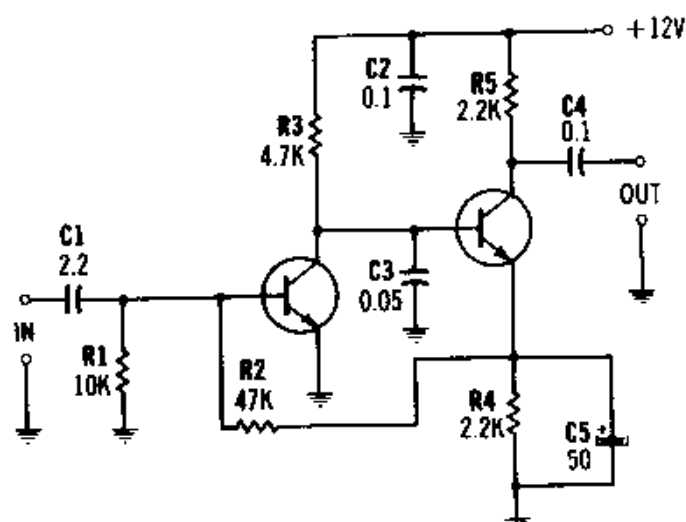
振盪器使用一個 2N3904 電晶體，其後的另一個相同型號電晶體，連接為射極隨偶器，以獲得低阻抗輸出。輸出端使用任何合理的負載，都不致改變振盪頻率。

欲改變振盪頻率，可更換電容器 C1 和 C2 的數值。使用 500 pF 電容器時，可得到 $10,000\text{ Hz}$ 振盪頻率；使用 $0.05\text{ }\mu\text{F}$ 電容器時，輸出為 100 Hz 。電阻 R1 用一個電位計取代，可作網路特定頻率的細部調整。調整良好後，再以固定電阻取代之。振盪器射極電路中電阻 R6 的數值，可以調整改變，以更改電路的輸出位準。

電路 1-5 小信號聲頻放大器

圖 1-10 是一個穩定的小信號，高增益放大器。注意其輸入級的集極直接交連到輸出級的基極。輸出級的信號和電流偏壓，均經此路徑獲

得



所有電阻均 $\frac{1}{4}$ 瓦

圖 1-10 小信號，高增益放大器。

得。它不需要級間交連電容器。輸入級的穩定偏壓，是由輸出級的射極電路，經過電阻 R_2 獲得。

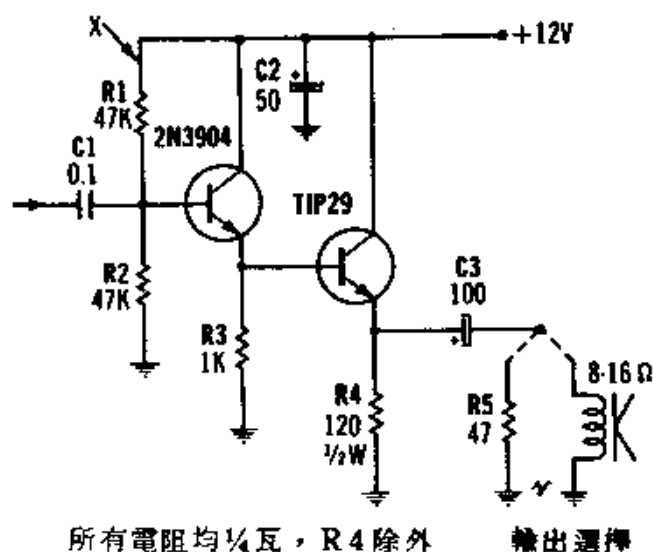
放大器的增益很高，例如以收音機檢波器輸出，作為它的低位準輸入信號時，跨於輸出端可得到 3 至 4 伏的峯值信號。如果使用聲頻信號產生器，作為測試放大器的信號源時，必須使用非常高的電阻與輸入端串聯，將信號降低到非常低的位準。聲頻信號產生器的輸出，如果要降低到非常微弱的狀況，必須使用一個 $2.5\text{ M}\Omega$ 的電阻與輸出端串聯，這是筆者的經驗。

圖 1-10 中各元件的數值，可使電路在聲頻範圍內正常工作。電容器 C_3 對高頻響應有決定性的影響，如果高頻特性需要擴大時，可降低其數值。輸入電容器 C_1 和射極濾波電容器 C_5 ，影響低頻響應。增加此兩電容器的數值，可擴大低頻響應。 C_5 使用 $220\text{ }\mu\text{F}$ 電容器時，響應可低到 100 Hz 。

適合此電路特性的電晶體是 $2\text{N}3904$ 和 $2\text{N}2222$ 型。其他一般功能電晶體亦可使用。電阻 R_1 ， R_2 ，和 R_3 主要影響兩直接交連電路的偏壓，使用其他型式電晶體時，必須調節這些電阻的數值。

電路 1-6 達令吞電路

達令吞電路是一種很常用的雙極電晶體電路。它由兩個以上的射極



所有電阻均¼瓦，R4除外 輸出選擇

圖 1-11 達令吞電路。

隨偶器級串聯組成。射極隨偶器（共集極）的輸入阻抗高，而輸出阻抗低。此阻抗的差異因串聯的射極隨偶器越多而越大。每一級都有電流增益；因此最後微弱的輸入電流，可產生高輸出電流。全部的電壓增益小於1個單位，但是在設計良好的電路中，這不是個嚴重問題。

圖 1-11 的電路由一個低位準，一般功能輸入電晶體，及其後的高電流輸出電晶體組成。注意輸入電晶體的射極是直接交連到輸出電晶體的基極。輸出電晶體也是一個射極隨偶器電路，兩個集極都在交流接地的狀況。

輸入信號可由高阻抗信號源供應，例如聲頻信號產生器，或共射極放大器級。輸出電晶體的射極，可以得到一個大約同電壓位準的低阻抗輸出信號。筆者的試驗中，輸出端的負載可以有兩種形式：一種是 47 歐姆的電阻，另一種是小型 8 歐姆喇叭。使用 47 歐姆負載時，電壓降很小，表示達令吞電路的輸出阻抗很低。使用喇叭時，由於喇叭的阻抗很低，故輸出電壓降很小，但喇叭的工作位準仍然能保持良好。

此電路的直流電流增益很重要。一個輸入約幾毫安的偏壓電流，在射極的直流電流可得到 35 到 40 毫安。由於達令吞電路可以利用很小的輸入電流，開關高輸出電流，故它通常廣泛使用於電源控制系統。這種特性可以用一個 120 歐姆輸出電阻跨接一個電壓表測量。測量跨於 R 4

的電壓，然後以歐姆定律算出直流射極電流。然後將輸入電晶體基極電路的X點拆除。如此即移除偏壓電流。注意輸出的讀數降為零，此步驟表示低的輸入偏壓電流，可控制高直流輸出電流。

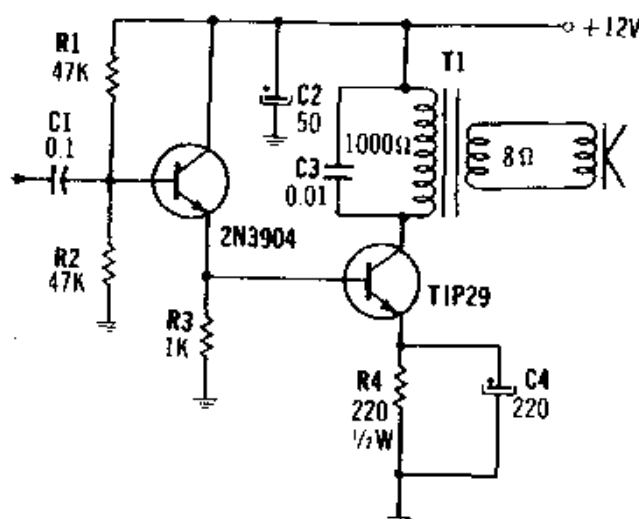
電路 1-7 聲頻功率輸出電路級

圖 1-12 是聲頻功率輸出級，它由一個射極隨偶器輸入級，驅動一個 A 類共射極輸出電晶體組成。TID-29 輸出電晶體可用 Radio Shack 276-2018 取代。

輸出電晶體的集極電路利用一個小型聲頻變壓器，與 8 歐姆喇叭作阻抗匹配。變壓器 (Radio Shack 273-1380) 的初級繞線阻抗是 1000 歐姆，次級繞線阻抗是 8 歐姆。如果變壓器是中央抽頭式，使用初級的外側兩接頭。

射極隨偶器輸入級使信號源的阻抗可以很高。放大器的增益很高，故以聲頻信號產生器作測試信號時，必須使用串聯降壓電阻。如有必要，跨於輸入端可連接一個音量控制器。它可用 50 K Ω 的電位計，輸入電容器 C1 的左邊可連接到它的接腳。

如果要工作於低增益狀態，輸出級之射極電路電容器 C4 可以取消



所有電阻均 $\frac{1}{4}$ 瓦，R4 除外

圖 1-12 聲頻功率輸出電路級。

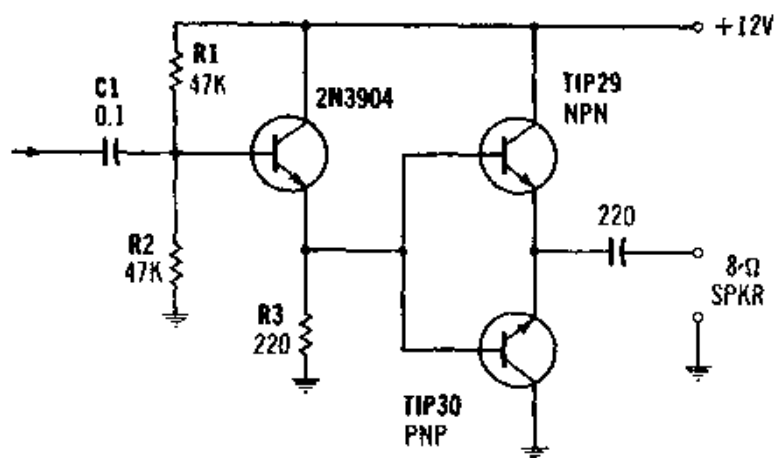
。電容器C 4的功用是調整放大器的低頻響應。圖上各元件的數值，使電路低頻響應可低至幾百赫。跨於輸出變壓器初級的電容器C 3，可用來調整高頻響應。元件數值的響應範圍可超過 10,000 Hz。

電路 1-8 互補對稱放大器

互補對稱放大器電路中，同樣性能的NPN和PNP電晶體串聯連接。輸出由其接面經過一個電容器取得。互補對稱式連接的優點是，它不需要反相輸入，即可得到推挽式輸出。一個電晶體在一個半週導通，另個電晶體在另外半週導通。驅動器必須供給功率，它必須有足夠的功率消耗能力。

圖 1-13 的電路裏，有一個簡單的驅動器級。由聲頻信號源得到的驅動電壓，可得到最大輸出。注意此電路不必使用變壓器，並且只需要少數幾個零件。

任何推挽式AB類或B類電路中，一個電晶體和另個之間導通狀況變換時，在低偏壓交越點會產生失真。如果將放大器的輸出顯示在示波器的螢幕上，即可證實此種交越失真。使用精密的偏壓網路，或使用運算放大器驅動器，可以降低此類失真。在AB類和B類電路中，因為失真的絕對值是常數，不受信號位準的影響，故信號位準較高時，失真較低。



所有電阻均 $\frac{1}{4}$ 瓦

圖 1-13 互補對稱放大器。

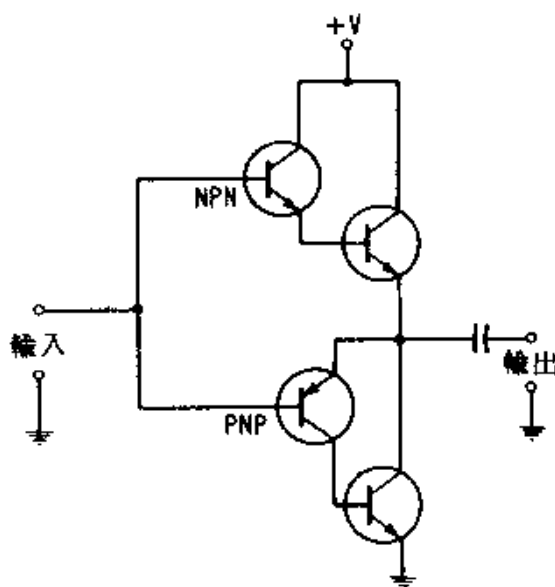


圖 1-14 簡化的類似互補電路圖。

輸出電晶體是 TIP 29 和 TIP 30 型。Radio Shack 2018 和 2026 型亦可使用。輸出電容器的電容量要高，低頻成份才不致於被衰減。驅動器是 2N3904 型 npn 電晶體。

圖 1-14 是基本的類似互補電路。驅動電晶體是個互補對，輸出電晶體是 npn 型。互補對供給推挽式電路反相輸入信號。

電路 1-9 Pierce 雙極晶體振盪器

Pierce 晶體振盪器的輸出未經調諧，晶體是直接連接於輸出和輸入之間（看圖 1-15）。晶體電容量與電晶體元件間電容量與外電容量形成柯匹斯式回授，維持振盪功能。圖 1-15 中電容器 C1，在低頻時幫助啟動及維持振盪。電路在晶體的基本形式振盪範圍內，由 1.5 MHz 至約 15 MHz，均能工作良好。

起振時雙極振盪器電路必須小量前向偏壓。這是電阻 R1 和 R2 的責任。電阻 R3 提供穩定性，及基極至射極的高阻抗，並幫助振盪器容易起振。集極的射頻抗流圈使集極對射頻為高阻抗，對連接至集極的直流電源電壓為低阻抗。Pierce 晶體振盪器有相對的高輸出阻抗，負載電路的阻抗值可由 5000 歐姆開始，向上增加。負載阻抗太低將會降低輸出，並且如果過低，將使電路停止振盪。

振盪電路可用調諧至晶體頻率的接收機作檢查，或可將輸出顯示於寬頻帶示波器的螢幕上。圖 1-16 是一個作交流輸出指示器的簡單射頻檢波電路。此指示器可自行製作，並可在寬位準範圍內作射頻輸出的指示器。它由二極體整流器 X_1 ，和適當的電阻電容網路組成。輸出端可跨接一個直流電表。此電表可用 0 至 50 微安的電流表，作非常低位準的指示，或用 0 至 1 mA 的電流表，作較高位準射頻電壓的指示。二極體可用 1N34A，1N914，或其他一般功能，低位準，之二極體。

靈敏度可用電位計 R_3 控制。電阻 R_1 作電路的負荷，並衰減高位準信號。雖然 R_1 指示的數值是 1 K Ω ，如有必要還是可以提高其值。

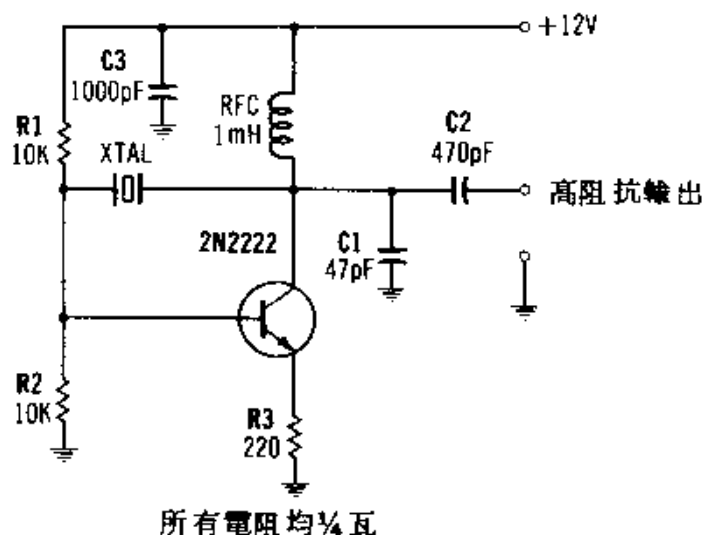


圖 1-15 Pierce 雙極晶體振盪器。

此電路的信號加於接頭 1 和 3 或 2 和 3 之間。注意虛線處電阻 R_4 ，測試時電路的輸出加上適當負載後，可插入此電阻。例如射頻信號源匹配於 50 歐姆負載時，此電阻的數值可以使用 50 歐姆者。

Pierce 晶體振盪器的輸出位準較低。振盪器的輸出可加於指示器的第 2 和 3 腳。 R_4 的位置沒有使用電阻，由於 Pierce 電路必須輸入至高阻抗負載電路。

電路 1-10 有調諧輸出的晶體振盪器

圖 1-17 是個效率很高的晶體振盪器，包括一個調諧輸出。調諧輸出的優點是可得較大輸出，且能與低阻抗負載匹配。此電路基本上是

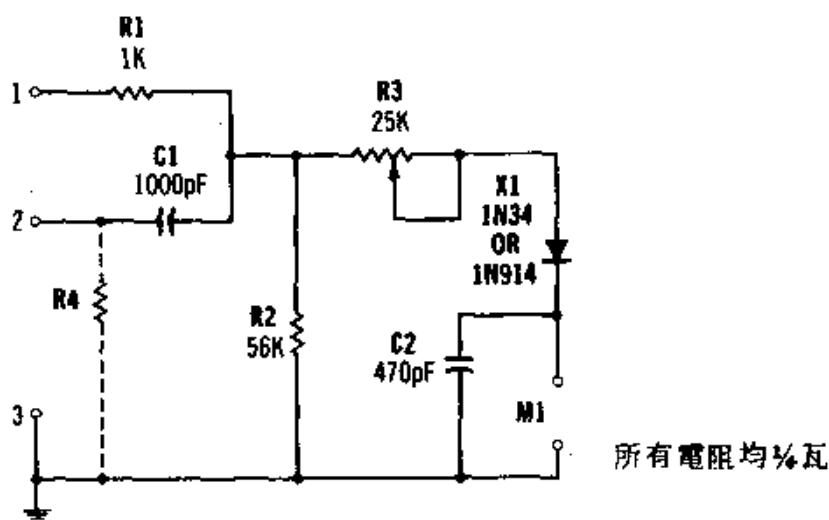


圖 1-16 輸出指示器。

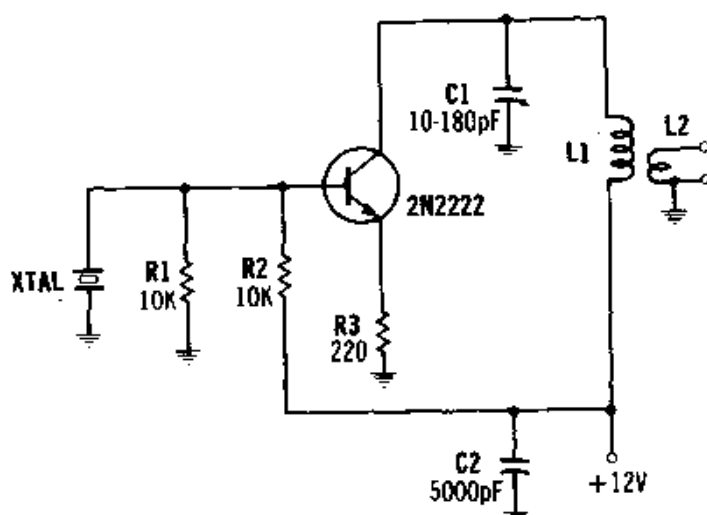


圖 1-17 晶體振盪器與調諧輸出。

Miller 式電路，電晶體層面間電容是其回授路徑。像 Pierce 晶體振盪器或任何雙極晶體振盪器，均需要一些前向偏壓。此偏壓電流由電阻 R 1 和 R 2 控制。電阻 R 3 提供穩定性，並將集極電流限制安全值內。電阻 R 3 跨接一個適當的濾波電容器時，可獲得更大輸出。

此電路在其晶體基本狀態及第三次諧振狀況均能工作良好。實際上，在基本晶體振盪頻率時，將輸出諧振電路調諧到所需諧振頻率，則它亦可以諧振形式工作。例如一個 7 MHz 的晶體，將集極諧振電路調諧

到 21 MHz 時，亦可產生 21 MHz 的輸出。

最好的諧振電路是由線圈和可變電容器組成。筆者的設計是工作於 40 米業餘頻道，故使用 Amidon T-50-2 線圈，它由 26 號線繞 35 圈製成，次級以 26 號線在初級上繞 4 圈製成。如此可以匹配至 50 歐姆負載。可變電容器是 Arco 463 型，它是 18 pF 壓緊的修整電容器。

輸出可用適當頻寬的示波器觀察，或用調諧到晶體頻率的接收機來拾取。圖 1-16 的指示器，也可用來測量輸出。這個例子裏，接頭 2 和 3 之間必須跨接一個 50 歐姆電阻，變壓器的次級繞線亦跨接於此兩接頭。

使用於其他頻帶和頻率時，線圈可以重新繞製，但是必須先知道電感量和鐵心材料的參數。此常數 (K) 在 Amidon T 50-2 (0.5 至 30 MHz) 是 5.0，而 T 50-6 (3 至 250 MHz) 是 4.0，公式是：

$$L = KN^2$$

或

$$N = \sqrt{L/K}$$

其中

L 是應亨利 (Nanohenrys)

N 是繞線圈數

線圈資料可由製造廠處查得。基本諧振頻率公式是：

$$f = \frac{1}{2\pi\sqrt{LC}}$$

其中

f 是頻率，以 Hz 為單位，

L 是電感量，以亨利為單位，

C 是電容量，以法拉為單位。

此公式可簡化，並可解出實際用於 hf 和 vhf 射頻業餘頻帶範圍的電感量值：

$$L = \frac{25,330}{f^2 C}$$

L 是電感量，以微亨利為單位，

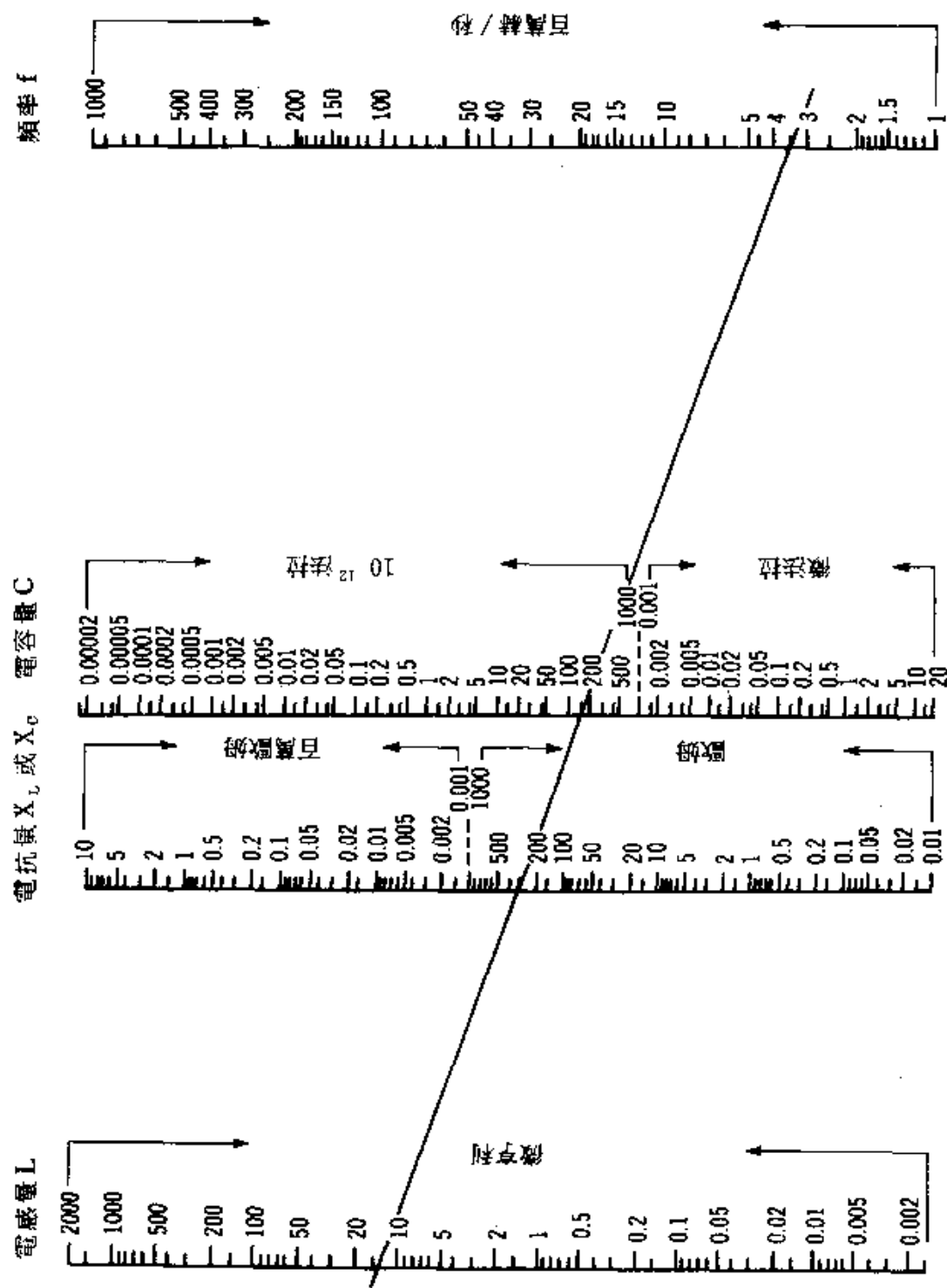


圖 1-10 LCR 計算圖。

f 是頻率，以 MHz 為單位，

C 是電容量，以 picofarads 為單位。）

圖 1-18 是簡單並聯和串聯諧振電路的計算圖。例如，如果頻率和電容量均為已知，直線可決定於特定頻率得到諧振所需的電感量。表 1-1 是用於高頻處；於兩種鐵心上得到特定電感量，以 24 號線的繞線圈數。左邊是 E 類鐵心的電感量，它通常用於 30 MHz 以下頻率。第 3 欄是黃色 S F 鐵心的電感量，它通常用於頻率高於 10 MHz 處。

如果輸出阻抗較低，則繞在初級上的次級線圈必須多增加幾圈。記住，變壓器的阻抗比是等於圈數比的平方。

圖 1-18 中有一個實用的例子。假設諧振頻率是 3.5 MHz，電容量是 150 pF。所需的電感量可由一條直線，通過 3.5 MHz 和 150 pF 延長到相交於電感量處得到。在圖 1-18 中，此數值約為 14 微亨利。下一步是決定 24 號線的圈數，它環繞於鐵心上，可得到所需電感量。注意表 1-1 中，電感量 14.1 微亨利的總圈數是 42 圈。它可在 80 公尺頻帶的低頻端，得到諧振常數。電容量由高改變成低，同樣的諧振電

表 1-1 線圈的電感量與 24 號線圈數的關係

E型(紅包) 電感線圈 (微亨利)	24號線圈數	SF型(黃色) 電感線圈 (微亨利)
15.3	44	
14.1	42	
12.5	40	
11.5	38	
10.3	36	5.6
9.3	34	5.1
8.4	32	4.5
7.5	30	4.0
6.8	28	3.7
6.1	26	3.3
5.5	24	3.0
4.8	22	2.6
4.1	20	2.3
3.6	18	2.1
3.1	16	1.7
2.6	14	1.4
2.1	12	1.2
1.5	10	1.0

表 1-2 線圈繞線資料

1 公尺頻帶	初級繞線	次級繞線
160	60 turns, No. 26	8 turns, No. 20
80	45 turns, No. 22	6 turns, No. 20
40	21 turns, No. 22	4 turns, No. 20
20	11 turns, No. 22	3 turns, No. 20
15	8 turns, No. 20	2 turns, No. 20
10	5½ turns, No. 20	1½ turns, No. 20

所有圈數為繞於¼吋直徑支架上算得

路則調諧於 80 公尺頻帶的較高頻率處。

如果你比較喜歡使用繞於 1.25 吋直徑線圈架的標準單層線圈，則可使用表 1-2 的資料。它包括 6 個高頻無線電業餘頻帶。次級直接繞於初級上的圈數亦可查到。實際的次級圈數要由你所需要的阻抗比來決定。初級繞線圈數以使用 100 pF 可變電容器為標準算出。如果用於 160 公尺頻帶時，初級繞線圈數必須調節，依頻帶必須涵蓋位置而定。

電路 1-11 雙極 C 類放大器

雙極電晶體有 A 類，B 類，或 C 類三種操作方式。當雙極電晶體在前向偏壓 A 類操作時，偏壓點通常在電晶體特性曲線（圖 1-19）的線性部分中央處。B 類操作的偏壓點，在集極電流截止處。C 類操作的基極射極接面則不加偏壓，或反向偏壓。實際上前向偏壓時，基極和射極之間至少有 0.7 伏的電壓。如果沒有偏壓（零偏壓），雙極電晶體自動成為 C 類偏壓。圖 1-20 是一個簡單實用的 C 類偏壓射極功率放大器。

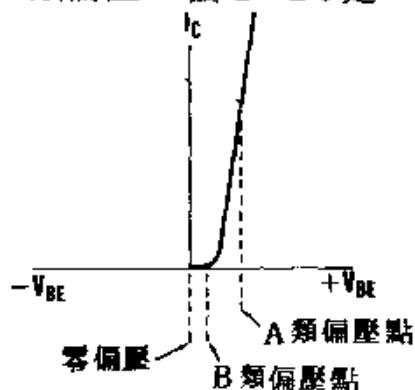


圖 1-19 射頻功率放大器的偏壓。

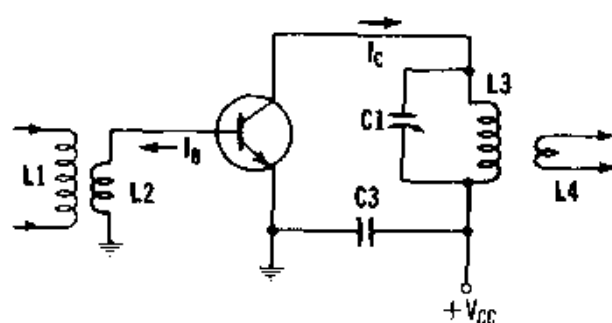


圖 1-20 基本射頻功率放大器。

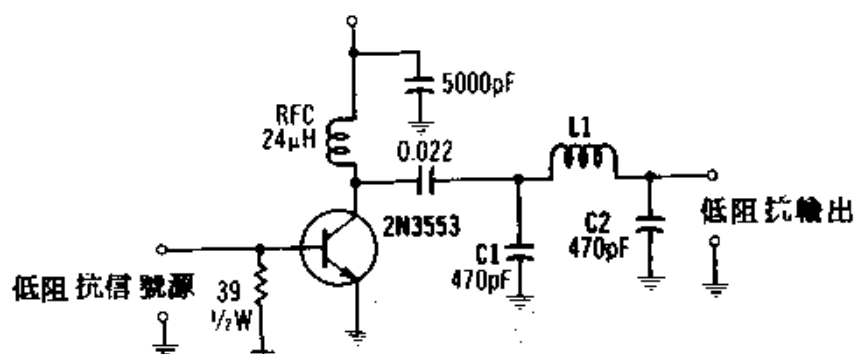


圖 1-21 BC類放大器。

C類放大器只有在輸入信號正半週的一部分導通集極電流。由於此種雙極裝置的輸入阻抗很低，通常輸入信號須經降壓變壓器加於電路中。斷續的集極電流可刺激輸出諧振電路，則跨於輸出端產生一個正弦波的射頻電壓。當電晶體是低功率高輸出阻抗者時，可使用一個變壓器作信號與低阻抗負載之間的匹配。通常C類射頻功率放大器需要較精密的網路作阻抗匹配，因為功率雙極電晶體的輸出阻抗通常均較低。

標準雙極功率電晶體的輸出阻抗低，表示此種電路適合作寬頻帶放大器。圖 1-21 是使用於寬頻帶的標準射頻功率放大器。 π 形網路作 50 歐姆負載，和集極電路低輸出阻抗之間的匹配。此種網路亦可衰弱諧波成份，和高頻假信號變化。實際電路中，網路的Q值可選擇在 0.5 到幾 MHz 頻寬，依中央頻率而定。

信號源必須來自低阻抗負載。所以基極電阻最好使用數值較低者。輸入電路絕不能過度驅動。預先注意此點，可防止基極射極接面的反向崩潰，以免損壞電晶體。

筆者製作的電路；操作範圍在 40 公尺，電容器 C 1 和 C 2 的數值是 470 pF。電感 L 1 是以 22 號銅線繞於 T-50-2 鐵心上 14 圈製成。

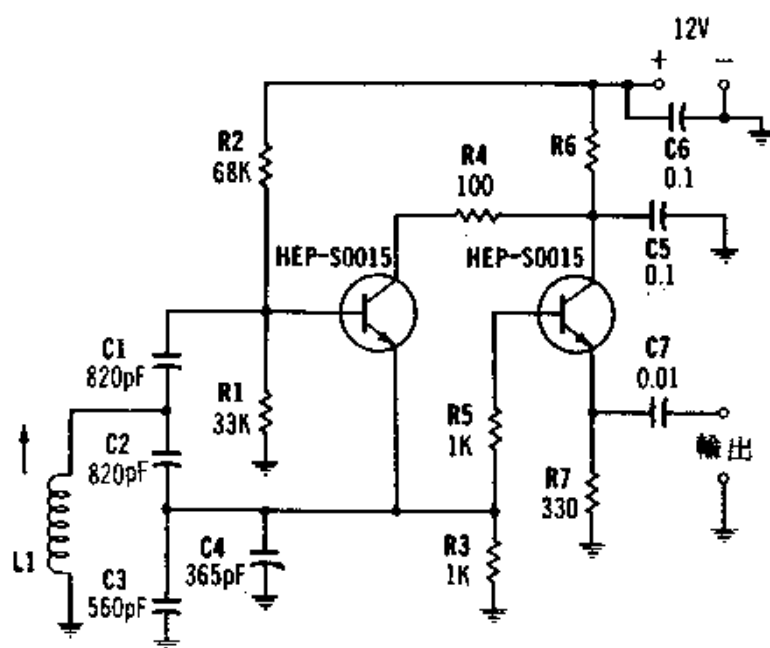
測試時圖 1-17 晶體振盪器的低阻抗輸出，加於此放大器的低阻抗輸入端。此放大器的低阻抗輸出，可連接到圖 1-16 所示的輸出指示器上，負載電阻 R 4 需使用 50 歐姆者。晶體振盪器的信號，在此電路可足夠放大。這個電路可合併成 40 公尺的 QRP 發射機。只需在振盪器的接地端放一個開關。 π 形網路元件 L 1，C 1 和 C 2 選擇良好時，此

放大器可工作於各種業餘頻帶和其它頻率。

電路 1-12 可變頻率雙極振盪器

變頻振盪器 (vfo) 如果能適當調整和穩定，可以取代晶體控制振盪器。振盪器的頻率必須不漂移和不跳過。影響穩定性的因素是電子設計和機械強度。調整良好的電源供應器，和高穩定性的振盪器電路均很重要。選擇的元件必須品質良好，並使用堅固耐用的構造。振盪器調諧用的可變電容器必須品質好，且有絕緣的調諧桿。為降低雜散電容影響，可使用適當的遮蔽。

圖 1-22 是個 Sciler 型振盪器，它使用一個電感 L_1 ，可操作於 40 公尺頻帶。電感在 0.735 和 $0.984 \mu\text{H}$ 之間可作調整。它是 J. W. Miller 20 A 827 R B 1 型，也可使用其他類似電感，或自行調節圈數繞製一個 40 公尺頻寬的電感。調節振盪器時，因電感 L_1 已經預先設定，故僅改變電容器 C_4 ，得到範圍從 7.0 到 7.3 MHz 的調整。為了穩定性良好，電容 C_1 ， C_2 和 C_3 必須是多苯乙烯型。



所有電阻均 $\frac{1}{4}$ 瓦

圖 1-22 可變頻率振盪器。

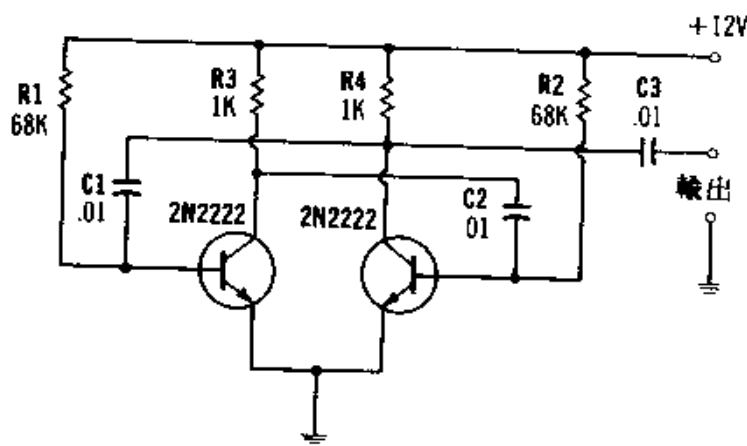
振盪器之後是一個射極隨偶器級，供隔絕和減低振盪器負載，並得到低阻抗輸出。筆者使用的電晶體是Motorola的HCP-S0015型。其他小信號一般功能型電晶體均可使用。圖1-16的指示器可對此變頻振盪器的輸出位準響應。

如果你希望能在頻帶的一部分，得到良好調諧，則可在360 pF主要可變調諧電容器上，並聯一個15 pF可變電容器組成。

電路1-13 雙穩態複振器

複振器是兩個電晶體組成的電路，它可產生方波或脈波輸出。它有兩級放大器及其本身回授，一級的集極連接至另一級的基極（圖1-23）。它的回授很強，並且兩電晶體互相驅動至截止狀態。一個半週時，電容器C1的充電，使第一個電晶體截止。截止時間由電阻R1和電容器C1的時間常數決定。第一個電晶體回到導通狀況時，第2個電晶體驅動至截止區。它維持截止的時間，由電阻R2和電容器C2的時間常數決定。如果兩個時間常數相等，且電阻R3和R4的數值夠低，輸出端即可得到良好的方波。這個方波波形在複振器的兩個集極上均可得到。

如果有示波器，即可觀查方波波形。如圖1-23的時間常數，操作頻率即在800和1000 Hz之間。如果需要增加方波頻率，僅需相對降低R1C1和R2C2的時間常數。增加這兩個時間常數，則可得到較低的振盪頻率。



所有電阻均 $\frac{1}{4}$ 瓦

圖1-23 雙穩態複振器。

如果兩個時間常數不相等，得到的是對稱的脈波波形。例如降低 R_2C_2 時間常數，可得到正脈波。如此第 2 個電晶體的截止時間，比第一個電晶體要短。這段時間第 2 個電晶體的集極電壓為正，輸出顯示為正脈波。負脈波亦可同時由第一個電晶體的集極電路獲得。

如果頻率維持相同，但是得到的是脈波輸出，則必須增加 R_1C_1 的時間常數，其增加的數量與 R_2C_2 減少的時間常數相同。輸出端正脈波的延續時間，由時間常數 R_2C_2 比時間常數 R_1C_1 短的量決定。

此種複振器是獲得方波或脈波輸出的簡單電路。它的頻率或方波或脈波的延續時間，可以很方便的改變。此電路使用任何一般功能雙極電晶體，均可良好工作。

電路 1-14 單接面電晶體振盪器

使用單接面電晶體作振盪器的效果很好。它可產生非常低頻及延續時間很短的脈波。當然它也可以產生高頻輸出。它產生的脈波雖然很短，但仍然可以用來觸發其他設備。圖 1-24 即是這種單接面振盪器（Radio Shack 276-2029 或類似型）。

電路開啓時，電容器 C_1 經過電阻 R_1 充電為正值。此充電動作最後使射極的電位，超過其觸發值。然後單接面電晶體變成高電流狀態。此時在射極和基極 1 之間的阻抗當然很低。因此電容器迅速放電，跨於電阻 R_3 產生一個尖銳的正脈波。這是振盪器的正脈波輸出。射極電壓

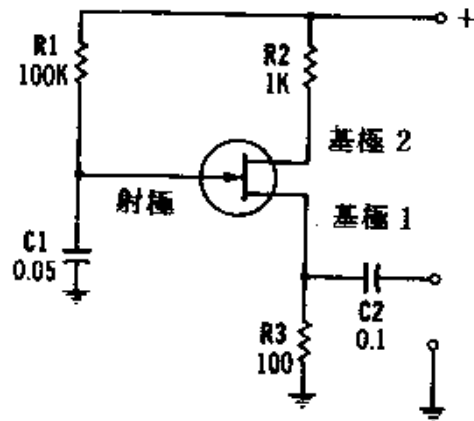


圖 1-24 單接面振盪器。

此時使電晶體反向偏壓，並使輸出停止。然後電容器 C 1 再次開始充電，逐漸達到導通點，並再次產生第 2 個輸出脈波。

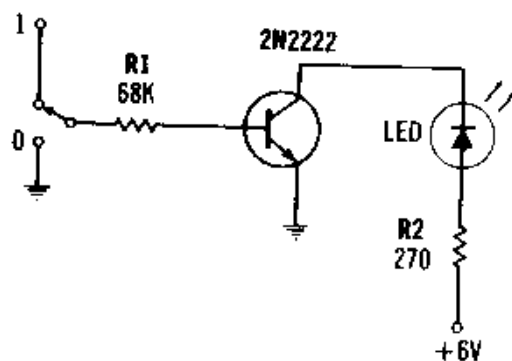
單接面振盪器的頻率，大部分由電阻 R 1 和電容器 C 1 的時間常數決定。如果要獲得低頻脈波串時，這個時間常數可以非常長。時間常數降低將增加輸出頻率。如果希望輸出頻率可以調節，電阻 R 1 可以改成一个固定電阻和一個電位計。取代 R 1 的實用組合，可以用一個 10 K 的固定電阻，與一個 1 M Ω 的電位計串聯而成。

電路 1-15 發光二極體驅動器

一個雙極電晶體，例如一般功能的 2N2222，可以用來驅動一個發光二極體（LED）。在這個例子裏，電路作為高阻抗電壓指示器。許多應用中，由於 LED 在測量電路中負載很低，故成為最理想的指示器。它使用的中間電晶體，對電路形成較高的阻抗負載，當特定電壓出現時，即點亮發光二極體作為指示。同時中間電晶體的電流放大作用，產生足夠電流通過 LED，使其發亮。

圖 1-25 是個標準電路。注意電晶體的基極和激勵點之間，插進一個高值電阻。因此基極電流很低，對電壓源的負載不致太大。然而當正電壓加於電阻 R 1 的左邊時，基極的微小電流，會在集極產生較大電流。此電流由電阻 R 2 限制，但足夠使 LED 發亮。

圖 1-25 的電路，是一個非常基本的邏輯指示器。當輸入端為邏輯 1 時（+5 伏），LED 發亮。當輸入端是邏輯 0 時（接地），LED 為暗。



所有電阻均 $\frac{1}{4}$ 瓦

圖 1-25 LED 驅動器。

檢查圖 1-25 的電路，可使用一個 6 伏電池。注意邏輯 1 時，LED 亮，邏輯 0 時，LED 暗。電阻 R_1 和 R_2 的數值亦控制其亮度。如果電阻 R_2 並聯一個 180 歐姆的電阻，亮度將會增加。使用 270 歐姆電阻並於電源供應處用較小負載，得到的亮度即足夠。降低 R_1 的數值，亦可使亮度稍微增加。因為電阻 R_1 的低數值，使電路負載增加，則 LED 較亮。

普通 LED 在電流低到 5 毫安仍可發亮，電流在 15 到 20 毫安時的亮度最好。大部分的 LED，最大電流絕對不可超過 50 毫安。

第二章 場效電晶體電路

電路 2-1 場效電晶體共源極放大器

場效電晶體是由源極、閘極和排極等三層元素組成的（圖 2-1）。它基本上是由半導體材料（例子裏的 n 型物質）製成的單接面裝置，兩邊帶狀的半導體物質，分別由相對兩邊滲透進入另一型物質內。

場效電晶體的基本物質稱為通道，控制電荷在通道中運動的元素稱為閘極。通道的共用端稱為源極，相對另一端稱為排極。半導體棒如果像圖 2-1 給予偏壓，則電子由源極經過通道向排極運動。基本工作形態中，場效電晶體（FET）的閘極可以控制電荷沿通道的運動。現在說明其工作原理。

實用電路中，閘極與通道接面是反向偏壓，源極作為共用接點（圖 2-2）。接面的反向偏壓，使空乏區擴展至通道。通道出現的空乏區，

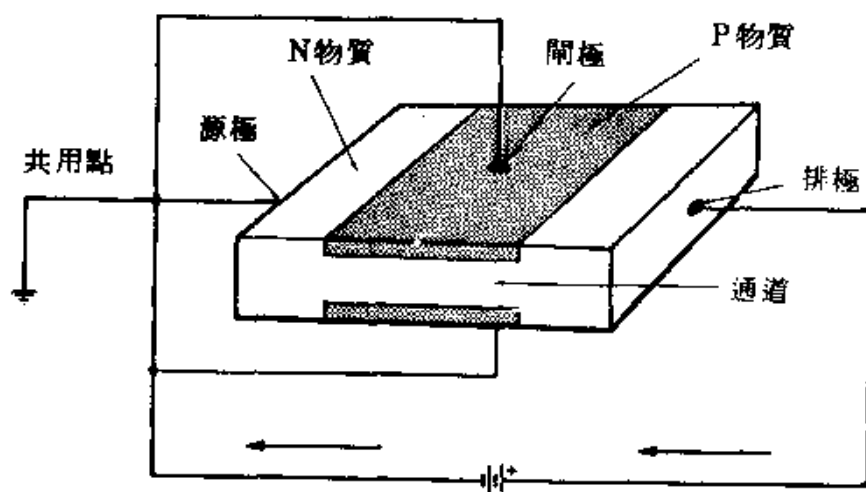


圖 2-1 基本場效電晶體構造。

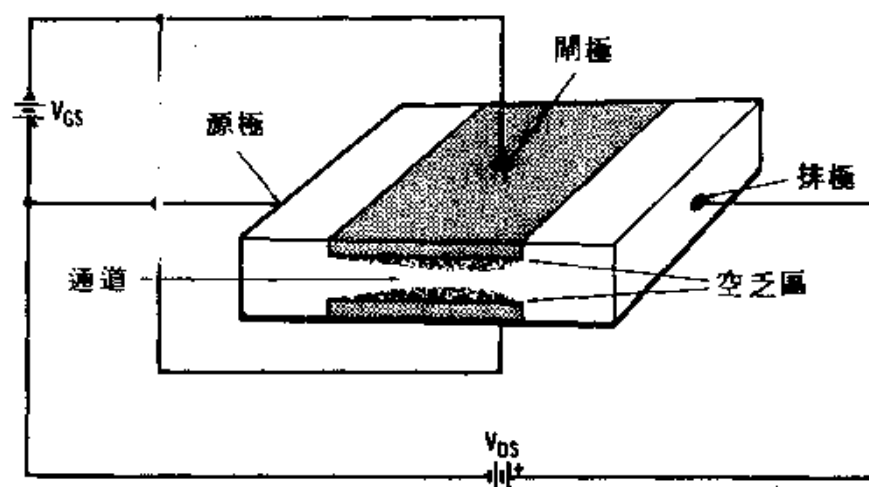


圖 2-2 閘極偏壓形成空乏區。

增加了障壁的阻抗性（降低導電性）。閘偏壓增加時，通道的阻抗增加，電荷的活動（排極電流）降低。如果閘極偏壓電壓足夠高，通道或排極電流可降低為零，產生截止作用。

圖 2-3 是共源極場效電晶體放大器的基本電路，和轉換特性。加上聲頻或其他信號時，閘極電壓可在設定的閘偏壓電壓上產生改變。閘極電壓的改變，使空乏區在通道內前後改變，引起通道電阻量亦隨之改變。因此閘極電壓的改變，使通道或排極電流產生相同改變。閘極電壓實際上是隨信號而改變，結果引起排極電流更大的變化。實際的排極輸出

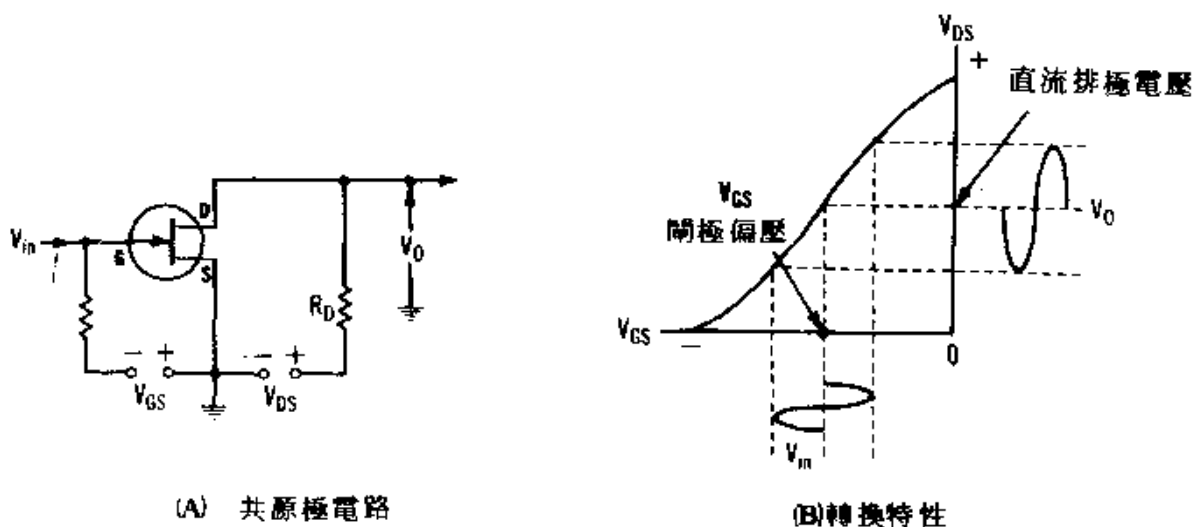


圖 2-3 基本場效電晶體的操作。

電壓，由排極負載電阻的排極電流變化而定。電路級的實際電壓增益，即等於輸入電壓與輸出電壓之比， V_o / V_{in} 。

閘極電壓的正擺動，使排極電流增加，並且排極電壓下降（輸出電壓為負擺動）。輸入電壓的負半週時，排極電流降低，並且排極和輸出電壓為正擺動。輸入和輸出電壓之極性相反，也就是說相位有 180° 的差值。

例子裏的通道由 n 型物質組成，故電荷載體（電流）是電子。閘極有許多電洞，或正電荷載體，它可將電子載體中性化，產生空乏區以控制通道的電阻量。此種場效電晶體稱為 n 型接面場效電晶體。

也有 P 型接面的場效電晶體。此種裝置中，通道的電流是電洞的運動結果。閘極有電子載體，它將電洞載體中性化，產生空乏區，空乏區依照閘極電壓的改變出入通道。操作原理仍相同，即通道電流是閘極電壓的函數。唯一不同是，n 型接面 FET 的排極電壓是正，而它是負。

場效電晶體基本上作電壓放大器，而雙極電晶體則是電流放大器。它的閘極電流不大，故輸入對信號源來說是高阻抗。閘極電路對輸入電壓的變化響應，而不受輸入電流變化的影響。它的輸出阻抗也很高，高於普通雙極電晶體的輸出阻抗。

圖 2-4 是一個實際的共源極場效電晶體放大器。閘極不需要額外偏壓。排極電流出現時，源極電阻 R_2 產生一個負的閘至源極直流偏壓。電阻 R_1 的歐姆值可以很高，因為閘極電流很小；並且它可以使輸入阻抗很高。電阻 R_2 的數值較低，它產生的電壓可以使電晶體的偏壓落在

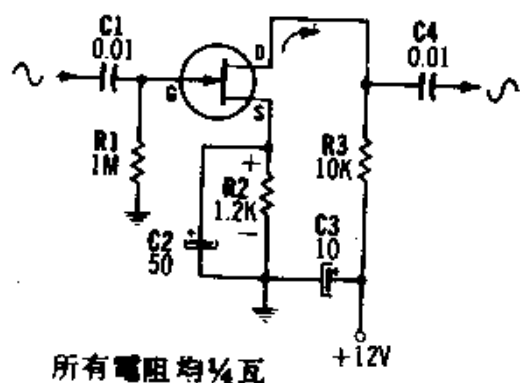


圖 2-4 基本共源極放大器。

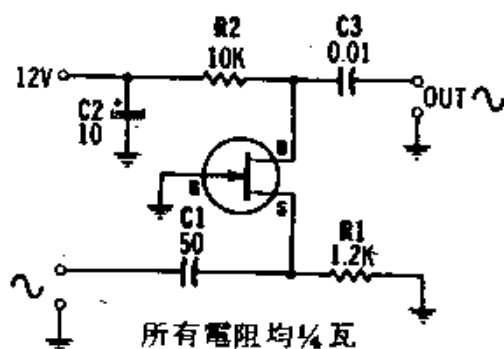


圖 2-5 共閘極放大器。

轉換曲線的線性部分。電晶體是 Radio Shack 的 276-2035 一般功能，小信號場效電晶體。類似功能的場效電晶體在此電路中亦能良好工作。如果使用其他類型電晶體時，電阻 R_2 的歐姆值必須調節，以使其能維持於線性偏壓部分。

電阻 R_3 是排極負載電阻，輸出信號產生於其上。它選擇的數值，在維持適當直流集極電極和集極電流。

電容器 C_2 在防止源極電阻 R_2 上，產生交流電壓。這種交流電壓會退化和降低放大器增益。

如果希望以輸入信號電壓，得到最大的輸出電壓，則可利用示波器，幫助找出放大器的準確電阻值。跨接於輸出端的示波器，可以看到輸入信號為定值時，產生的對稱不失真輸出。電阻 R_2 的數值可以調節，以得到理想操作狀況下的正確偏壓。電阻 R_3 的數值也可以調節，以獲得最大的輸出。通常欲將微弱輸入信號放大為最大量時，此電阻數值需較高。圖 2-4 中給予的各元件數值，作一般操作時可獲得良好效果。這些數值產生的工作直流排極電壓是 6 伏。

電路 2-2 共閘極放大器

共閘極電路中（圖 2-5），信號加於源極和共用極之間，輸出由排極和共用極取得。圖 2-1 是共源極電路，信號加於閘極，而由排極取輸出。共閘極放大器有充足的電壓增益，但是電流增益小於 1 個單位。共源極電路則電壓增益和電流增益均很充足。

共閘極電路的輸入阻抗很低，而輸出阻抗很高。故它可以用於任何需要變壓器，作低輸入阻抗和高輸出阻抗之間匹配的電路，並且它還有電壓增益。此種電路可當作射頻放大器，但它不是一種常用的電路。

圖 2-5 的實用電路中，使用了 Radio Shack 的 276-2035 型場效電晶體。其他一般功能 n 通道場效電晶體，亦可使用於此電路。元件的數值大約於與圖 2-4 的共源極電路所用者相同。注意它沒有使用閘極電阻，並且閘極是回到共用點。信號是跨於源極電阻，此電阻及源極的輸入阻抗，使電路對信號源呈現低阻抗。輸入交連電容器的數值必須增加，因為共閘極電路的輸入阻抗很低。此電容量的增加，使電路的

低限響應頻率低至 100 Hz。高頻響應超過 20,000 Hz。

共閘極電路的操作中，輸入和輸出電壓是同相。前面介紹的共源極電路，則輸入和輸出電壓有 180° 異相。

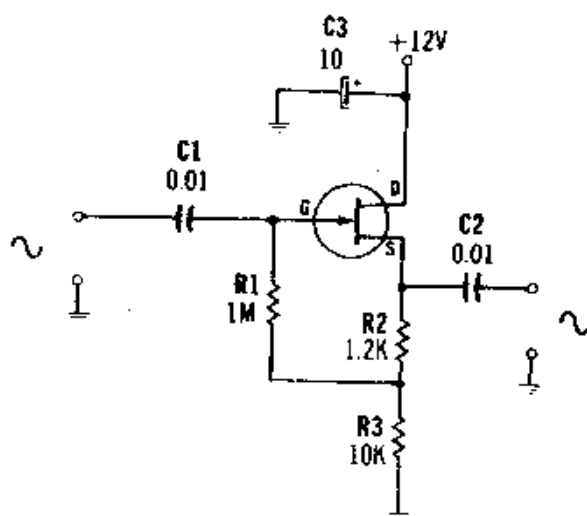
測試電路時，因為低阻抗源極輸入電路的負載影響，它的輸入電壓必須比共源極電路高些。此電路的電壓增益，與共源極電路相似。電阻 R 1 和 R 2 的數值如果經過適當調整，則可獲得最大不失真輸出。

電路 2-3 共排極電路（源極隨偶器）

圖 2-6 的共排極電路中，輸入信號是加於基極，而輸出由射極取出。共排極電路或稱源極隨偶器，是一個有效的匹配變壓器。它的輸入阻抗非常高，輸出阻抗非常低。此電路有足夠的電流增益，但沒有電壓增益。電路設計適當時，輸出電壓稍低於輸入電壓。這種電路主要用於，作高阻抗信號源和低阻抗負載之間的匹配。它可達成任務，而對信號源有最小的負載影響。

它的輸出電壓與輸入電壓同相。共排極電路的另一個優點是，它可控制較高的輸入信號位準，而不致失真，同時它對信號源的負載增加很小。

圖 2-6 是個實用的源極隨偶器電路，它使用的是 Radio Shack 的 276-2035 型 n 通道場效電晶體。其他類似一般功能場效電晶體也可



所有電阻均 $\frac{1}{4}$ 瓦

圖 2-6 共排極電路。

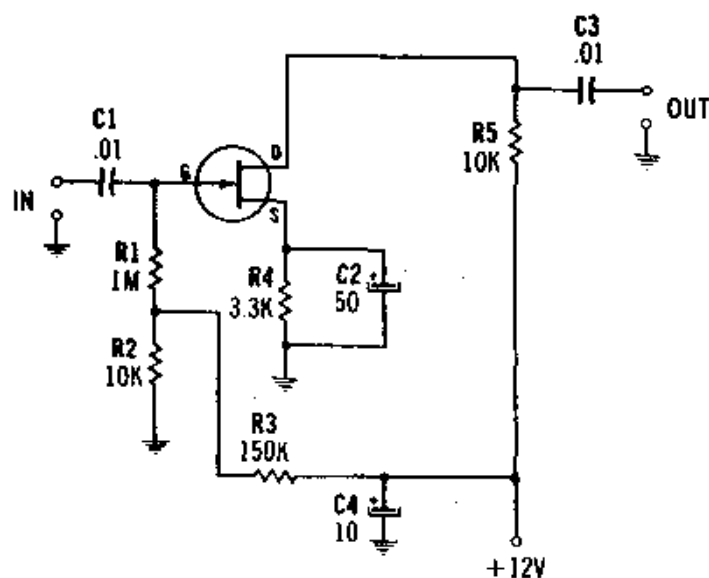
用於此電路。元件除了重新安排之外，數值與電路 2-1 和電路 2-2 所用者相似。開極電路的電阻 R_1 ，回到電阻 R_2 和 R_2 的接合點。所以跨於電阻 R_2 的電壓，即是電路的開極偏壓。電阻 R_2 和 R_3 合併產生適當的源極電壓，並作為電路的輸出負載電阻。

此電路可在聲頻輸入信號位準範圍內有效工作，其低頻響應可低到 100 Hz。高頻響應超過 20,000 Hz。

電路 2-4 穩定的共源極放大器

有兩個很重要的因素，可影響場效電晶體的偏壓。一個是乘積分佈，像飽和電流 I_{DSS} 可能比率是 3 比 1 或更高。溫度漂移是第 2 個因素，它包含操作點溫升漂移，和環境溫度改變漂移。

因乘積因素和 FET 溫度而引起的操作狀況改變，通常僅在使用外加開偏壓時產生。自給偏壓比較能夠自給調節，因為任何操作點排極電流的漂移，均可被源極電阻電流改變產生的偏壓改變補償。源極電阻的歐姆值再增加，更可得到額外的操作點穩定。通常穩定性是因偏壓適當而得，但是開極分壓器的正偏壓，和較高值源極偏壓合併，可設定所需的操作點。參考圖 2-7。



所有電阻均 $\frac{1}{4}$ 瓦

圖 2-7 穩定的共源極放大器。

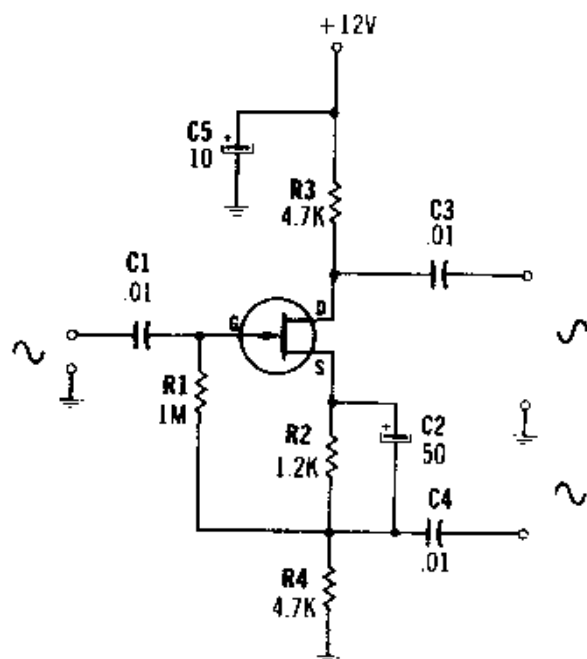
電阻 R_4 的數值增加可改善穩定性。但是它的歐姆值對適當操作偏壓來說太高。增加電阻 R_2 和 R_3 可得更適當補償，三個電阻 R_2 ， R_3 ，和 R_4 的合併，可建立電路正確和穩定的操作偏壓；增加源極電阻歐姆數值 3 到 5 倍，可得到良好的穩定性。兩個電阻 R_2 和 R_3 的比率必須設定，以建立正確的偏壓。

電阻 R_1 （閘極電阻）和 R_5 （排極電阻）與圖 2-4 所建議的相同。電晶體可使用 Radio Shack 的 276-2035 場效電晶體。

電路 2-5 分相器電路

圖 2-8 是一個簡單的單場效電晶體電路，此電路可得到振幅相等，但極性相反的兩個輸出波形。它可作為像推挽式放大器的平衡輸入電壓驅動器信號源。

排極電路的輸出與輸入波形極性相反，而源極輸出電路與輸入同相。兩個輸出的振幅均稍低於輸入波形的振幅。跨於源極電阻 R_2 ，產生一個 A 類線性偏壓。如果使用源極濾波電容器 C_2 ，則輸出電壓位準可得最大。如果不需要太大輸出電壓，則為簡化電路可將此電容器省略。



所有電阻均 $\frac{1}{4}$ 瓦

圖 2-8 分相器電路。

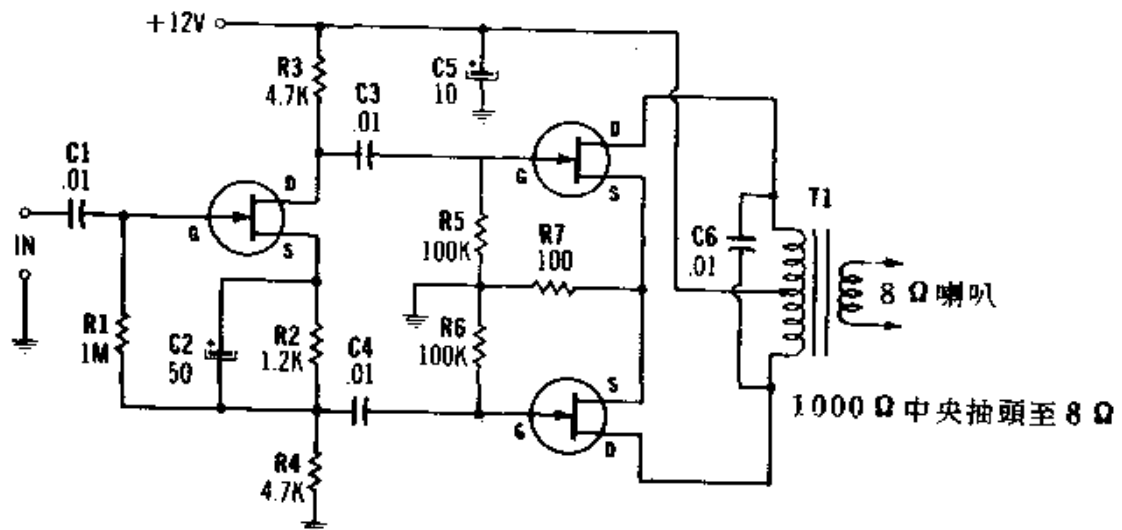
振幅相等但極性相反的輸出，可於跨於源極電阻 R_4 和排極電阻 R_3 產生。場效電晶體是 Radio Shack 276-2035 型。其他一般功能電晶體亦可使用，但必須調整電阻 R_2 的歐姆值，以獲得 A 類線性偏壓。

電路 2-6 推挽式聲頻功率放大器

推挽式連接電路提供一種增加功率輸出的方便方法。場效電晶體由於其輸入阻抗較高，可由如電路 2-5 的簡單分相器驅動。圖 2-9 的推挽式功率輸出電路，僅使用幾個增加的元件。輸入級是分相器電路，產生振幅相等，相位相反的電壓，驅動兩個場效電晶體的閘極。此電路的分相器電晶體是 Radio Shack 276-2035 型，輸出場效電晶體是 Siliconix 的 1.8 瓦，2N4856 型。

場效電晶體排極電路的推挽式輸出，使用一個小型聲頻變壓器，與 8 歐姆喇叭匹配。變壓器的初級繞線阻抗是 1000 歐姆，中央抽頭，次級繞線阻抗為 8 歐姆。中央抽頭處連接至一個 12 伏電壓的電源供應器。

圖上顯示的元件數值，良好的低頻響應可低到幾百赫。電容器 C_6 跨接於輸出變壓器的初級，用來調整高頻響應。元件數值給予的良好高頻響應超過 10,000 赫。如果只需較低輸出，分相器電路中的電容器



所有電阻均 $\frac{1}{4}$ 瓦

圖 2-9 推挽式放大器及分相器電路。

C 2 可省略。電源電壓增加到 18 伏時，可得到較高的功率輸出。如果用提高電源電壓來提高輸出，則需同時使用較大輸出變壓器，和增加電阻 R 7 的功率額定。

電路 2-7 場效電晶體 100 kHz 晶體振盪器

校準電路中經常使用 100 kHz 振盪器，它作為操作一串低頻分壓器的信號源。圖 2-10 的場效電晶體電路的特性良好，它的波形有很高的諧波內容，它每 10 kHz 提供一個有用的校準記號 (Mark)，到 20 ~ 25 MHz 或更高為止。

基本操作頻率是 100 kHz，但其諧波可調諧到 WWV 頻率 (2.5, 5, 10, 15 和 20 MHz) 之一。修整電容器 C 1 可調節獲得正確的零拍差，即準確設定晶體振盪器於頻率 100 kHz。

輸出由源極電路取得，其阻抗很低。輸出交連電容器 C 3 的數值很小，對低頻比對高頻的衰減要大。此種技術對高次諧波比較重要，它不致因較強和較低頻率諧振和基本頻率影響，而產生過負荷狀況。

1 MHz 的晶體也可在電路中良好工作。並且同樣可利用的諧波高至 20 MHz 或更高，它亦可用來校準 5, 10, 15 或 20 MHz 的 WWV 頻率。

此電路的電晶體是 Radio Shack 的 276-2035 型。亦可使用 2N 3819, MPF 102，或其他小信號，一般功能，N 型通道 FET。

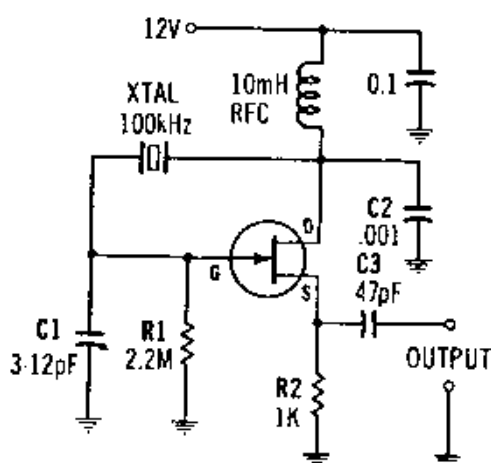


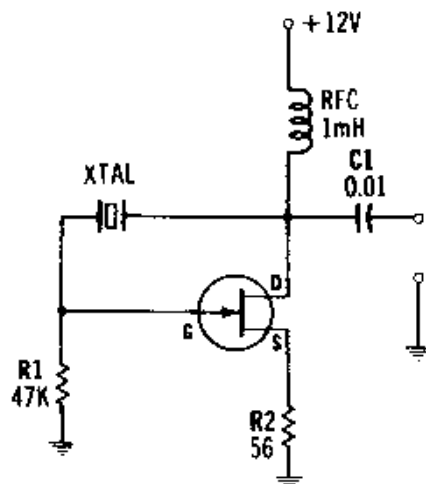
圖 2-10 場效電晶體 100 kHz 晶體振盪器。

電路 2-8 Pierce 場效電晶體晶體振盪器

Pierce 晶體振盪器的輸出未調諧，且晶體直接連接在輸出和輸入電路之間（圖 2-11）。晶體電容量和電晶體元素間電容量，形成柯匹式回授，而維持振盪。這個簡單的振盪器電路，只需要幾個元件。電路在晶體基本形態功能良好，頻率範圍可由 1.5 MHz 延續到高於 15 MHz。

它與雙極晶體振盪器不同，它不需要前向偏壓電阻。電阻 R 1 提供閘極至共用極之間電流通路，電阻 R 2 提供穩定性，並將排極電流限定於安全值之內。射極抗流圈使直流電源電壓加於排極時，保持排極於高阻抗值。Pierce 晶體振盪器的輸出阻抗很高，全負載電路的阻抗值由 5000 歐姆開始並向上延伸。低阻抗負載可降低輸出，如果太低則將使電路停止振盪。

檢查振盪器電路，可用一個調諧至晶體頻率的接收機收聽，或將輸出顯示於寬頻帶示波器的螢幕上。圖 1-16 的簡單射頻檢波器電路，是另一種輸出指示器。此指示器可自行製作，並在寬位準範圍內，作射頻輸出指示器。電路 1-9 對其功能有進一步介紹。不同的一般功能場效電晶體均可良好工作於晶體電路，包含 MPF 102 和 Radio Shack 的 276-2035。Pierce 晶體電路的兩個主要優點是，不需要輸出諧振電路，和只有在更換晶體時，才有頻率的移動。



所有電阻均 $\frac{1}{4}$ 瓦

圖 2-11 場效電晶體，Pierce 晶體振盪器。

電路 2-9 場效電晶體調諧輸出晶體振盪器

圖 2-12 是一個含有調諧輸出的有效晶體振盪器，它僅需要幾個電路零件。調諧輸出的優點是有較大輸出，並可與低阻抗負載匹配。電路基本上是 Miller 型，場效電晶體的元素間電容量，作為回授的通路。在 Pierce FET 晶體振盪器中，不需要前向偏壓。閘極電路中，只需要一個回路電阻 R_1 。電阻 R_2 在保持穩定，並限制排極電流於安全值內。跨於電阻 R_2 並聯一個適當的濾波電容器，可得到稍高的輸出。

電路在基本晶體頻率和三次諧波狀況下，均能工作良好。實際上，在基本晶體頻率時，將輸出諧振電路調諧至所需諧振頻率，亦可以諧振形式操作。例如一個 7 MHz 晶體，如果排極諧振電路調諧至 21 MHz 時，可產生 21 MHz 輸出。

理想的諧振電路是一個線圈變壓器，及附帶可變電容器組成。筆者的電路使用一個 T 50-2 變壓器，工作於 40 公尺業餘頻帶。變壓器初級由 26 號線繞 35 圈製成，次級由 26 號線於初級中心繞 4 圈組成，它可匹配 50 歐姆的負載。可變電容器是 Arco 463 型，180 pF 的修整電容器。

輸出可用適當寬頻帶示波器觀察，或用調諧至晶體頻率的接收機拾取。圖 1-16 的指示器，亦可用來顯示輸出。此電路狀況，可用 50 歐姆電阻連接於指示器的第 2 和第 3 輸入接頭，本電路變壓器的次級繞線，跨接於相同兩接頭。

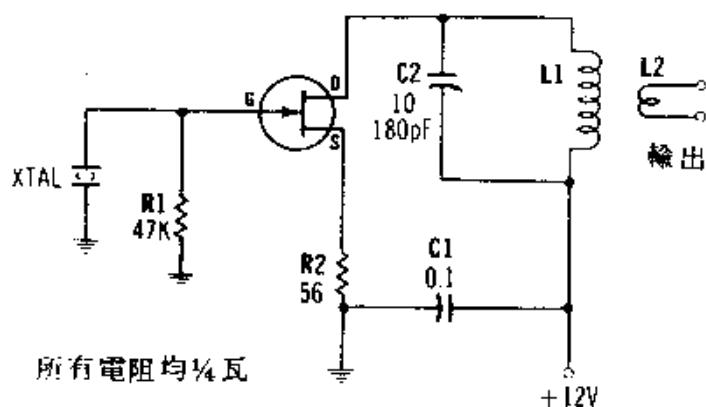


圖 2-12 Miller 晶體振盪器。

用於其他頻帶和頻率的線圈可自行繞製，但必須知道所需電感量，和鐵心材料的鐵心參數常數。此常數（ K ）在T-50-2（0.5至30 MHz）是5.0，在T-50-6（3至250 MHz）是4.0。公式是：

$$L = KN^2$$

其中

L 是電感量，以 nanoherrys 為單位，

N 是圈數。

求圈數的公式，可以簡化為：

$$N = \sqrt{L/K}$$

小信號，一般功能場效電晶體，例如MPF 102和Radio Shack的276-2035型，在此電路均可良好工作。如要增加功率，可用Siliconix 2N 4856型；此FET可產生較大功率輸出。事實上此電路的功率位準，足可驅動電路1-11中的雙極C類放大器。

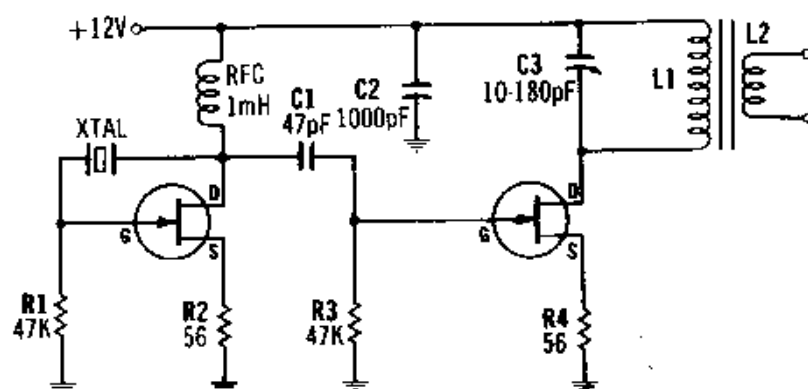
線圈的進一步資料，請查電路1-10。此處只介紹普通線圈變壓器型態。

電路2-10 場效電晶體射頻振盪器放大器

圖2-13是一個簡單的兩級振盪器放大器，使用於40公尺頻帶，為小瓦特數發射機。第1級是Pierce晶體振盪器，供給驅動信號給一個簡單的場效電晶體C類放大器。當晶體振盪器的輸出驅動時，電阻 R_3 的小量閘極電流，可於電容器 C_1 上產生一個偏壓。排極電流出現時，激勵排極諧振電路，產生一個放大的射頻電壓。

低阻抗的射頻輸出，由幾圈輸出繞線上取得。環形線圈和附屬的可變電容器形成排極諧振電路。設計操作於40公尺業餘頻帶時，初級由26號線在T50-2鐵心上繞35圈製成。次級用26號繞線4圈，加上一個50歐姆負載。可變電容器是Arco 463型180 pF修整電容器。其他頻帶和頻率的線圈等資料，可參看電路1-10提供的圖表。

電路輸出可用適當頻寬的示波器觀察，或以調諧至晶體頻率的接收機拾取。圖1-16的指示器也可用來鑑定輸出。此電路必須用50歐姆電阻，置於輸出端。



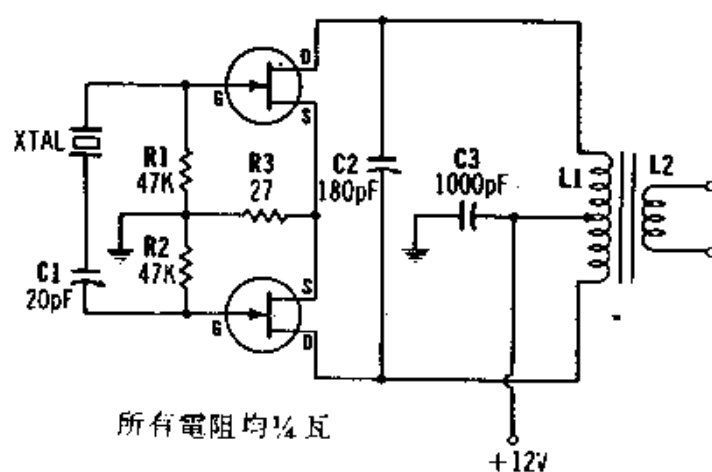
所有電阻均 $\frac{1}{4}$ 瓦

圖 2-13 場效電晶體振盪器放大器。

使用於振盪器放大器的場效電晶體，可為MPF 102, 276-2035型，或其他小信號，一般用途型。筆者的電路中，Pierce電路用Radio Shack 276-2035型作驅動，放大器使用高功率輸出場效電晶體，Siliconix 2N4856型，故得較強力輸出。

電路2-11 推挽式晶體振盪器

將兩個場效電晶體作推挽式連接（圖2-14），則可提高晶體振盪器的輸出。MPF 102型，Radio Shack 276-2035型，或其他一般功能場效電晶體，於此電路中均能強力振盪。當使用適當的調諧輸出諧振電路時，它的基本頻率和諧波頻率均能在寬頻率範圍內工作。線



所有電阻均 $\frac{1}{4}$ 瓦

圖 2-14 推挽式晶體振盪器

圈資料的鐵心材料可參考電路 1-10。線圈結構的唯一不同，在它的初級有中央抽頭。

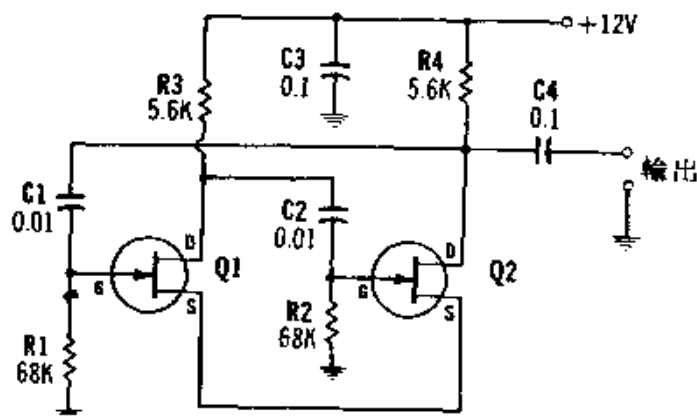
一個小型可變電容器與晶體串聯，故振盪器頻率可在幾百和幾千赫之間改變，依操作頻率而定。如果此電路用於小瓦特數 QRP 發射機中，頻率可以作小量轉移。頻率改變和調諧可用一個小型修整電容器達成。

電路 2-12 場效電晶體雙穩態復振器

復振器振盪器是兩個電晶體的電路，產生方波或脈波輸出。它是兩級放大器作自身的回授，一個級的排極連接到另一級的閘極（圖 2-15）。回授很強，並且使兩個場效電晶體交互驅動至截止狀態。如果 Q2 先導通，則 C1 頂端有地電位。電容器 C1 經 R1 放電，逐漸使 Q1 開啓。C2 頂端此時成地電位，並將 Q2 截止，直到 C2 放電令 Q2 再導通爲止。此週期重複出現。如果 R1C1 和 R2C2 的時間常數相等，並且 R3 和 R4 數值適當時，輸出端即可產生良好的方波。此方波可由復振器的兩個排極取出。

如果有現成的示波器，則可觀察到方波。依圖上的常數，操作頻率在 800 和 1000 Hz 之間。如果需要增加方波頻率，僅需降低同量的 R1C1 和 R2C2 時間常數即可。如果增加此時間常數，可得到較低的方波頻率。

如果兩時間常數不相等，則可獲得對稱或脈波式波形。例如將 R2



所有電阻均 $\frac{1}{4}$ 瓦

圖 2-15 場效電晶體復振器。

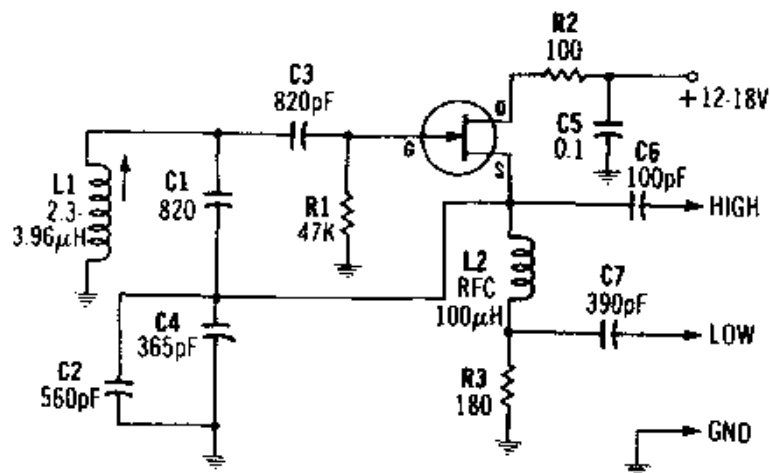
C2 時間常數降低的比 $R_1 C_2$ 數值更低，可得到正脈波。亦即場效電晶體 Q2 的截止時間比第 1 個短。這段時間在電晶體 Q2 的排極是正電壓，所以輸出端為正脈波。如有必要，可同時在第 1 個電晶體的排極電路，得到一個負脈波。

如果頻率保持相同，但要得到脈波輸出，則必須增加 $R_1 C_1$ 的時間常數，增加量與 $R_2 C_2$ 時間常數的減少量相等。輸出端正脈波延續時間，由時間常數 $R_2 C_2$ 比時間常數 $R_1 C_1$ 短的程度決定。

這種複振器是得到方波或脈波輸出的簡單電路。並且頻率和方波或脈波的延續時間很容易改變。電路的電晶體可使用一般功能的場效電晶體。

電路 2-13 場效電晶體變頻振盪器

圖 2-16 是一個工作於 80 公尺頻率的穩定變頻振盪器。間極諧振電路有高 C 至 L 比率，故穩定性良好。C1，C2 和 C3 最好使用膠質電容器。調諧電容器 C4 是小型廣播用可變型，它與適當調節的電感 L1 配合，當電容器從最大電容量變至最小電容量時，涵蓋頻率範圍由 3.5 變至 4 MHz。電感 L1 可用 J.W. Miller 218336 R B I 或類似型。為增加穩定性和掌握電容效應，可變電容器必須堅固固定。電容器桿和附屬轉盤之間必須絕緣。



所有電阻均 $\frac{1}{4}$ 瓦

圖 2-16 變頻振盪器。

振盪器有高位準和低位準輸出，可依設備狀況選用。低位準輸出的負載，對振盪器頻率僅有很少或完全沒有影響。雖然高位準輸出較強，振盪器供給信號的裝置對振盪器頻率有些影響。振盪器調諧適當時，加於振盪器的負載為固定值。電容器 C 6 選擇適當數值時，輸出位準和負載可以調節。

電容器 C 7 對低輸出位準有影響。如果本地振盪器需要低輸出，則電容器 C 7 的數值可調節適應本地振盪器。如果需要很小負載，最好使用源極隨偶器電路。它可由振盪器的高位準輸出作驅動。

場效電晶體是 2N 4416 型。2N 3823，Radio Shack 276-2036，或其他射頻放大器用場效電晶體均可使用。

電路 2-14 直接轉換檢波器

在直接轉換處理中，輸入信號外差於本地振盪器頻率，將信號頻率和輸入信號的聲頻調變間作直接轉換。這種檢波方式，用於單邊帶 (SSB) 和連續波 (CW) 編碼信號的解調變最有效果。

圖 2-17 的直接轉換檢波器，其輸入諧振電路調諧於 80 公尺頻帶。輸入變壓器組 L 1，作為低阻抗天線，例如雙極式，和閘極電路的高阻抗輸入之間的阻抗匹配。輸入諧振電路可利用一個小型修整或可變電容器作調諧。電感器 L 1 有一個可調的鐵心，當設定適當時，使電容器

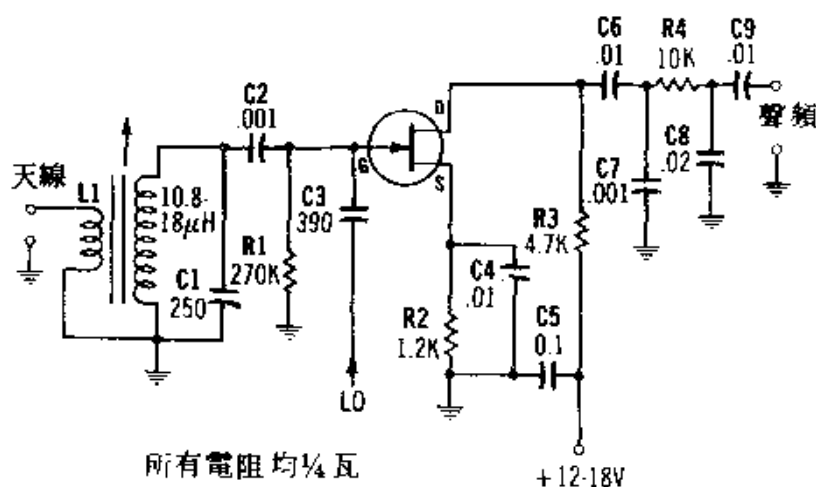


圖 2-17 直接轉換檢波器。

C 1 在 3.5 至 4 MHz 頻率範圍內調節。

輸入變壓器的初級繞線，可用 24 號線在標準線圈組架上繞 3 圈。本地振盪器的注入信號，可由電路 2-13 介紹的變頻振盪器的低位準輸出獲得。

在檢波器的排極輸出電路上，產生差值頻率。因為輸入信號和變頻振盪器信號相同，故可直接解調變成爲聲頻頻率。其後爲由電阻 R 4 及電容器 C 7 和 C 8 組成的聲頻濾波器。此濾波器僅使聲頻成分轉移到其後的高增益聲頻放大器。原來的射頻成份和高次諧波調變成分，均被濾波器濾除。

筆者在直接轉換檢波器使用的電晶體是，2N4416，A2N3823，Radio Shack 276-2036 型，其他射頻 FET 亦可使用於此電路。

電路 2-15 雙邊帶信號產生器

雙邊帶信號產生器（圖 2-18）基本上是一個波幅調變器，在調變過程中它將載波壓抑。此信號產生器以推挽式晶體振盪器，作爲載波信號源，其後爲平衡的調變器。兩電路級均使用 Siliconix 2N5912 雙場效電晶體。這種電路的兩個電晶體的特性必須相同，它們可用於平衡的調變器，平衡的混波器，或其他推挽式電路級。

平衡調變器的操作中，載波輸入信號在輸出時被抵消。例如，晶體振盪器產生的推挽式載波成分，加至雙 FET 的相對兩閘極，輸出排極是並聯，所以載波本身即被抵消。聲頻信號也是以平衡的方式，加於雙 FET 的兩相對源極。

載波和調變輸入波是平衡的信號。載波是由推挽式振盪器產生。聲頻可得自平衡的調變變壓器，或使用其他能供給相等振幅，相對極性信號的電路。

振盪器電路中的晶體是連接在閘極和閘極之間。聲頻的接地是位於排極諧振電路的線圈中央抽頭。相等振幅但相對極性的載波，可經過電容器 C 2 和 C 3，轉送到平衡調變級。電容器 C 2 是可調的，設定於最佳載波抑制處，載波成分可於平衡調變器的輸出端觀察到。

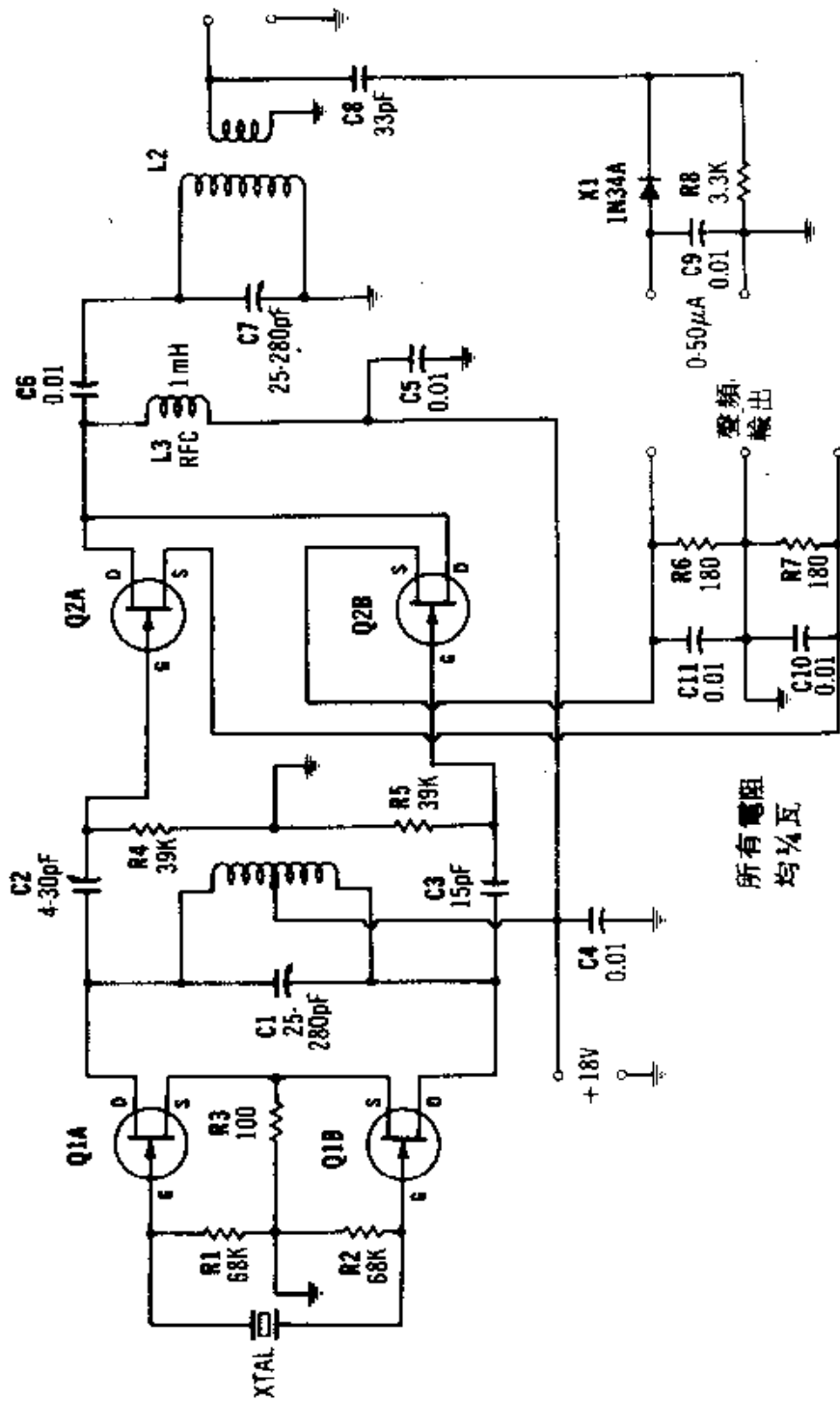


圖 2-18 雙邊帶檢波器。

注意，平衡調變器電路的兩個排極是連接在一起。電源電壓並聯送到射頻抗流圈。輸出振盪電路是單接頭，利用僅有幾圈的次級，匹配低阻抗負載或天線。晶體二極體和電阻電容器的組合，與 0 到 50 μA 微安表配合，作為輸出指示器。電容器 C 4 和 C 5 是射頻濾波器，必須固定在靠近電感 L 1 和射頻抗流圈的電源電壓側。

線圈資料可參考電路 1-10。晶體振盪器線圈必須有中央抽頭，次級僅有幾圈，必須繞在平衡調變器輸出電感 L 2 上。筆者的測試電路有 80 公尺的工作範圍，使用了兩個繞於 13/16 吋 (2.06 公分) 鐵心的線圈。電感 L 1 由 24 號銅線繞 57 圈，在 29 圈處中央抽頭。電感 L 2 由 24 號銅線繞 57 圈，在 29 圈處中央抽頭。電感 L 2 由 24 號銅線繞 56 圈。4 圈低阻抗繞組是繞在初級繞線 L 2 的中央位置。只要一種型號的場效電晶體，即可使電路能平衡的工作。

電路 2-16 特高頻 (VHF) 振盪器放大器

Siliconix 的雙場效電晶體 2N5912 型，可於頻率的 VHF 範圍內良好工作。圖 2-19 顯示推挽式晶體振盪器，及其後推挽式放大器電路。晶體振盪器使用的晶體，可產生 6 公尺射頻業餘頻帶的輸出頻率。其後的放大器建立信號位準，並送到低阻抗負載，或天線系統。輸出級如果選用適當的排極諧振電路，其功能與三倍變頻器相同。

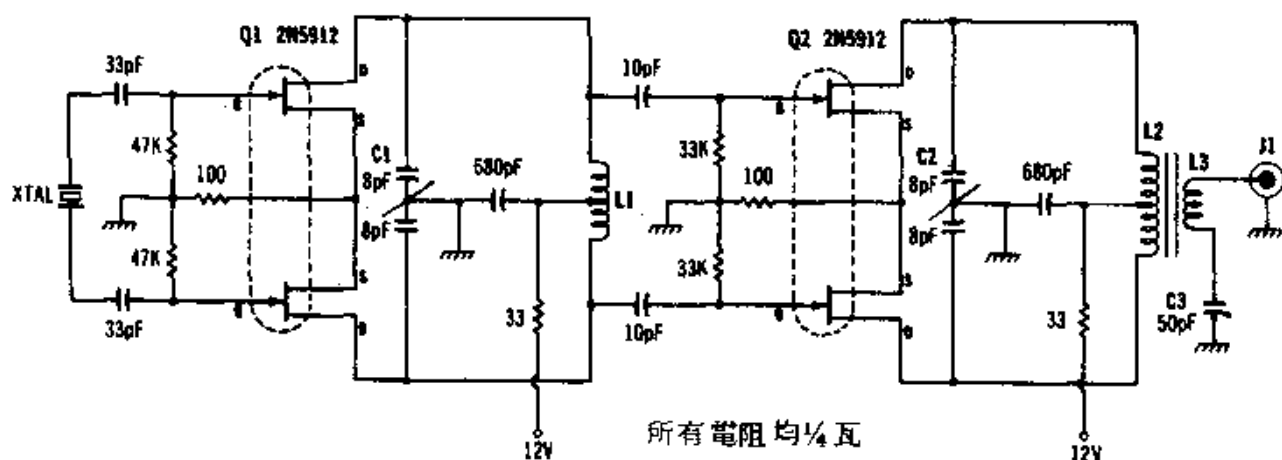


圖 2-19 VHF 振盪器放大器。

電容器 C_1 和 C_2 是 8 pF 蝴蝶型。電感 L_1 和 L_2 由 7 圈的 Barker 和 Williamson 迷你電感組成。兩線圈均有中央抽頭。電感 L_2 是 2 圈鈎線繞於電感 L_1 的中央。電感 L_1 和 L_2 也可在家用 22 號銅線繞 7 圈，繞線直徑 $\frac{3}{4}$ 吋，長度 $\frac{1}{2}$ 吋。

其他類型雙場效電晶體亦可用於此電路，如果仔細挑選特性相同的 FET，也可用 4 個單 FET。

電路 2-17 脈波 / 鋸齒波信號產生器

圖 2-20 是一個簡單的脈波 / 鋸齒波信號產生器。鋸齒波信號由 Q_2 排極產生，脈波信號在共源極輸出。電路可以自激振盪，或與 Q_1 閘極的負脈衝同步振盪。

信號產生器電路中，兩裝置之間的回授，先使第一個 FET 導通，然後另一個導通。當第 2 個 FET 未導通時，電容器 C_3 經由電阻 R_6 和 R_7 充電，產生如圖 2-21 所示的鋸齒波。當第 2 個 FET 導通時，電容器經過導通電路的低阻抗迅速放電，形成鋸齒波形的回線。回線部分的波形較快，因為電容器經過低電阻放電，比經過高電阻 R_6 和 R_7 充電要快速。鋸齒波的振幅由電位計 R_6 控制。

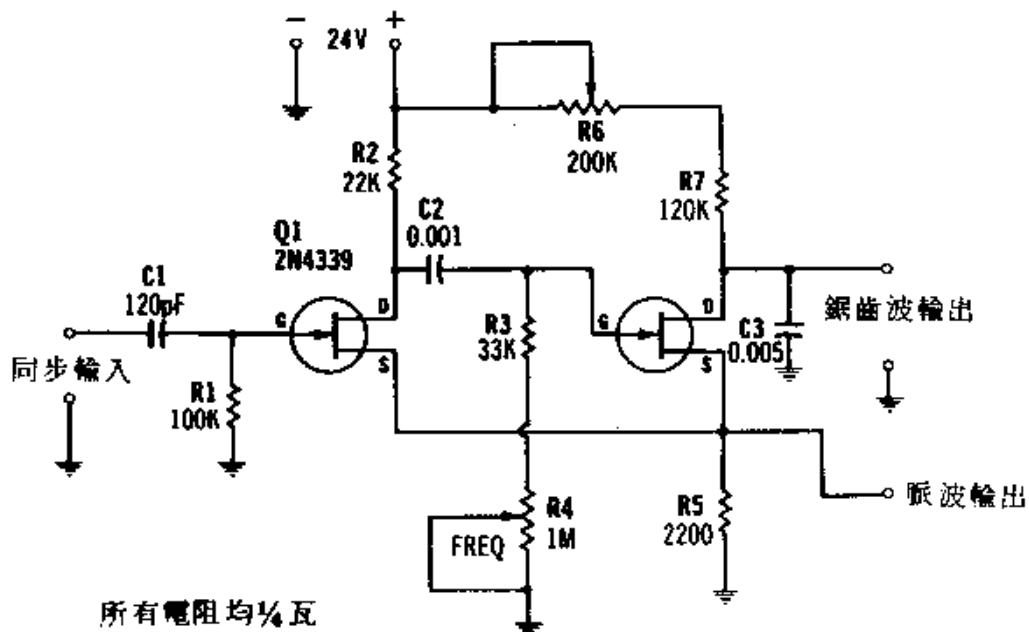


圖 2-20 脈波 / 鋸齒波信號產生器。

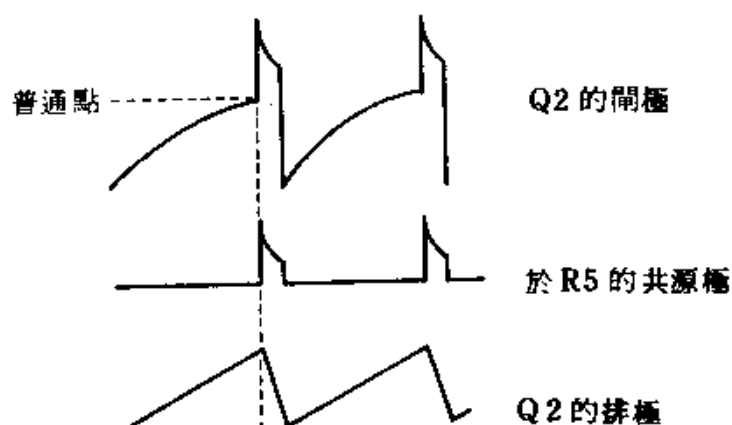


圖 2-21 標準波形。

電容器 C_2 和電阻 R_3 ， R_4 為決定頻率的電阻電容組合。電晶體 Q_2 的截止時間，由這三個元件決定。電阻 R_4 是一個電位計，用來控制脈波 / 鋸齒波產生器的頻率。

圖 2-21 顯示電路動態的波形。電晶體 Q_2 閘極的波形，顯示此 FET 未導通長時間。這段時間鋸齒形成電容器緩慢充電。導通位準達到時，由於兩 FET 間的回授電路，使閘極迅速為正。

本電路可使用兩個 Siliconix 2N 4339 型電晶體。其他小信號電晶體亦可使用。

電路 2-18 金氧半導體場效電晶體共源極放大器

金氧半導體場效電晶體 (MOSFET) 的構造有些特別優點，使金氧場效電晶體特別適合用於小信號，和低雜音射頻放大器和混波器。這些特性也使其適用於其他高阻抗設備，和剪裁電路或開關電路。其構造顯示於圖 2-22 A，閘極是控制元素，其功能與接面場效電晶體相同。但是閘極在擺幅為正或負時均能控制。普通接面型場效電晶體只有反向偏壓時，閘極才能對電路有影響。

金氧場效電晶體的構造是一層薄閘極，隔絕於半導體物質中，通道由一層薄的矽氧化物形成。閘極偏壓時產生的電場，影響源排極通道載體的活動性。由於閘極和通道之間是隔絕而不是接面，故漏電電流很小，並且溫度影響也小。結果產生很高的輸入阻抗。閘極和通道之間由氧化層分隔，其效果與電容器的極板相同。

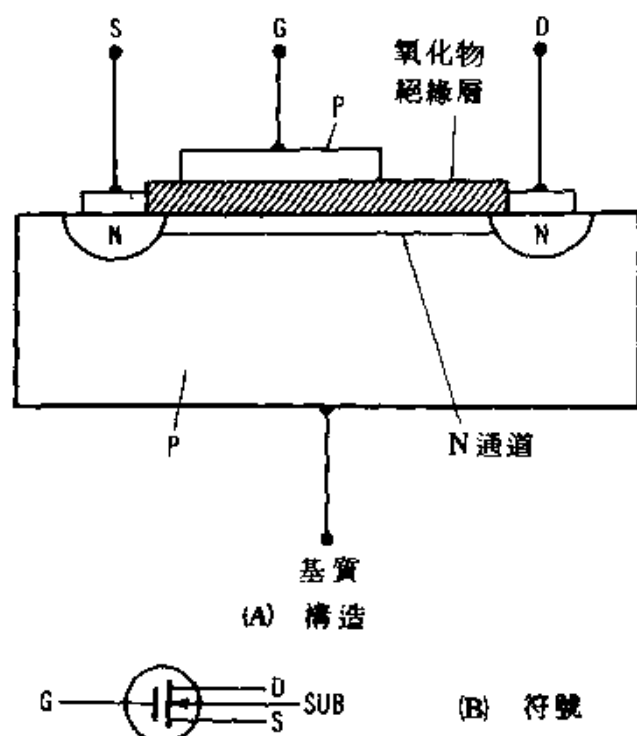


圖 2-22 空乏型金氧場效電晶體。

圖 2-22 顯示空乏型金氧場效電晶體的構造。此例子的通道物質是 n 型，其中電子過盛。當閘極對源極為負時，通道中的電子數量空乏（降低）。此功能與接面場效電晶體相似。正常操作時，接面場效電晶體的閘極的信號擺幅不能超過零點，因為接面將成前向偏壓，而降低輸入阻抗。金氧場效電晶體則沒有這個限制。如果金屬閘極信號振幅超過零點，不致增加輸入電流，或降低輸入阻抗，閘極仍可維持其對通道導性的控制。這點可由圖 2-23 的特性曲線中看出來。注意閘極電壓可正可負。

圖 2-24 是較普遍使用的增強型金氧場效電晶體的構造。注意其基本構造中，源極和排極之間顯示沒有實際通道。然而閘極本身不致進入此區，正偏壓加於閘極時，在源極和排極之間建立導通路徑。此路徑的導性是閘極電荷的函數。它以此種方式控制排極電流的振幅。

增強型金氧場效電晶體的不平常特性是，它通常在截止狀態（沒有排極電流），直到正閘極電壓出現為止。閘極電壓的出現，使排極源極電流增加。閘極源極間電壓越正，排極電流越高。此顯示於圖 2-25 的

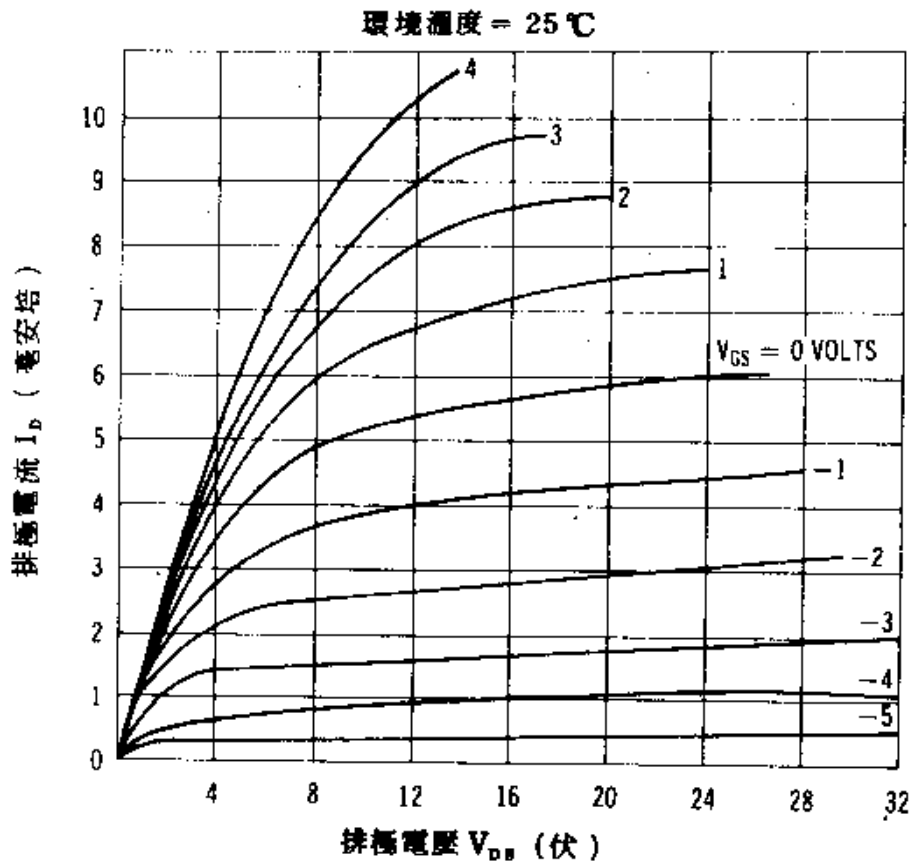


圖 2-23 空乏型金氧場效電晶體的特性曲線。

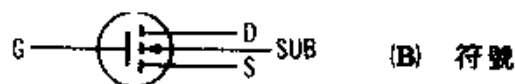
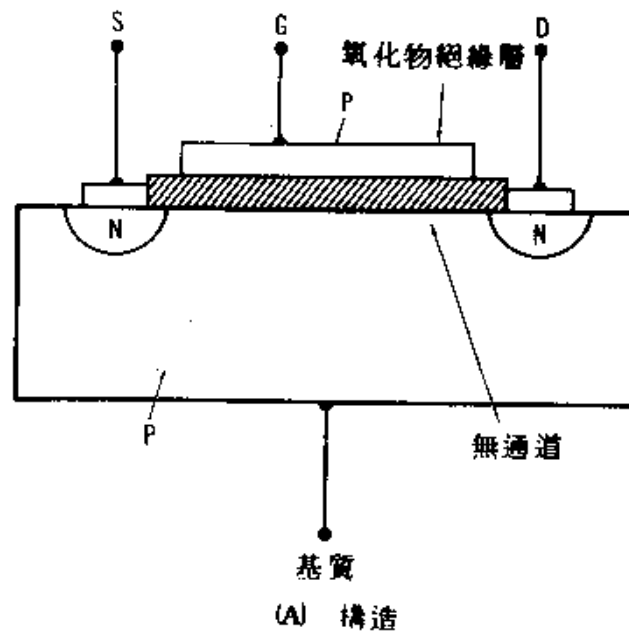


圖 2-24 增強型金氧場效電晶體。

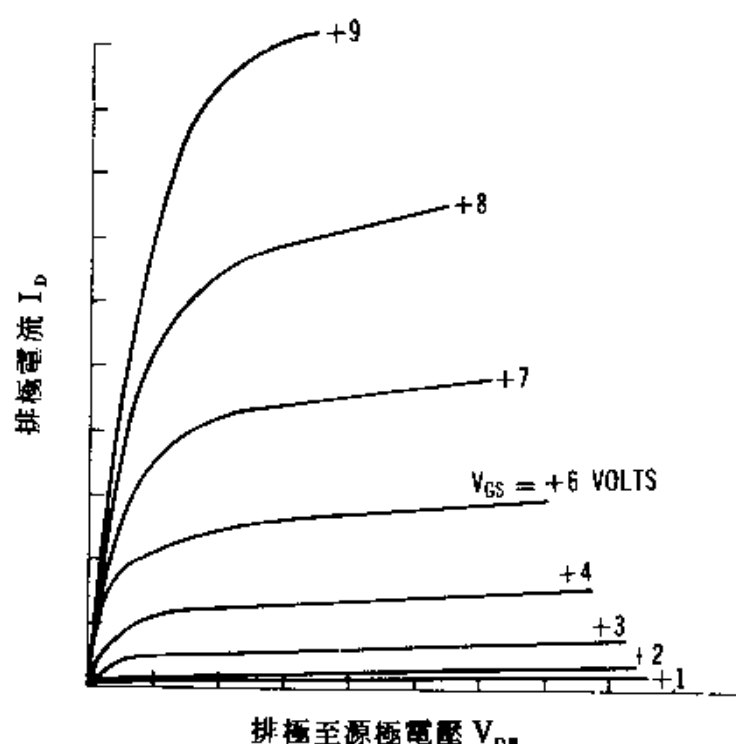


圖 2-25 增強型金氧場效電晶體曲線。

特性曲線上。

高輸入阻抗是金氧場效電晶體的一個優點，也是一個危機。因為輸入阻抗太高，很小的電流或靜態電荷，即可於閘極建立很高的電壓，很可能損壞電晶體。所以金氧場效電晶體必須小心控制，電路設計必須使閘極不要保持過多電荷。另一種避免此危險的方法，是在元件內裝入一個閘極保護二極體（圖 2-26）。此二極體連接在閘極和源極之間，將可能損壞電路的瞬間電壓旁路。

使用兩個或雙閘電路的優點，是有信號分離的閘極，增加一個外控制偏壓。雙閘電路可用於混波器或其他平衡電路。雙閘極電路也可降低第二閘交流接地時的回授電容量。因此電路作放大器使用時，可以不要中性化。本地振盪器經過天線的回授可以降低。廣泛用為射頻放大器和混波器的雙閘金氧場效電晶體是 40673 型。圖 2-27 是一個測試電路。其基本特性可用聲頻信號測試。電阻 R 5 取代諧振電路，作為排極電路的負載電阻。

信號是加於第 1 閘極（接腳 3）。第 2 閘極（接腳 2）加上一個直

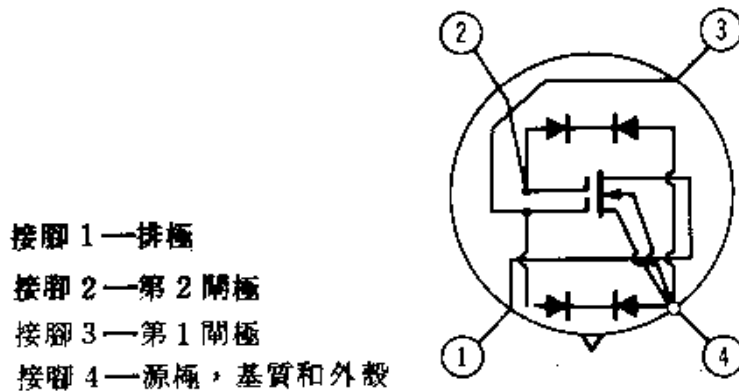


圖 2-20 雙閘極金氧場效電晶體及保護二極體。

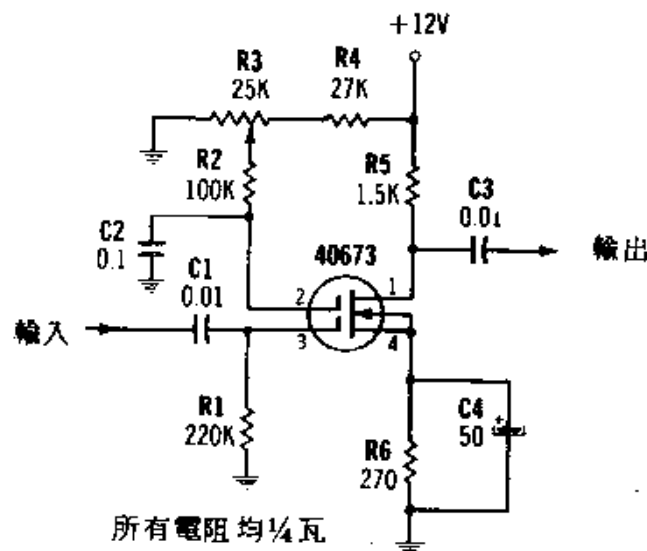


圖 2-27 基本雙閘極共源極電路。

流控制電壓時，可以調整放大器的增益。輸入和輸出波形可以利用示波器觀察。此電路的增益並不高，但是足夠顯示其工作。

電位計 R 3 設定於中央位置。輸出波形顯示於示波器螢幕。然後轉動電位計。注意第 2 閘極上的控制電壓，對此電路增益的影響。

電路 2-19 垂直型金氧場效電晶體功率振盪器

傳統的接面場效電晶體和金氧場效電晶體都是低功率元件。普通場效電晶體是水平運動型 (圖 2-28)，因為電荷是沿本體或通道，由源

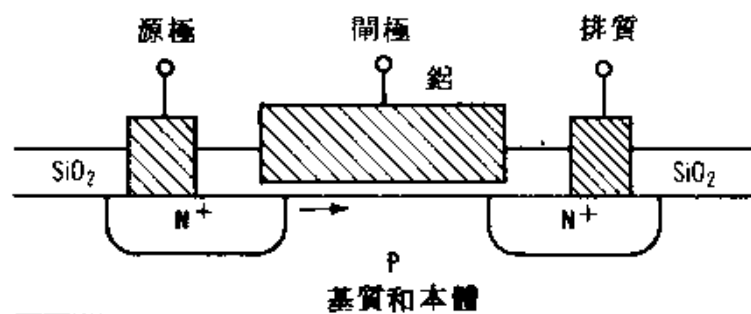


圖 2-28 普通金氧場效電晶體的切面圖。

極向排極水平流動。這種結構限制了電流密度，晶體面積不能太大，如果需要較高功率，則製造費用即很高。

這種功率上的限制，可以利用新發展的垂直型金氧半導體場效電晶體 (VMOSFET) 改善。垂直槽閘極區及其附近位置的構造，使電荷可以垂直運動，獲得較大電流密度。這是個增強型電晶體，在電荷運動時其閘極和排極對源極均為正。注意圖 2-30 的特性曲線。在排極電流產生之前，閘極電壓必須為正。如果是 0 伏和負電壓，排極電流截止。

操作時，正閘極在 P 型本體的兩側建立 n 型通道。電子流由源極經過 n 型通道和 N⁻ 層，進入 N⁺ 基質區。基質區作為垂直型金氧場效電晶體的排極。因為 VMOS 的通道寬度長度比率及其他因素，它能產生

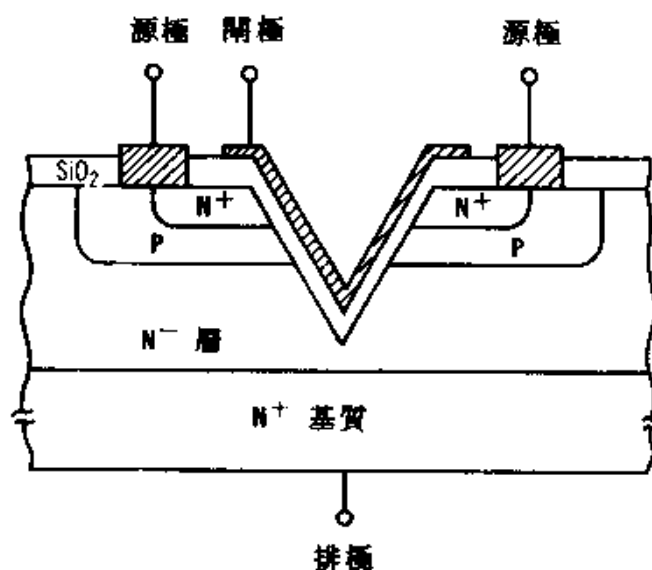


圖 2-29 垂直型金氧場效電晶體通道的切面圖。

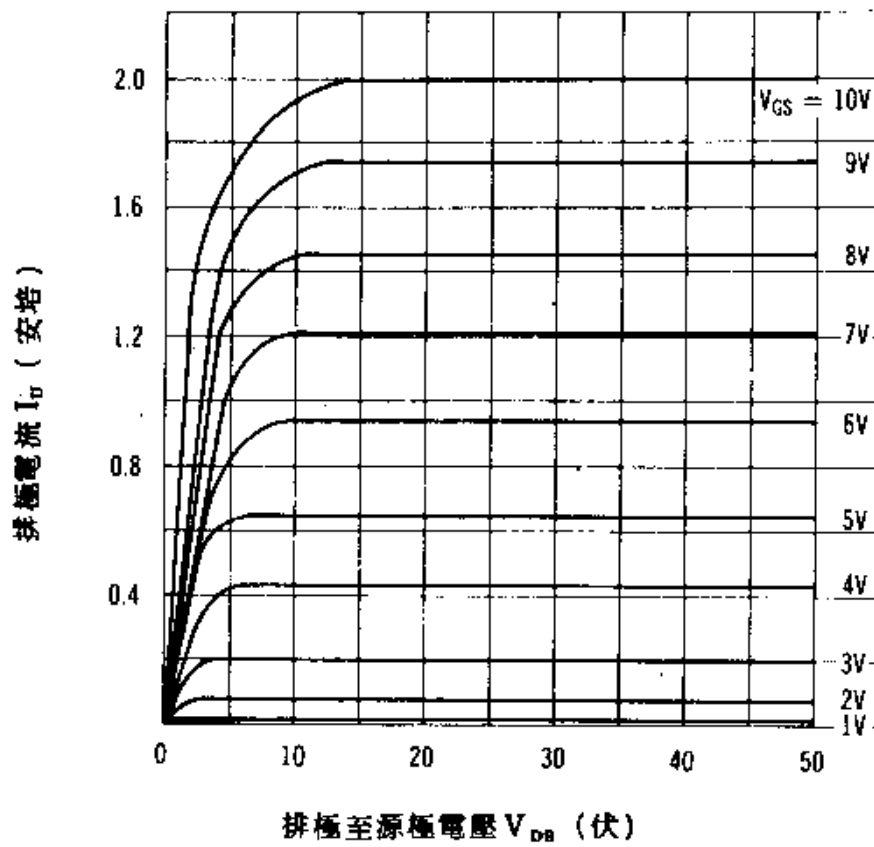


圖 2-30 垂直型金氧場效電晶體特性曲線。

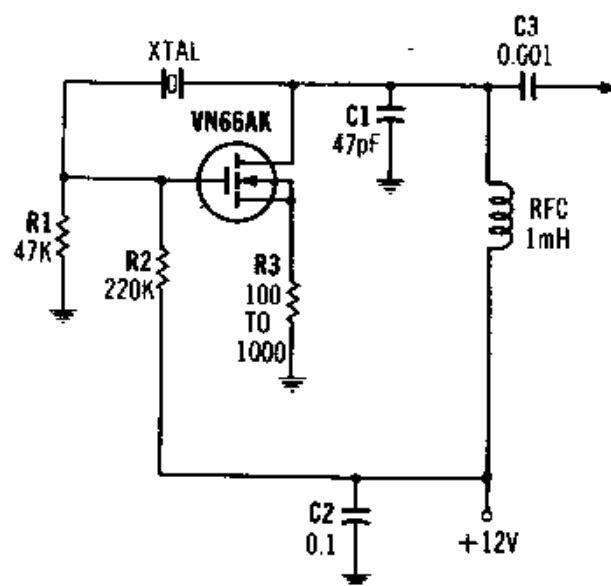


圖 2-31 垂直型金氧半導體晶體振盪器。

較大電流密度，和有較大功率控制能力。它的功率能力足可與普通雙極電晶體相比。

垂直型金氧半導體是個高阻抗電壓驅動裝置，工作線性良好且失真很低。它可作為優良的弱或強信號放大器。當它在溫度升高時，特性曲線使輸出電流降低。故沒有熱脫逸的現象。並且它在驅動位準和頻率改變時，輸入電容量沒有改變，因此不致有匹配不當的崩潰現象。

圖 2-31 是將垂直型金氧半導體連接成 Pierce 晶體振盪器電路的狀況。垂直型金氧半導體可以用 Siliconix VN66 AK 或 Super-tex VN2 型裝置。電源使用 12 伏即可獲得良好輸出。如果需要較高輸出，可將排極電壓增加至 18 至 24 伏。此電路與普通場效電晶體電路不同，因為垂直型金氧半導體是增強型裝置，必須使用電阻 R1 和 R2，加上一個起動偏壓。電阻 R3 的數值，可以調整控制輸出位準和輸出波形的形狀。一般來說，輸出愈低，輸出波形愈成正弦波。振盪器可以在晶體基本頻率 1 至 25 MHz 工作，調整元件數值可得較高工作頻率。

有一個很有趣的現象，就是這個電路如果用普通場效電晶體 (Radio Shack 276-2035)，或雙極電晶體 (2N2222) 均能同樣工作。其他類型電晶體亦能工作於此電路。

電路 2-20 垂直型金氧半導體調諧輸出振盪器

如果晶體振盪器需要低阻抗輸出，可使用圖 2-32 的電路。它有良好的低阻抗驅動輸出。電阻 R1 和 R2 供給 Siliconix 垂直型金氧半導體的起動偏壓。電阻 R3 用於調節輸出位準。

L1 和 C2 的組合必須諧振於晶體頻率。線圈資料可由電路 1-10 查得。筆者的電路操作於 40 公尺頻率，使用 26 號線於 Amidon T-50-2 鐵心上繞 35 圈作初級。次級是 26 號線在初級中央繞 4 圈製成。此電路適用於匹配 50 歐姆接頭。輸出指示器用電路 1-9 中介紹者。輸出波形可用示波器觀察。

此振盪器是適應性強的電路，其他垂直型金氧半導體，接面場效電晶體，和雙極電晶體均可用於此電路。調節電阻 R3 的數值，可得到理想輸出位準及起動容易。

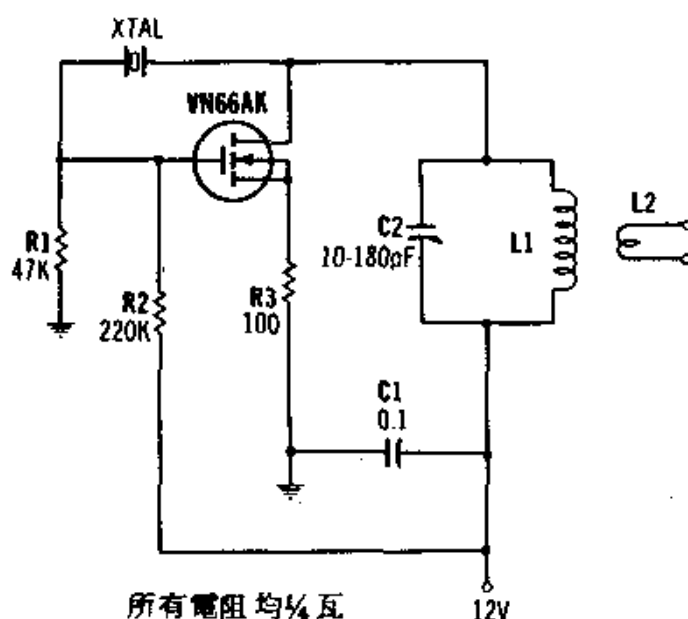


圖 2-32 垂直型金氧半導體振盪器及調諧輸出。

電路 2-21 垂直型金氧半導體振盪器放大器

垂直型金氧半導體可以作為優良的射頻功率放大器。圖 2-33 是這樣的電路。電路中 Pierce 晶體振盪器，供給 VN 66 AK 射頻放大器級電壓驅動信號。射頻輸出級的線圈資料可由電路 1-10 獲得。注意初級

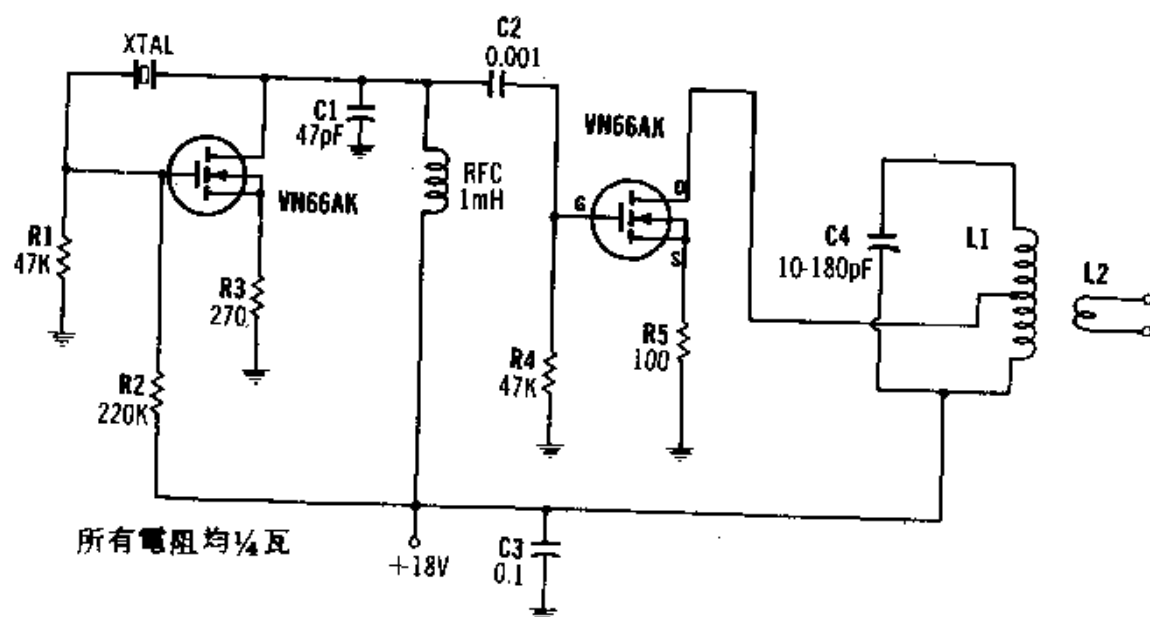


圖 2-33 垂直型金氧半導體振盪器放大器。

有中央抽頭，作為垂直金氧半導體（VMO S）功率裝置的低阻抗輸出。筆者的電路操作於 40 公尺波長，電感 L 1 是用 26 號線於 T - 50 - 2 鐵心上繞 35 圈製成。初級有中央抽頭，次級以 26 號線於線圈中央繞 4 圈製成。

輸出可用來驅動電路 1-9 的指示器。次級繞線端可用 47 歐姆電阻。輸出波形可用示波器觀察。

垂直金氧半導體是增強型裝置，所以必須由晶體振盪器獲得足夠驅動信號。閘極的正半週，使輸出電晶體導通。諧振電壓由排極電流脈衝產生於輸出諧振電路。

第三章 線性積體電路

電路 3-1 聲頻功率放大器

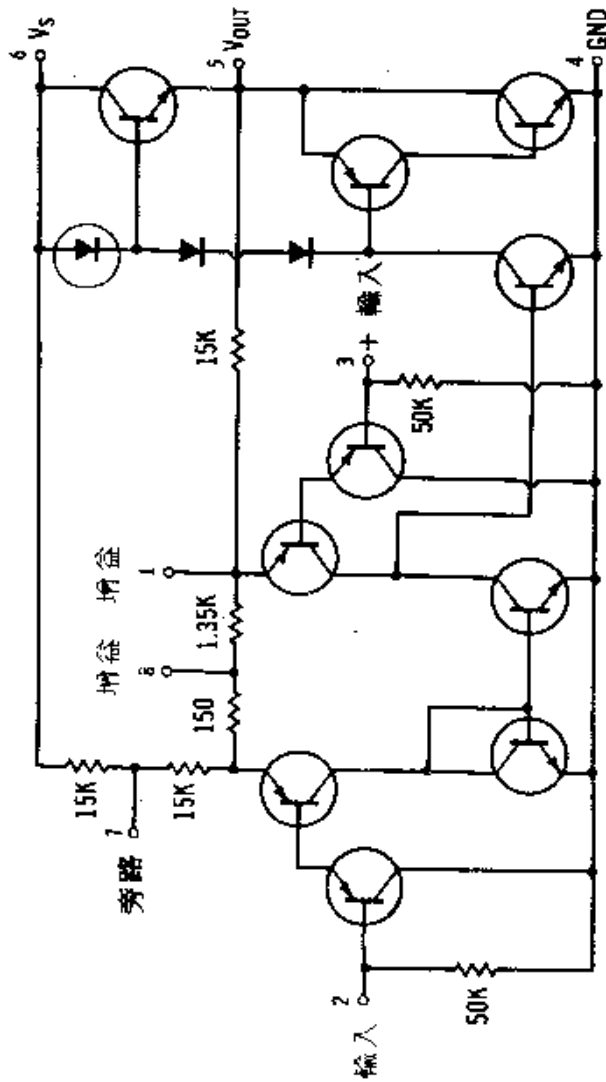
積體電路 (IC) 是由幾百個獨立的固態裝置，包裝在一個容器內組成。主要元件是電晶體、二極體、和電阻，以各種不同特性組合成簡單或複雜的電子系統。圖 3-1 是一個以積體電路設計為聲頻功率放大器的例子。

LM 386 是 1 瓦聲頻功率放大器，差值輸入級由達令吞輸入電晶體對組成，可提高輸入阻抗。注意達令吞電晶體對的集極輸出連接到推挽式輸出級的基極電路。輸入端以地為參考點，輸入 2 接地時，信號通常加於輸入 3。輸入自動偏壓到電源電壓的一半處。電源為 6 伏時，LM 386 的靜止或無信號時功率僅為 18 毫瓦。輸入信號位準上升時，功率亦上升。

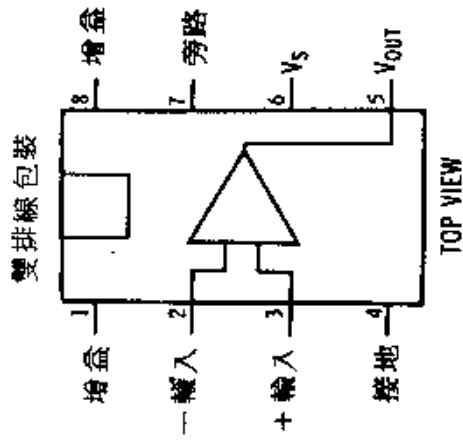
圖 3-1 C 是 LM 386 在基本增益為 20 時的簡單電路。接腳 1 和 8 之間接連額外元件，可得更大增益。所加的元件還是並聯於 $1.35\text{ K}\Omega$ 電阻，它是輸入電晶體的射極電流迴路。圖 3-1 D 中顯示，接腳 1 和 8 之間並聯一個 $10\text{ }\mu\text{F}$ 電容器，放大器增益增加到 200。如果使用一個電阻和電容器串聯，放置於第 1 和 8 腳之間，則放大器的增益可在 20 和 200 之間任意調節。

電路 3-1 的實用電路在圖 3-2，電壓增益約 50。電源電壓可在 4 和 12 伏之間。電源電壓越高，功率輸出越大。電位計 R 1 可控制輸入信號位準。如果拆除第 1 腳和 8 腳之間的電阻 R 2 和電容器 C 3，增益約為 20。增加電容器 C 6 的數值時，輸出至喇叭的低頻信號可提高。

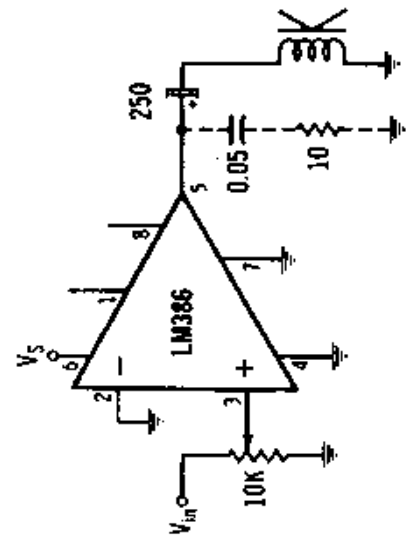
圖 3-2 的電路可以保存，以備爾後的線性積體電路使用。線性和數



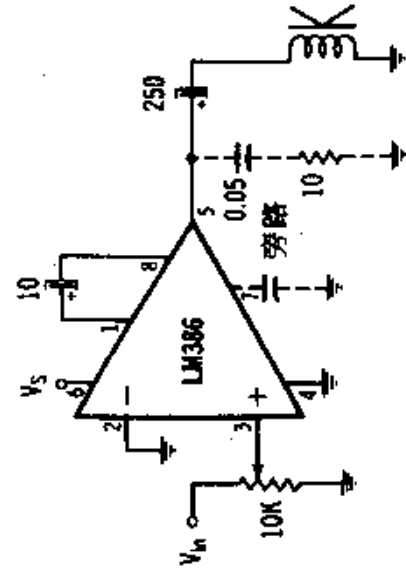
(A) 電路圖



(B) IC.



(C) $G = 20$.



(D) $G = 200$.

圖 3-1 LM386 1瓦聲頻功率放大器。

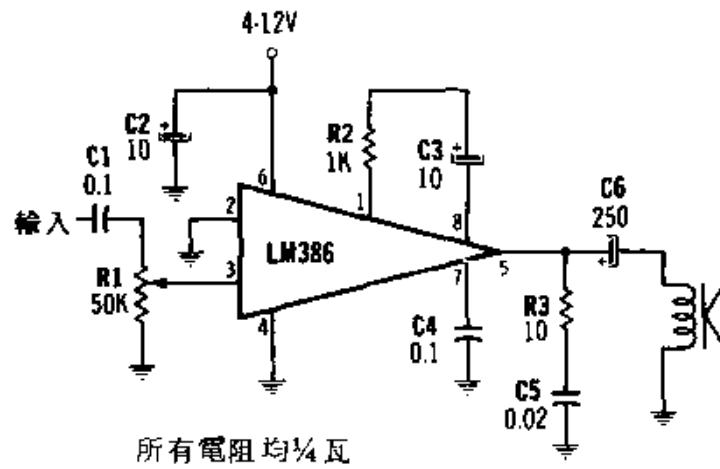


圖 3-2 IC 聲頻功率放大器。



圖 3-3 雙軌跡示波器

位積體電路工作中，最重要的測試設備是示波器。圖 3-3 所示的 Sen-core 型雙軌跡示波器特別有用，因為它可以同時觀察輸入和輸出波形。脈波和其他非正弦波的波形比較很重要。雙軌跡示波器的準確校準和觸發掃描，對積體電路產生的各種波形，可作精確測量。

此種雙軌跡電路可以連接於圖 3-2 的電路，觀察輸入和輸出正弦波形。輸入波形維持於固定振幅時，放大器的線性和非線性頻率特性即可觀察。並且輸入波形可細調，以得到最大的非失真功率輸出。所以跨於輸出端產生的最大不失真信號，即可同時觀察並測量。

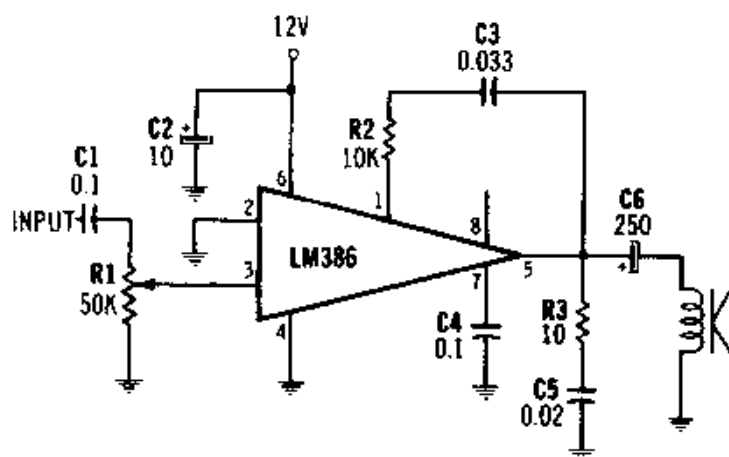


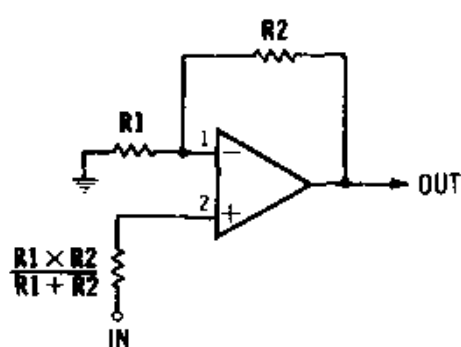
圖 3-4 低頻升高電路。

圖 3-4 是將放大器連接成增強低音的電路。電路中接腳 5 和 1 之間，連接一個串聯的電阻電容器回授組合。此電路的低頻回授很有限，聲頻範圍的中和高頻回授則很高。所以低頻沒有衰減，其輸出位準上升超過中和高頻。故此電路稱為低頻提升系統。最大增益在 100 到 300 Hz 頻率範圍內，低頻輸出可低到 40 Hz。

電路 3-2 運算放大器

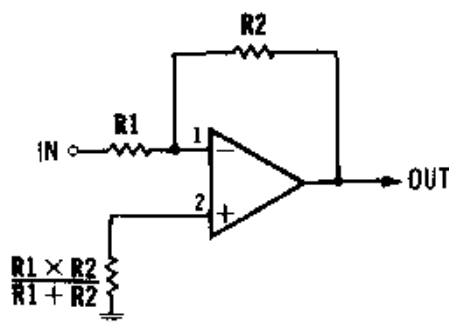
運算放大器是一個高穩定性的直流或交流放大器。它可依三個外加電阻的數值，決定於低增益或高增益工作。放大器的實際增益，是由外加電阻比率，而非由內部元件決定。

圖 3-5 是兩種常用的電路。圖 3-5 A 是非反相放大器，放大器輸出電壓與輸入同相。輸入端有輸入電阻時，電路即可平衡操作。計算輸入



增益	R1	R2	BW
10	1K	10K	100kHz
100	100	10K	10kHz

(A) 非反相器



增益	R1	R2	BW
10	1K	10K	100kHz
100	1K	100K	10kHz

(B) 反相型

圖 3-5 運算放大器的運算型態。

電阻量時，通常必須考慮回授電阻量的影響，其關係如電路圖所示為 $R1 \times R2 / R1 + R2$ 。非反相放大器時，輸入 1 的電阻即為 $R1$ 的數值。但是信號輸入電阻的歐姆數值，則等於電阻 $R1$ 和 $R2$ 並聯合併時數值。

表中列出標準增益和電阻值。注意當電阻 $R2$ 和電阻 $R1$ 歐姆值的比率較高時，增益亦增加。原因是回授較小。同樣電阻比率較高時，寬頻也降低。

圖 3-5 B 的電路，可得到反相輸出。電阻值亦決定電級增益。電級增益大約等於回授電阻 $R2$ ，與輸入電阻 $R1$ 的比率。此數值可以電阻 $R2$ 除以電阻 $R1$ 得到。

最普通的運算放大器是 8 接腳的 741 型（圖 3-6）。圖 3-7 顯示實際的非反相和反相操作電路。它有兩個輸入，交流輸入狀況時，必須使用輸入電容器。當交流 / 直流合併或直流操作時，輸入信號是直接交連。它使用兩個獨立的電源電壓，即兩個 6 伏特電池。

圖 3-7 兩個電路的增益大約是 10。在非反相和反相兩種狀態，欲獲得較高增益，可使用圖 3-5 表中的電阻數值。利用雙軌跡示波器連接

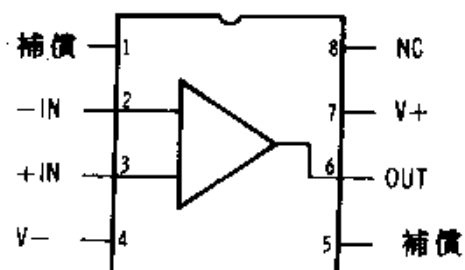
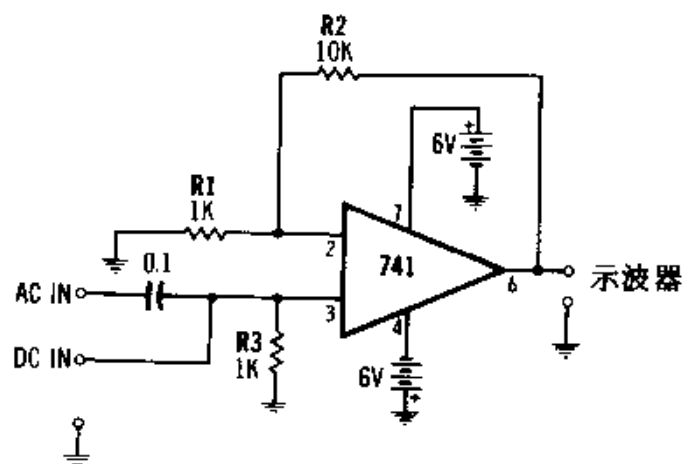
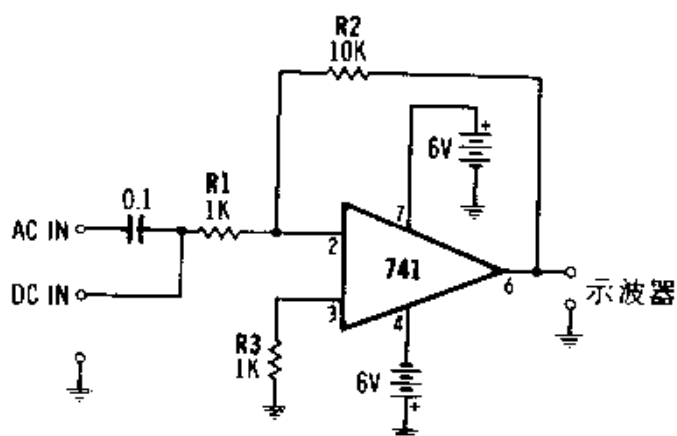


圖 3-1 8 腳小型 741 運算放大器構造。



(A) 非反相型



(B) 反相型

圖 3-7 運算放大器電路。

於輸入和輸出，可以測量增益並檢查頻率響應。輸入端亦可加上低直流電壓，以檢查運算放大器的直流放大特性。連接 0.5 伏直流時，輸出端直流電壓變化是 5 伏，電路 3-7 A 中為 +5 伏，電路 3-7 B 中為 -5 伏。

電路 3-3 單電源運算放大器

電路 3-2 顯示的是古老的連接運算放大器方法，它使用兩個電源。電路 3-3 顯示使用一個 12 伏電源，供給 741 運算放大器的直流電源電壓。運算放大器的第 3 腳，安排一個作為分壓器的電阻 R2 和 R3。當 12 伏連接至第 7 腳，第 4 腳作共用接頭時，它可建立適當的偏壓。輸出第 6 腳的直流電壓現在是正 6 伏，在雙電源電路中它是 0 伏。

圖 3-8 的電路，是一種非反相型態連接，信號加在第 2 腳輸入。電阻 R4 建議使用兩種數值。電阻值為 $10\text{ K}\Omega$ 時，放大器增益為 10。如果回授電阻 R4 數值為 $100\text{ K}\Omega$ 時，放大器增益約 100。此增益因素可用雙軌跡示波器準確的檢查。在使用 $100\text{ K}\Omega$ 電阻時，加於輸入的信號位準必須很低，不要使輸入電路過負載，而產生輸出失真。但是當輸入端以正弦波信號過度驅動時，則運算放大器可以作為示波產生器。回授電阻為 $100\text{ K}\Omega$ 時，此狀況特別顯著。

圖 3-8 的 741 電路級，可以作為弱信號聲頻放大器。其輸出可作為電路 3-1 聲頻功率放大器的信號源，以獲得更高的總增益。此時輸入信號振幅必須很低，避免過度驅動合併之放大器。運算放大器和聲頻功率

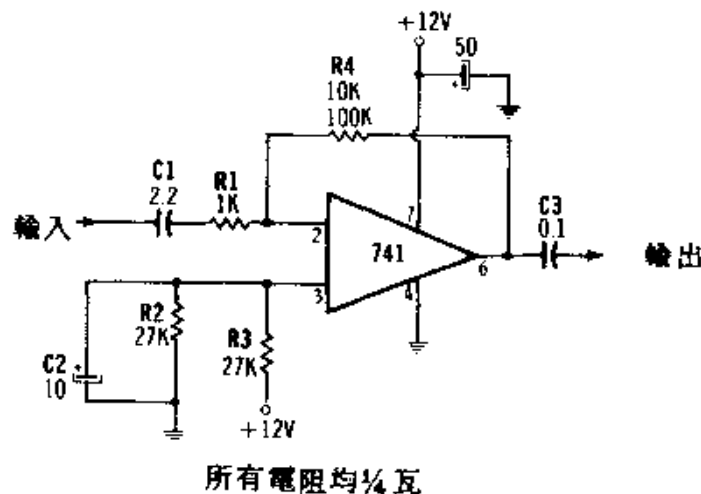


圖 3-8 單電源運算放大器。

放大器均能以 6 伏操作。如果需要較高輸出，可使用 12 伏電壓電源。

電路 3-4 電壓隨偶器運算放大器

運算放大器也可以連接成爲電壓隨偶器，它有高阻抗輸入和低阻抗輸出。電壓隨偶器的特性，與雙極射極隨偶器或場效電晶體源極隨偶器相似。其增益約 1 單位。

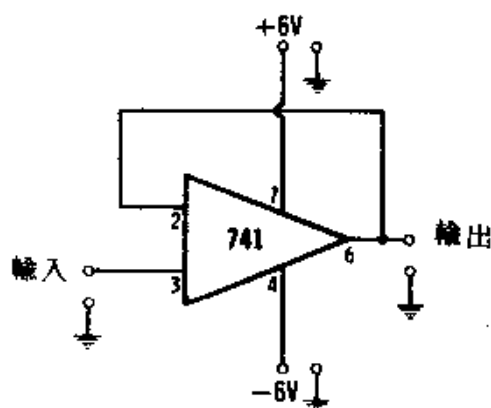


圖 3-9 電壓隨偶器運算放大器。

圖 3-9 所示爲簡單的電壓隨偶器電路。它使用兩個電源電壓。可用普通的兩個 6 伏手電筒電池作其電源。

除了高輸入阻抗之外，運算放大器隨偶器可適應寬範圍的輸入信號位準，從非常低到幾伏峯值均可。圖 3-9 電路在輸出正弦波不失真狀況下，最大輸入信號約 2 伏峯值。

電路 3-5 高通濾波器

一個運算放大器連接成爲電壓隨偶器，包含一個適當的電阻電容器網路，則可作爲一個良好的活性濾波器。圖 3-10 的高通濾波器電路中，信號頻率在某一特定頻率之上，均可通過而呈現最小衰減。在這截止頻率以下，信號被衰減。

截止頻率 f_c 可由下列公式求得：

$$f_c = \frac{1}{2\pi \sqrt{R_1 R_2 C_1 C_2}} \quad (R_1 = R_2, C_1 = 2C_2)$$

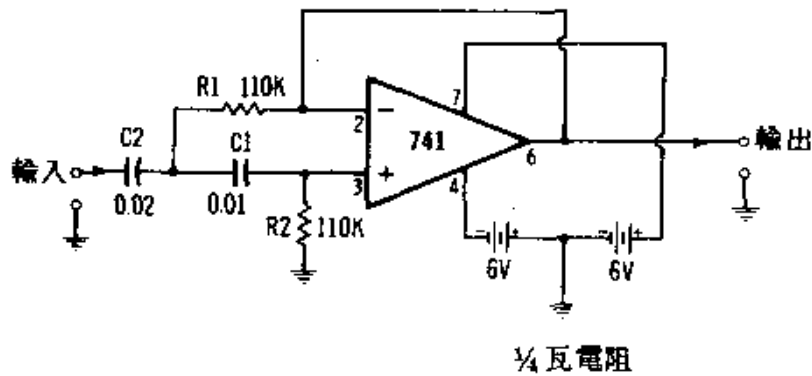


圖 3-10 高通濾波器。

其中 R_1 , R_2 , C_1 , C_2 均顯示於電路圖 3-10 中。圖 3-10 的電路截止頻率在 100 Hz 範圍。此高通濾波器可用聲頻信號產生器和雙軌跡示波器檢查。注意其雙電源是 -6 伏接 4 腳，+6 伏接 7 腳。

改變濾波器的截止頻率，可改變電阻數值，公式是：

$$R_{\text{new}} = R_{\text{old}} \times \frac{f_c (\text{old})}{f_c (\text{new})}$$

其中 R_{new} 是 R_1 和 R_2 的新數值。例如要升高圖 3-10 電路的截止頻率至 200 Hz，則必需減半電阻 R_1 和 R_2 的數值。減半電容器值亦可得到同樣效果。如果電阻和電容器值均減半，則截止頻率可以升高至 400 Hz (4 倍)。

如果希望降低截止頻率至 50 Hz，則可加倍電阻 R_1 和 R_2 的歐姆值，或加倍 C_1 和 C_2 的電容值。

電路 3-6 低通濾波器

一個運算放大器連接成為電壓隨偶器，包含一個適當的電阻電容器網路，則可成為一個良好的活性濾波器。圖 3-11 是一個低通濾波器電路，信號頻率在某特定頻率之下均可通過，且衰減最低。超過此特定截止頻率，信號被衰減。

截止頻率 f_c 可由下列公式求得：

$$f_c = \frac{1}{2\pi \sqrt{R_1 R_2 C_1 C_2}} \quad (R_1 = R_2, C_1 = 2C_2)$$

其中R1, R2, C1, 和C2 均顯示於圖 3-11 中。圖 3-11 的電路，截止頻率在 10,000 Hz 範圍。此低通濾波器可用聲頻信號產生器和雙軌跡示波器檢查。注意其雙電源是 -6 伏接第 4 腳，+6 伏接第 7 腳。

改變濾波器的截止頻率，可改變電阻數值，公式是：

$$R_{\text{new}} = R_{\text{old}} \times \frac{f(\text{old})}{f(\text{new})}$$

其中 R_{new} 是 R1 和 R2 的新數值。例如要升高圖 3-11 電路的截止頻率至 20,000 Hz，必須減半電阻 R1 和 R2 的數值。減半電容器數值亦可得到相同結果。如果電阻和電容器數值均減半，則截止頻率可以升高至 40,000 Hz (4 倍)。

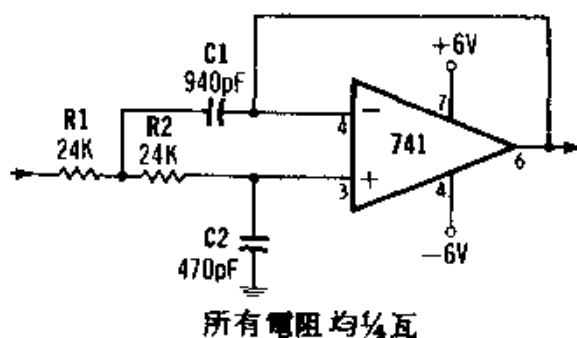


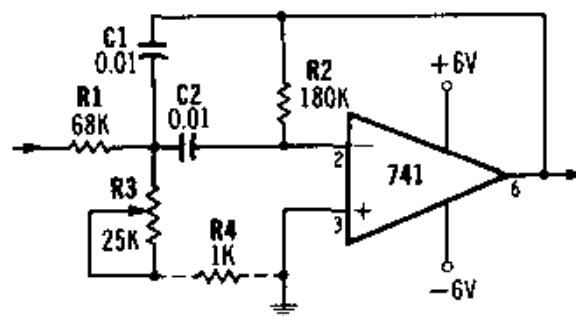
圖 3-11 低通濾波器。

如果希望降低截止頻率至 5000 Hz，則可將電阻 R1 和 R2 的歐姆值加倍，或加倍 C1 和 C2 的電容器值。

電路 3-7 通頻帶濾波器

低通和高通電阻電容器對結合，可以製作一個如圖 3-12 所示的通頻帶濾波器。電阻 R1 和 R2 及電容器 C1 和 C2 形成基本回授網路。電阻 R4 和電位計 R3 在轉移截止頻率時可以使用。

圖 3-12 的電路中，峯值響應在 600 至 800 Hz 範圍，由元件誤差值決定。選用的電位計可以更準確的調整峯值頻率。頻寬和增益可由基本的 4 個元件決定。它們也可決定峯值頻率。峯值頻率本身，也可因選用的電位計 R3 和 1KΩ 電阻的改變而改變。設定準確的峯值頻率時，R2 也必須調節。



所有電阻均 $\frac{1}{4}$ 瓦

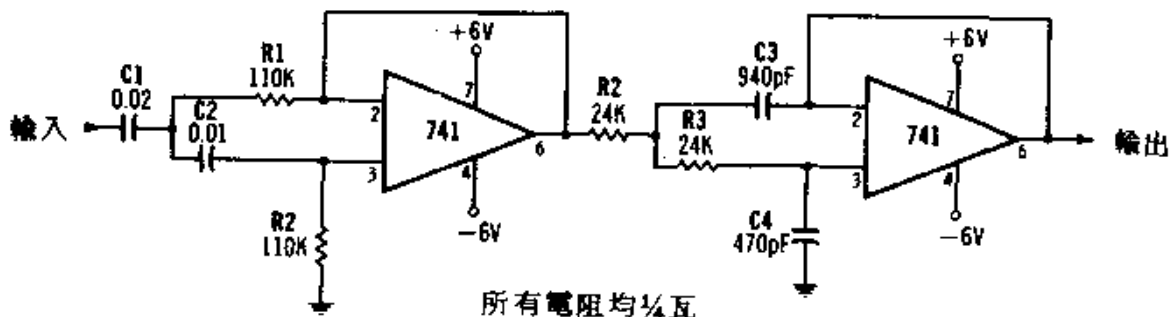
圖 3-12 通頻帶濾波器。

電路 3-8 寬頻帶通頻濾波器

如果需要一個寬頻帶濾波器，可用一個高通知低通濾波器如圖 3-13 串級製成。此電路合併了電路 3-5 的高通濾波器，和電路 3-6 的低通濾波器。因為高通濾波器的截止點在約 10 kHz 處，低通濾波器截止點約 100 Hz，故合併後的平坦響應範圍在 100 和 10,000 Hz 之間。

低和高頻截止頻率如須改變時，可相對的調整高通或低通側的元件數值。在雙向射頻通信中，通常使用的頻率範圍在 300 至 3000 Hz 之間。獲得此通頻帶必須降低高頻截止點三分之一，和提高低頻截止點三倍。方法是降低電阻 R 1 和 R 2 的歐姆值三分之一，並增加電容器 C 3 和 C 4 數值 3 倍。

如果需要準確的通頻帶，可使用電路 3-5 的公式，和誤差值較少的元件。記住每個濾波器的兩個電阻值必須相等，而一個電容器數值是另一個的兩倍。



所有電阻均 $\frac{1}{4}$ 瓦

圖 3-13 寬頻帶通頻濾波器。

電路 3-9 不穩定脈波產生器

555 計時器是一種最常使用的積體電路。它的 5 倍基本電路 (圖 3-14) 是兩個比較器，一個不穩定正反器，一個電阻性分壓器，一個放電電晶體，和一個輸出級。三個電阻分壓器的數值均相等，使臨界比較器接受三分之二電源電壓，而觸發比較器為三分之一電源電壓。兩個比較器的輸出，分別連接至不穩定正反器的輸入端。

當加於觸發比較器的觸發電壓，低於電源電壓的三分之一時，比較器改變狀態，並使正反器的輸出驅動至高電位。臨界輸入可偵測外加 RC 時間網路的電容性電壓。當此外加電路的電容器電壓，超過電源電壓的三分之二時，臨界比較器將正反器復置。這種情況的正反器，輸出驅動成低電位。此時放電電晶體開啓，外加時間電容器即放電。當電容器放電後，電路即等待另一個觸發脈波，開始新的時間週期。

計時器 IC 連接成脈波產生器時，臨界和觸發輸入連接在一起，並如圖 3-15 所示，連接至外界電容器。外加電阻連接至電源電壓，它與電容器串聯，形成電源至地的回路。放電電路連接於兩電阻的接點。臨界和觸發比較器，連接至第 2 個電阻和電容器的接點。電源加於電路時

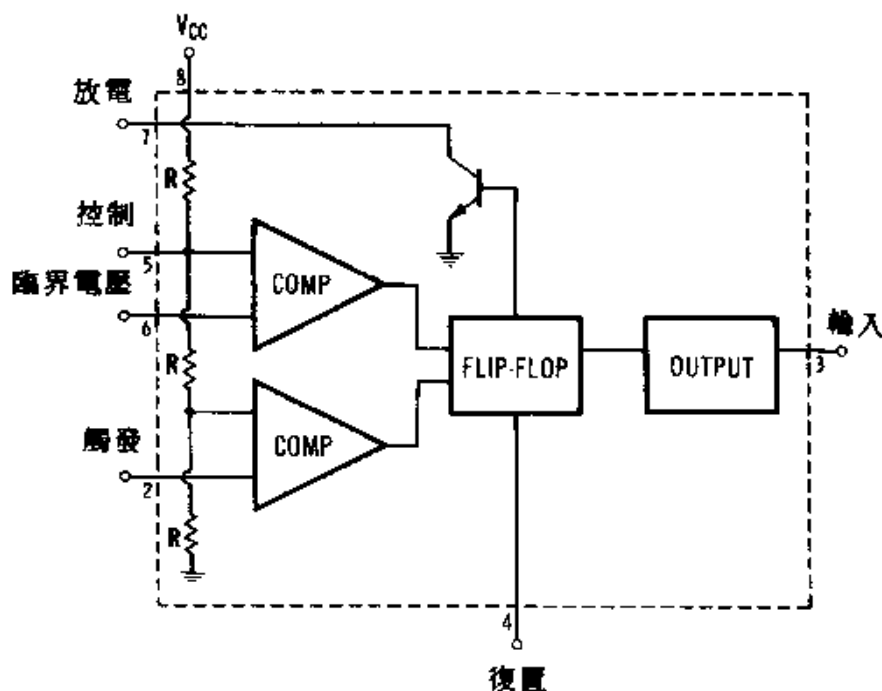
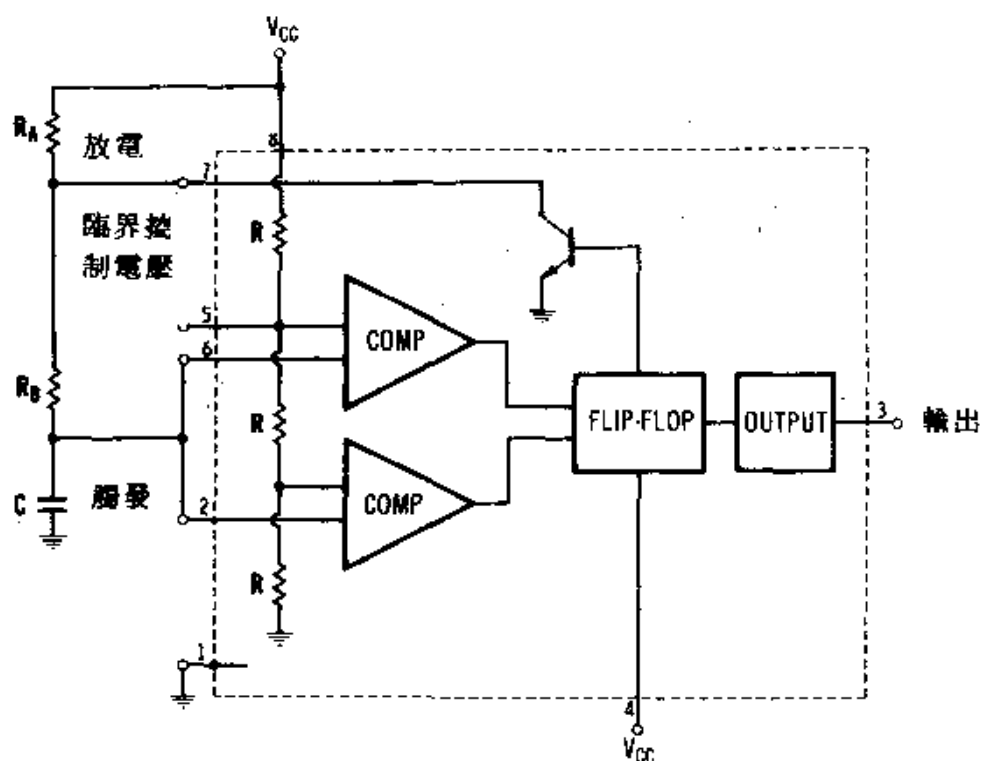


圖 3-14 555 計時器的基本電路構造。



■ 3-15 基本 555 脈波產生器。

，電容器經過電阻 R_A 和 R_B 由電源充電。當電容器充電至 $\frac{2}{3} V_{CC}$ 的臨界值時，輸出降為低階，電容器經電阻 R_B 和計時器的放電電容器放電。電容器降至 $\frac{1}{3} V_{CC}$ 位準時，觸發比較器觸發，使正反器改變並開始一個新的充電週期。因此電容器的實際電壓，在 $\frac{1}{3} V_{CC}$ 和 $\frac{2}{3} V_{CC}$ 之間改變。充電週期時，第 3 腳的輸出電壓是高電位（ V_{CC} 值），放電週期時為低電位（0 伏）。

計時器的頻率 f 或重複率是：

$$f = \frac{1.46}{(R_A + 2R_B)C}$$

其中 R_A ， R_B ，和 C 顯示於圖 3-15。圖 3-16 顯示電容量，操作頻率，和 $R_A + 2R_B$ 的關係。圖 3-17 是實際電路。輸出端有清晰的脈波。頻率可以由圖形和公式換算出來。計時器的實際輸出脈波重複率，可用示波器或頻率計數器算出。

操作時， $C1$ ， R_A ，和 R_B 合併影響操作頻率。實際脈波延時，大部分由電容器 $C1$ 和電阻 R_B 的數值決定。如果需相同重複率，但脈波延

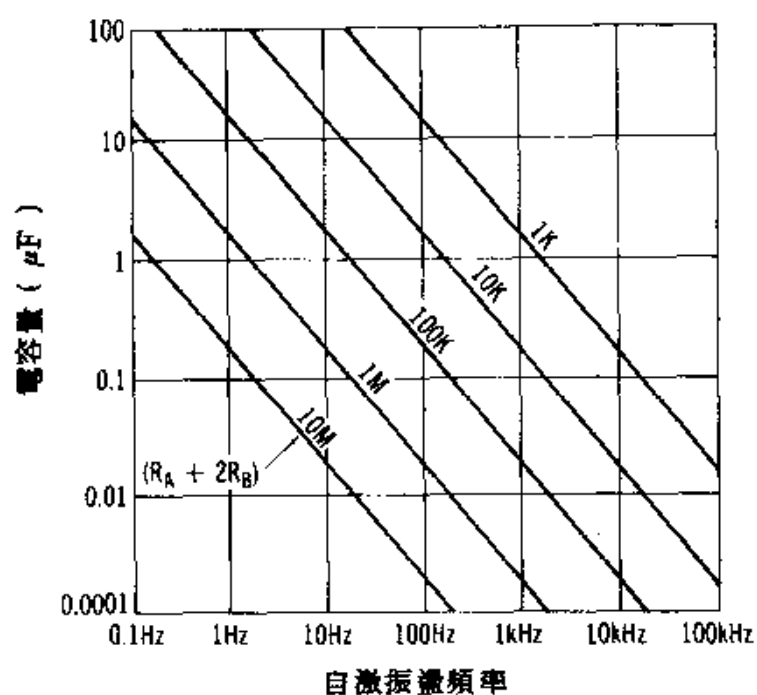
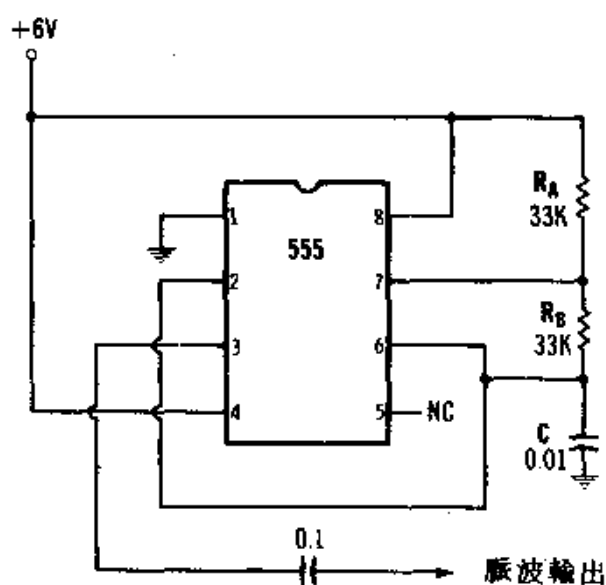


圖 3-10 5 種 $R_A + 2R_B$ 數值的頻率電容量曲線。



所有電阻均 $\frac{1}{4}$ 瓦

圖 3-17 不穩定脈波產生器。

續時間較短，則可增加 R_A 的歐姆值並降低 R_B 的歐姆值。不同元件數值對脈波和頻率的影響，可以利用下列公式求得。責任週期 D 的公式：

$$D = \frac{R_B}{R_A + 2 R_B}$$

其中 R_A 和 R_B 在圖3-17中顯示其位置。因改變電容器數值而改變頻率時，責任週期仍然可以維持原值。例如，當電容器數值增加因數為10時，頻率降低至原來數值的10分之1。但是責任週期仍然沒有改變。

電路3-10 可調頻率方波產生器

圖3-18的電路，可得方波輸出，不受電阻和電容時間常數的影響。其頻率可用電位計 R_1 調整。電路中三個串聯的電阻 R_1 ， R_2 和 R_3 ，組成時間常數電阻 R 。時間常數電容器 C ，由電容器 C_1 的數值決定。

電容器 C_1 於充電週期，經過時間常數電阻值，電壓上升至電源電壓位準。故時間等於 $T_{ch} = 0.693 RC$ ，輸出為高電位（為正）。其中 R 和 C 是時間常數電阻及電容。

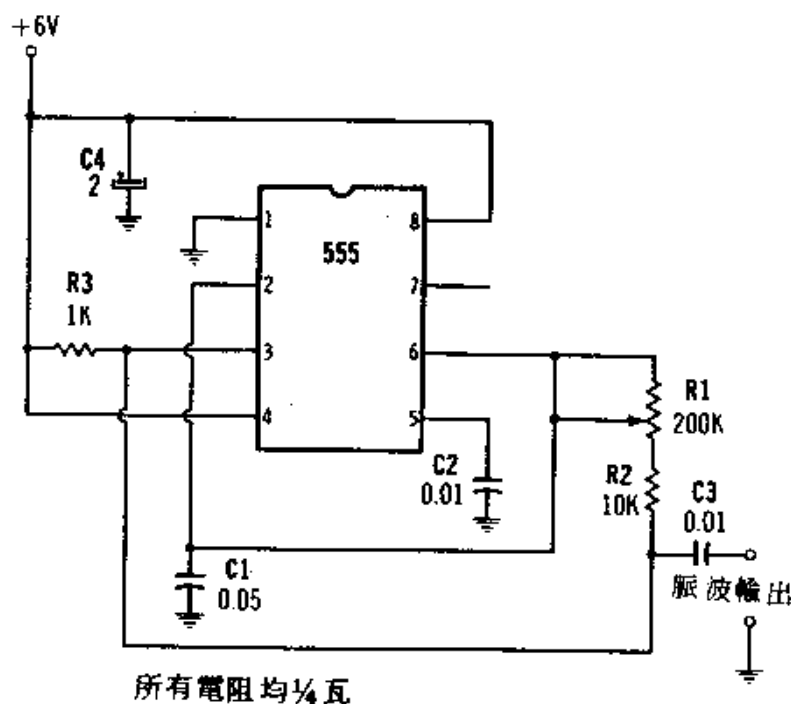


圖3-18 可調頻率的方波產生器。

電容器再達 $\frac{2}{3} V_{oc}$ 值時，輸出變為低電位。其放電時間常數與充電時間常數相等：

$$T_{dis} = 0.693 RC$$

方波頻率變成：

$$f = \frac{1}{1.386 RC}$$

電容器 C 1 改變不同數值時，操作頻率範圍可擴充。

電路 3-11 555 固定頻率和可變延時脈波產生器

圖 3-19 的電路中，產生的正和負脈波，其延續時間均可調節。延續時間的改變不會改變操作頻率。

操作頻率由電容器和電阻數值決定。電位計改變時，淨電阻值和電容量均不會改變。但是電位計的設定可影響相對充電和放電時間的改變。操作頻率如有必要也可以改變，僅需將電容器 C 1 改換其他數值即可。

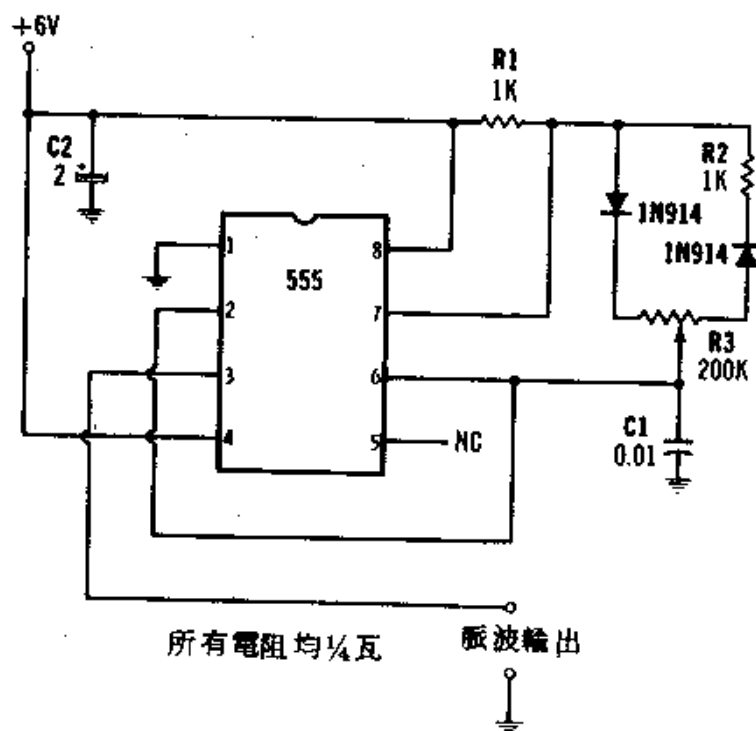


圖 3-19 脈波產生器及延續時間控制。

電路 3-12 100 kHz 555 晶體振盪器

555 計時器 IC 可以由晶體控制，圖 3-20 即是此種電路。R1C1 的時間常數設定於接近理想操作頻率處。晶體電路可在晶體頻率穩定操作。如果需要精確的操作，可以在晶體上串聯一個小型可變電容器。筆者的電容操作頻率在 WWV 的 20 MHz 處，輸出僅有約 1.2 kHz 的頻率漂移。也就是在 100 kHz 基本頻率，僅有 6 Hz 的頻率漂移。

輸出端可獲得延續時間很短的負脈波。如果需要較長延續時間的脈波，可維持同樣時間常數，但降低 R1 的數值，和增加 C1 的數值。例如 R1 電阻用 1 K Ω ，電容器 C1 用 0.01 μ F 時，輸出端產生延時較長的負脈波。電阻 R1 和電容器 C1 的數值，對晶體操作頻率也有相同影響。電容器 C1 數值降低時，晶體的並聯效應亦被減少。

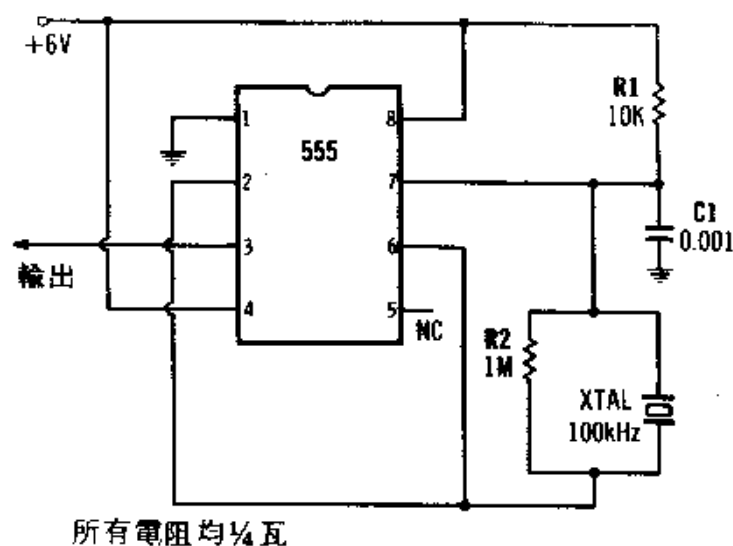


圖 3-20 100 kHz 晶體振盪器。

電路 3-13 脈波位置調變器

在脈波位置調變 (PPM) 系統中，脈波之間距離隨調變而改變 (圖 3-21)。以調變正弦波為例子，脈波的本身彼此距離很窄。調變正弦波的波形越正，脈波本身間隔越開。調變正弦波越負，脈波彼此越近。參看圖 3-21。

圖 3-22 是一個使用 555 的基本脈波位置調變器。它是一個雙穩態

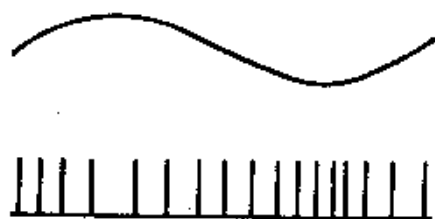


圖 3-21 脈波位置調變。

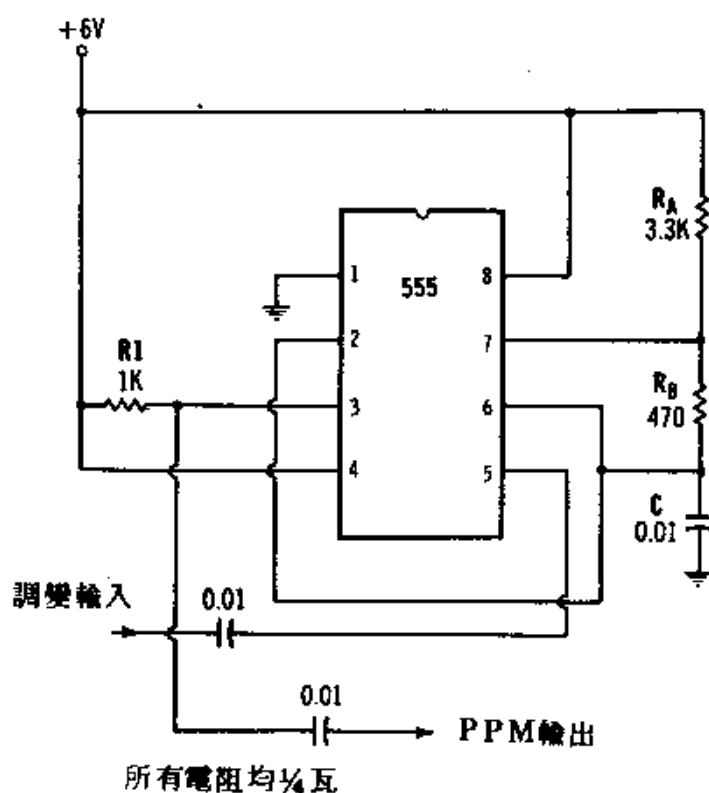


圖 3-22 脈波位置調變器。

計時器電路，操作頻率由電容器 C 和電阻 R_A 和 R_B 決定。輸出由第3腳取得。

來自聲頻產生器的調變正弦波，經過 $0.01 \mu F$ 電容器加於第5腳。電容器在外加時間常數設定的直流參考電位之上充電。由於臨界位準的改變，脈波位置隨調變波而變。

加於 555 正弦波振幅的改變，在輸出的脈波寬窄上產生相對的改變。因此較高振幅的正弦波，使脈波串寬窄距離的改變，比較低振幅的正弦波要大。

幅決定。於是產生一串頻率固定，但寬度不同的脈波。筆者用來測量此電路的觸發脈波，是由電路 3-11 脈波產生器第 3 腳的 50 微秒負脈波。

注意圖 3-23 中，調變波形的正頂端，產生最長延續時間的脈波。負谷底產生最短延續脈波。如果調變正弦波的振幅改變，在交流正頂端產生的脈波更寬，而負半週產生的脈波比低振幅正弦波產生的更窄。

電路 3-15 波形產生器：正弦波和方波

電路 3-15 是利用單晶功能產生器 Exar XR-2206 型，製成的正弦波和方波產生器（圖 3-25）。此波形產生器可產生高穩定性的正弦波，方波，三角波，斜波，和脈波波形。它的操作頻率範圍在 0.01 Hz 和 1 MHz 之間。

波形產生器由 4 個功能方塊組成；即電壓控制振盪器，倍增器，正弦波成形器，單位增益緩衝放大器，和一組電流開關。振盪頻率由外加控制電壓控制，線性頻率掃描範圍，可在 2000 至 1 之間。

圖 3-26 是一個實用的正弦波和方波產生器。操作頻率由連接於第 5 和 6 腳之間外加的時間電容器，及連接於第 7 和 8 腳之間的時間電阻所決定。第 13 腳和 14 腳之間連接的電阻，使電路產生正弦波。如果需要產生非常低失真的正弦波，則可在接腳 15 和 16 之間連接一個 25

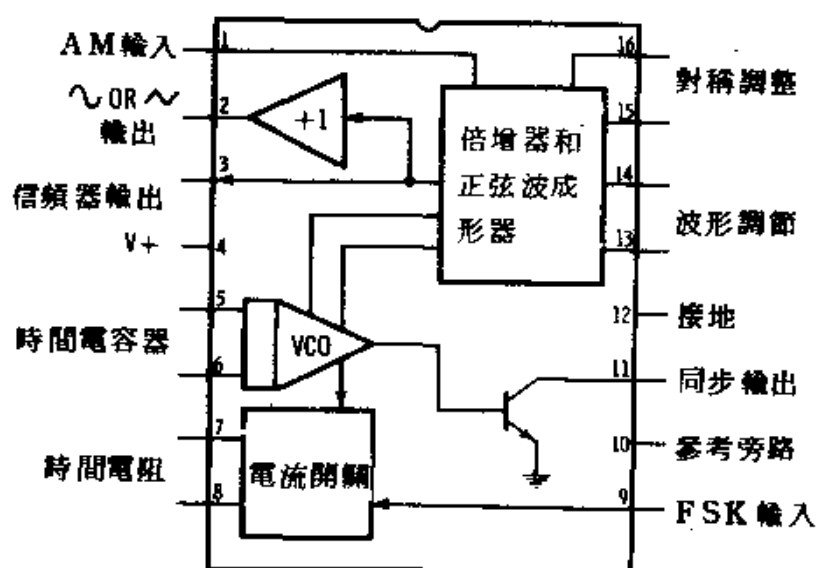


圖 3-25 XR-2206 C 的功能電路方塊。

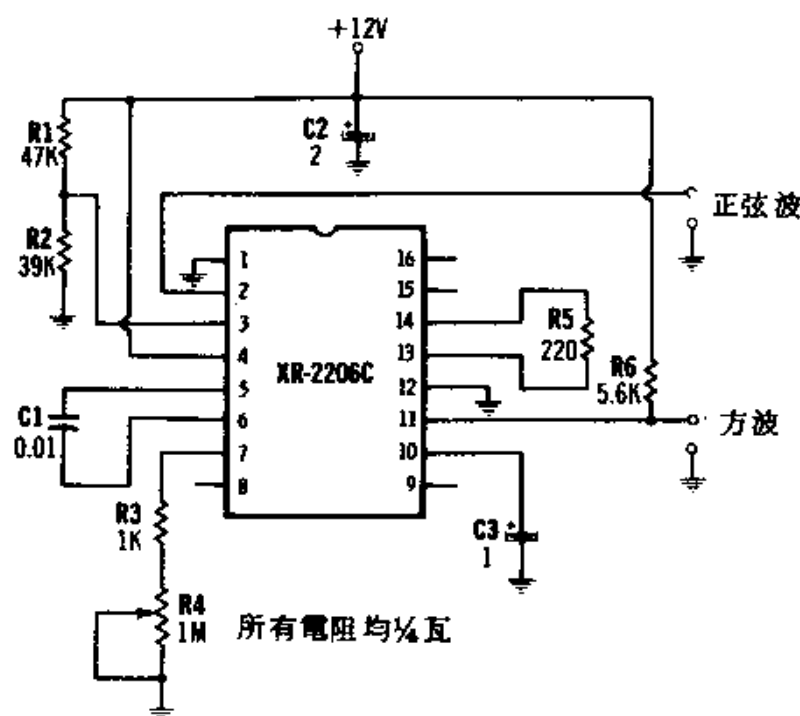


圖 3-26 正弦波和方波產生器。

KΩ 的電位計，作對稱調節。即使沒有這個控制，失真也小於 2.5 %。正弦波操作時，產生頻率大約等於：

$$f = \frac{1}{RC}$$

圖 3-26 的例子裏，電阻 R 的數值是 R 3 和 R 4 之和，電容器 C 的數值等於 C 1。

依照圖上電阻 R 1 和 R 2 顯示的數值，全部頻率範圍均可得到品質良好的正弦波形。如果正弦波太平坦，可能須要調節電阻 R 1 和 R 2 的數值。在 C 1 顯示的數值下，電位計可改變的頻率範圍，大約在 100 kHz 以上的 200 Hz 間。三個電容器數值 0.1，0.01，和 0.001 μF，使重疊範圍從小於 10 Hz 擴充到大於 1 MHz。正弦波輸出大約 3 伏峯至峯值。使用 12 伏電源電壓時，方波輸出大約 12 伏。

電路 3-16 脈波和斜波產生器

電路 3-15 說明的 XR-2206 功能產生器，也可連接產生脈波和斜

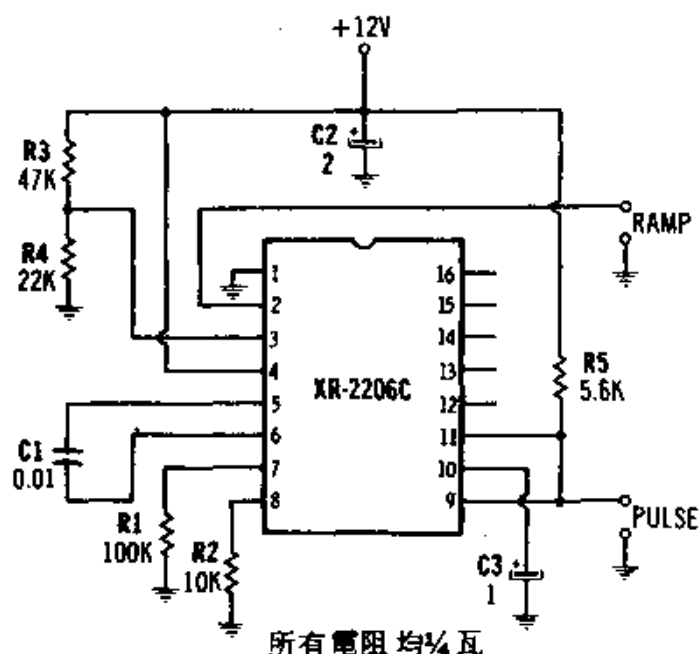


圖 3-27 脈波和斜波產生器。

波波形。圖 3-27 即是此電路。鋸齒波輸出在第 2 腳，脈波輸出在 11 腳。決定頻率的電容器，連接在第 5 和 6 腳之間。決定頻率的電阻，連接在第 7 和 8 腳之間。操作頻率 f 是：

$$f = \frac{2}{(R1 + R2) C1}$$

責任週期 D 是：

$$D = \frac{R1}{R1 + R2}$$

其中 $R1$ ， $R2$ ，和 $C1$ 的位置顯示在圖 3-27。

電路操作狀況，可用雙軌跡示波器連接到兩個輸出作觀察。圖 3-27 的電路中， $R1$ 的數值 $100\text{ K}\Omega$ ， $R2$ 的數值 $10\text{ K}\Omega$ 。這些連接線路結果產生正鋸齒波和負脈波輸出。

鋸齒的品質由電阻 $R3$ 和 $R4$ 決定。如果不能得到直線的線性鋸齒波，可能需調節這兩個電阻數值。

電阻 $R1$ 和 $R2$ 的數值互換，得到負鋸齒波和正脈波輸出。如果電

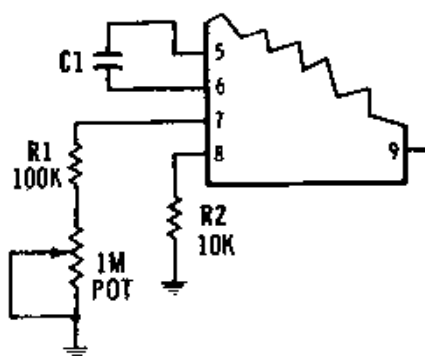


圖 3-28 使用頻率控制。

阻 R_1 和 R_2 數值等於 $100\text{ K}\Omega$ 。此電路產生三角波形輸出，和方波輸出。

需要得到很短持續時間的輸出脈波時，電阻 R_1 和 R_2 之間數值，需要較大的差值。電阻 R_1 用 $100\text{ K}\Omega$ 取代，電阻 R_2 用 $1\text{ K}\Omega$ ，獲得延續時間非常短的負脈波。

圖 3-28 的操作頻率可以控制改變。 $1\text{ M}\Omega$ 電阻與 $100\text{ K}\Omega$ 電阻串聯，作為 R_1 。電阻 R_2 的數值是 $10\text{ K}\Omega$ 。注意當 $1\text{ M}\Omega$ 電阻在其範圍內改變時，功能產生器的操作頻率亦改變。

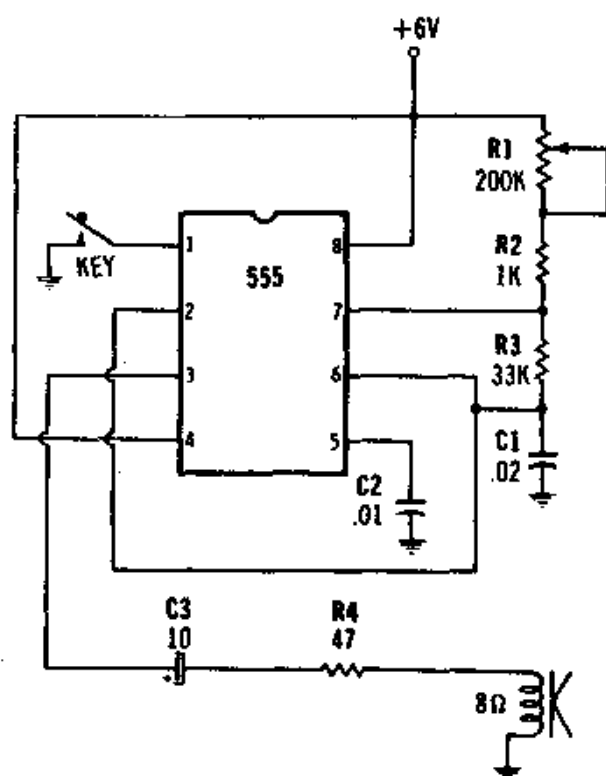
改變電容器 C_1 的數值，可得不同的頻率範圍。使用數值 $0.001\text{ }\mu\text{F}$ 時，則用 $1\text{ M}\Omega$ 電位計可調諧至較高頻率範圍。低頻操作時，電容器數值可改成 $0.1\text{ }\mu\text{F}$ 。在電容量的三種數值中，可得到由 20 Hz 至 20 kHz 的輸出。

電路 3-17 電碼練習振盪器和聲頻產生器

555 計時器可以連接成為簡單的聲頻產生器，和電碼練習振盪器。它可產生悅耳的聲音，並以按鍵控制。圖 3-29 顯示其基本電路。

操作頻率由電阻 R_1 ， R_2 ，和 R_3 及電容器 C_1 決定。電位計 R_1 可改變聲頻的頻率範圍，此聲頻作為電碼練習用。按鍵連接在接腳 1 和接地點之間。

音量位準可用電阻 R_4 調整。電阻 R_4 拆離電路時，可得到最大輸出。電阻值為 $220\text{ }\Omega$ 時，可得到低位準音頻。



■ 3-20 電碼練習振盪器。

電路 3-18 555 方波產生器

時間常數電路及 555 雙穩定振盪器，可重新安排得到如圖 3-30 的方波輸出。注意電阻 R_2 的位置，在第 7 腳和電阻 R_1 與電容器 C_1 接點之間。如果此電路的歐姆值是電阻 R_1 的一半時，放電和充電時間常數變得接近相等，於是產生方波輸出（責任週期為 50 %）。如果要產生振盪，電阻 R_2 的歐姆數值一定不能大於電阻 R_1 歐姆數值的一半。電阻 R_1 的歐姆值比電阻 R_2 大時，產生的是負輸出脈波，而非方波。

電阻 R_1 和 R_2 使用不同數值時，操作頻率可以改變，記住電阻 R_1 的數值要保持大於電阻 R_2 一倍。使用不同數值電容器 C_1 時，亦可改變電路之操作頻率。

電路 3-19 LED 閃光器和振盪器

LM 3909 可以激動發光二極體（LED）。只需要兩個外加電路

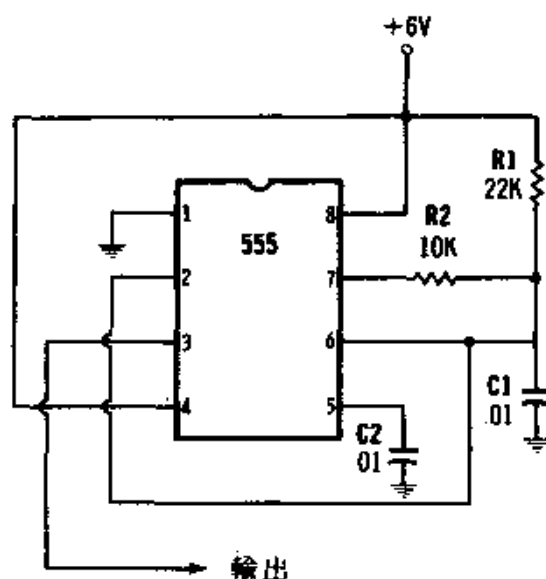


圖 3-30 方波產生器。

元件：LED 和充電電容器（圖 3-31）。計時電阻和 LED 限流電阻都在內部。積體電路以低電壓操作（1 至 5 伏），產生的功率輸出很低。它可連續操作，使用一個 C 類電池，此電路可工作一年以上。電流輸出平均小於 0.5 毫安。

電源電壓 1.5 伏或更小，令時間電容器充電，並輸出 2 伏至 LED

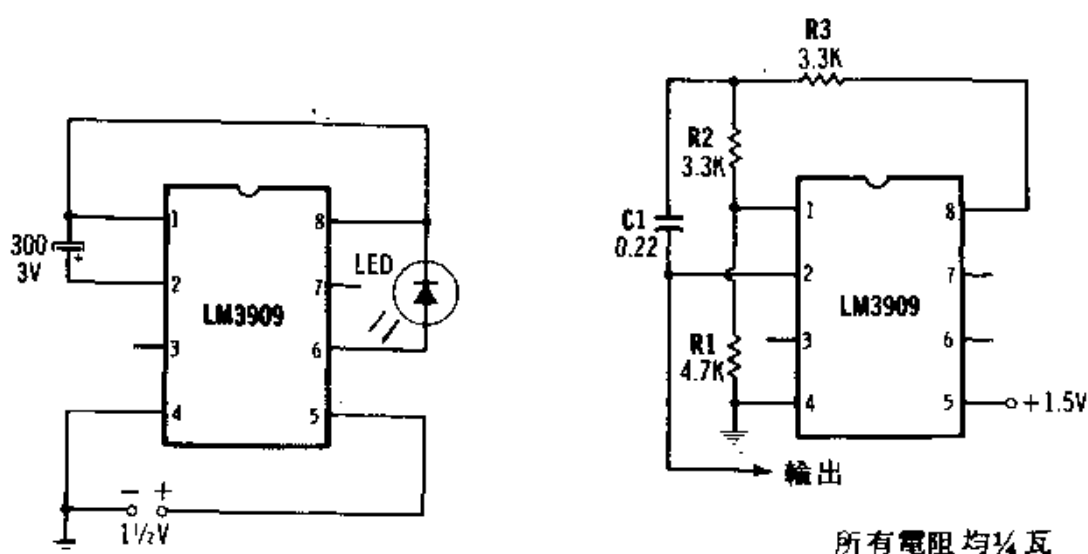
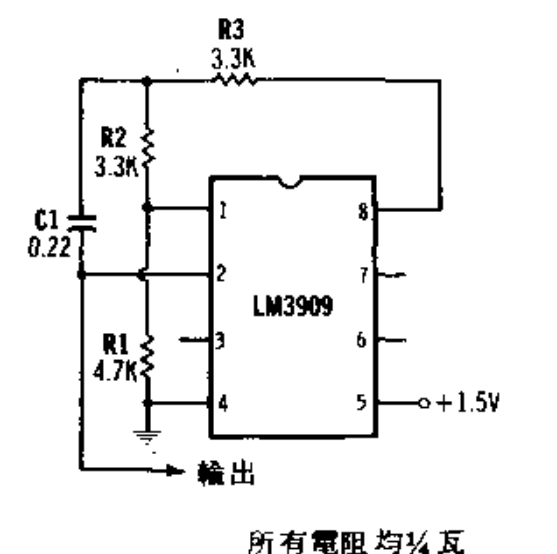


圖 3-31 LED 閃光器。



所有電阻均 $\frac{1}{4}$ 瓦

圖 3-32 低電壓和低功率方波產生器。

，使其閃光。電容器 $300\ \mu\text{F}$ 時，閃光率約每秒一閃。較大電容器使閃光率降低；較小電容器增加閃光率。使用 $1000\ \mu\text{F}$ 時，每秒鐘約閃光 20 次。

使用一個 $100\ \text{kHz}$ 晶體取代電容器，其功能成為方波振盪器，輸出在第 2 腳。LED 必須從電路中拆除。

圖 3-32 是一個低電壓和低輸出功率的方波產生器。選用的元件建立的頻率在 1000 到 $1500\ \text{Hz}$ 範圍，依元件誤差而定。輸出在第 2 腳。操作頻率由電容器 C 1 和電阻 R 1 決定。降低電容器 C 1 的數值，可增加操作頻率。

輸出是方波或是脈波，由電阻 R 3 的歐姆值決定。如果電阻由電路中拆除，產生的是非常狹窄脈波，而非方波。

電路 3-20 低頻產生器

Exar 的 XR-2240 計時器 / 計數器積體電路，可以在非常低頻率操作，製作成信號產生器，計數器，或延時電路。其計時操作可從幾微秒至幾天之間控制，延時功能可由 $1RC$ 延長到 $255RC$ 。此計時器積體電路也可以作為頻率合成器。

XR-2240 (圖 3-33) 由時基產生器 (相似於 555)，和一個可

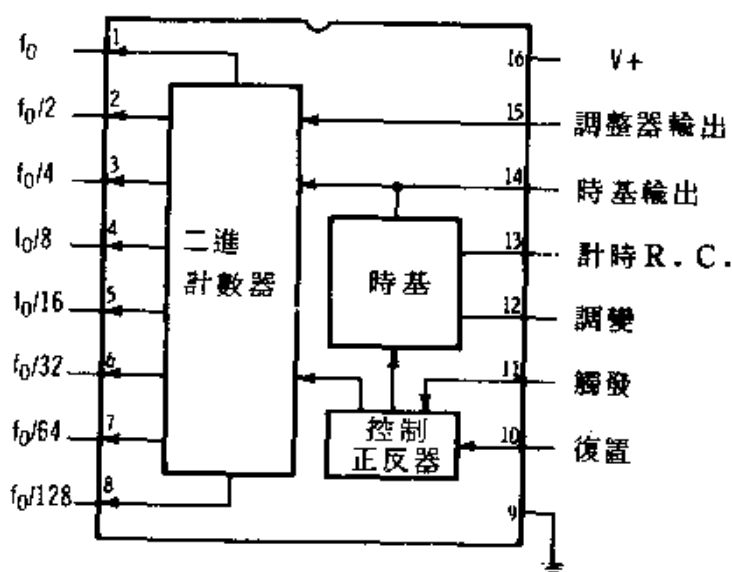


圖 3-33 XR-2240 計時器 / 計數器的功能電路圖。

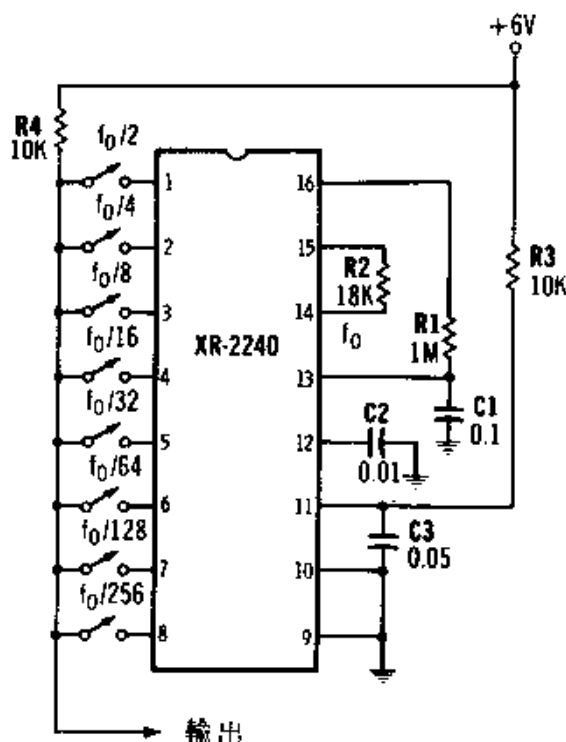


圖 3-34 低頻產生器

供選擇 1, 2, 4, 8, 16, 32, 64, 和 128 計數的二進位計數器組成。控制系統和外加電路，使其操作於單穩態或雙穩態振盪。正觸發脈波使電路開始操作，復置脈波使其停止。

圖 3-34 是 XR-2240 連接成為低頻產生器電路。計時頻率由電阻 R1 和電容器 C1 設定。依圖上顯示元件數值，則操作頻率 f 為：

$$f = \frac{1}{R1 C1}$$

$$= \frac{1}{1 \times 10^6 \times 0.1 \times 10^{-6}} = 10 \text{ Hz}$$

操作頻率可用計數器或振盪器檢查。電阻 R1 和電容器 C1 如果使用誤差很小的元件，可得到準確的操作。電路操作時不需要定期檢查這些元件。電阻 R1 和電容器 C1，計時元件的數值範圍建議如下：

電阻 R1：1000 Ω 至 10 M Ω

電容器 C1：0.007 μF 至 1000 μF

二進位計數器電路在時基振盪器之後，提供總計數為 128。第 14

腳可以看到一個非常短的負脈波，供給二進位計數器。當 XR-2240 作為自激振盪器時，第 1 腳的輸出頻率，是時基振盪器輸出的一半。其後每級輸出是前級的一半。第 8 腳輸出是方波，其頻率為時基振盪器的 $1/256$ 。

圖 3-34 的電路中，各計數信號經適當的開關，連接到輸出端。例如，除以 32 的信號是經第 5 腳的開關接到輸出。

低頻操作時，輸出方波週期可以用秒來測量（輸出頻率低於 1 Hz）。電路在低頻狀況，最容易用示波器觀察，垂直放大器設定於直流操作位置。第 8 腳有輸出時，示波器的基線幾秒移動一次。筆者的電路全部操作週期設定於約 30 秒。即每分鐘兩週，輸出在第 8 腳。電容器 C1 更換較大數值時，週期可長至幾分鐘，甚至幾小時。

改變時基產生器的時間常數時，XR-2240 也可以操作於較高頻率。電阻 R1 的數值更換為 $10\text{ K}\Omega$ ，電容器 C1 為 $0.01\text{ }\mu\text{F}$ ，則頻率範圍改變至聲頻，可用示波器觀察第 1 腳至第 8 腳的每個輸出。注意第 1 至 8 腳輸出，各頻率減半的情況。這些接腳產生的是方波輸出。最後的輸出是時基振盪器頻率的 $1/256$ 。

將 1 個以上接腳同時接至輸出時，可得到許多不尋常脈波輸出波形。當接腳 1 和 3 同時連接到輸出端時，所得信號是短延續時間的正脈波對。如果第 1 和 4 腳同時供給輸出，顯示的脈波有 4 個。這種型態操作時，各脈波以本身最低頻率重複出現（最高計數器數元連接至輸出）。最高頻率輸出的脈波寬度設定於最小波寬（最低計數器數元連接至輸出）。

連接兩個以上接腳至輸出時，注意顯示的波形。例如，連接第 1，3 和 5 腳時，輸出仍然是脈波對。脈波對彼此間的距離可寬可窄，因為輸出在第 5 腳。如果以第 1 和 3 腳輸出時，脈波對之間的距離相等。利用各種輸出配合，可以觀察到各種不同的脈波輸出波形。

電路 3-21 長時間延時電路

電路 3-20 中介紹的 XR-2240 計時器，可以作為短或長時間延時電路。計時器在這種延時功能中，可以在單穩態或雙穩態操作。圖 3 -

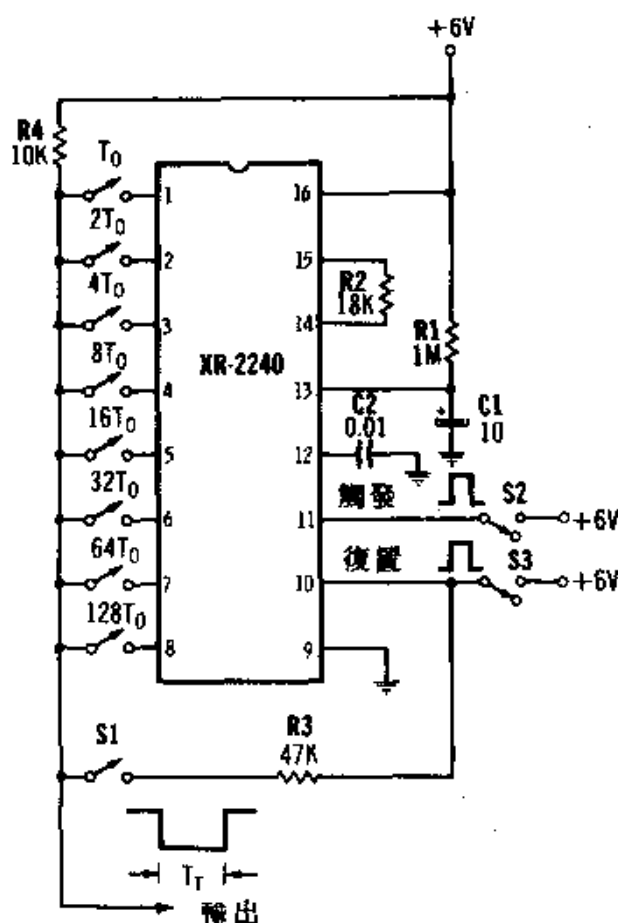


圖 3-35 延時電路。

35 中，開關 S1 閉路時，為單穩態操作；開關 S1 在開路時，電路為雙穩態操作。

基本延時由 R1 C1 時間常數及時基振盪器設定。圖 3-35 中各元件數值給予的時間常數為：

$$T_0 = R1 \times C1$$

$$= 1 \times 10^6 \times 10 \times 10^{-9} = 10 \text{ 秒}$$

當計數器電路的第 1 腳開關閉路時，輸出的延時 T_T 為 10 秒。第 2 腳開關閉路而其他開關閉路時，輸出的延時 T_T 為 20 秒或 $2 T_0$ 。其他時間顯示於圖 3-35 中。

各計數器輸出的開關，不一定要單獨使用。它們可以聯合使用，建立其他延時數值。例如，需要 30 秒的延時，可以將第 1 腳和第 2 腳的開關同時閉路，總時間為 $(1 + 2) T_0$ 或 $3 T_0$ 。

觀察電路操作狀況，可用伏特表或示波器連接於輸出端，作直流操作。正觸發脈波連接到第 11 腳之前，輸出為高電位，約等於電源電壓。當觸發脈波加上時，輸出變低電位（0 伏），並保持此值待延時結束。

如果開關 S1 在閉路位置，在下一個觸發脈波加至第 11 腳之前，輸出維持在高電位。這是延時電路的單穩態操作。如果延時週期的任何時間，在第 11 腳加上一個正復置脈波，輸出即變回高電位狀態。

開關 S1 開路時，得到不穩態操作。同樣它在正脈波加於第 11 腳時開始動作。經過特定延時後，輸出變回高電位。雙穩態操作時，即使沒有觸發脈波加於第 11 腳，輸出仍能回到低電位。換句話說，雙穩態操作時，一旦觸發脈波加上使其起動，電路即本身週期反覆，以開關決定的延時連續操作。正復置脈波加於第 10 腳時，雙穩操作停止。

觀察電路操作，可將開關 S1 瞬間閉路接通於電源電壓，作為起動之觸發脈波。注意開關只能瞬間接觸，而不能使其長時間閉路。利用有秒針的表測量時間。先將第 1 接腳的開關閉路。瞬間將接至電源電壓的開關 S2 閉路。輸出將立刻變成零。利用手表測量輸出回到電源電壓值以前，輸出保持於 0 的時間長度。此時間與計時器元件誤差有關，大約是 10 秒。

將第 1 和 2 腳開關均閉路，再重複以上步驟。此時輸出大約經過 30 秒，才能回到 0 電位。

瞬間關閉開關 S2，可起動 30 秒的延時。如果延時開始後，將開關 S3 瞬間加上 +6 伏電壓，如此即等於加上復置信號，輸出立刻回到高電位。此步驟顯示復置脈波將計時器回到起始位置的能力。

如果需要得到 1 分鐘延時，那些計時器開關必須關閉？達成這個延時必須關閉第 2 腳和第 3 腳的開關。觸發脈波仍然用開關 S2，瞬間關閉加至電源電壓產生，輸出可維持於低電位 60 秒。

延時 10 分鐘要如何達成？可將第 3，4，5 和 6 腳的開關閉路，產生延時是 40，80，160 和 320 秒的總和，即 600 秒。電路操作狀況，可用 600 秒來檢查。

其他延時可利用第 1 到 8 腳的開關配合達成。也可利用改變時基振盪器的時間週期，來改變延時。例如，使用 $1\text{ M}\Omega$ 電阻作 R1，和 100

μF 電容器為 $C1$ ，得到的週期 T_0 為 100 秒。

記住，特殊數值的單擊或單穩定延時，可由閉路開關 $S1$ 。如果延時必須在不穩定狀態一再重複，開關 $S1$ 必須在其開路位置。雙穩定操作時，最低計數開關閉路時間內，輸出應維持高電位（每延時之後）。例如，最低計數開關第 2 腳閉路，最高時間週期是 $2 T_0$ 。經此時間週期後，開關回到低延時週期，開始另一個新週期。

電路 3-22 頻率合成器

電路 3-20 和 3-21 中介紹的 XR-2240 計時器 / 程式器，也可作為頻率合成器（圖 3-36）。積體電路以自激振盪方式操作，輸出頻率由時基振盪器的時間常數，和計數器開關閉路的組合決定。產生的正脈波串聯頻率不變，脈波延續時間由時基振盪器的時間常數決定。依照圖 3-36 選定的元件數值，脈波延續時間是：

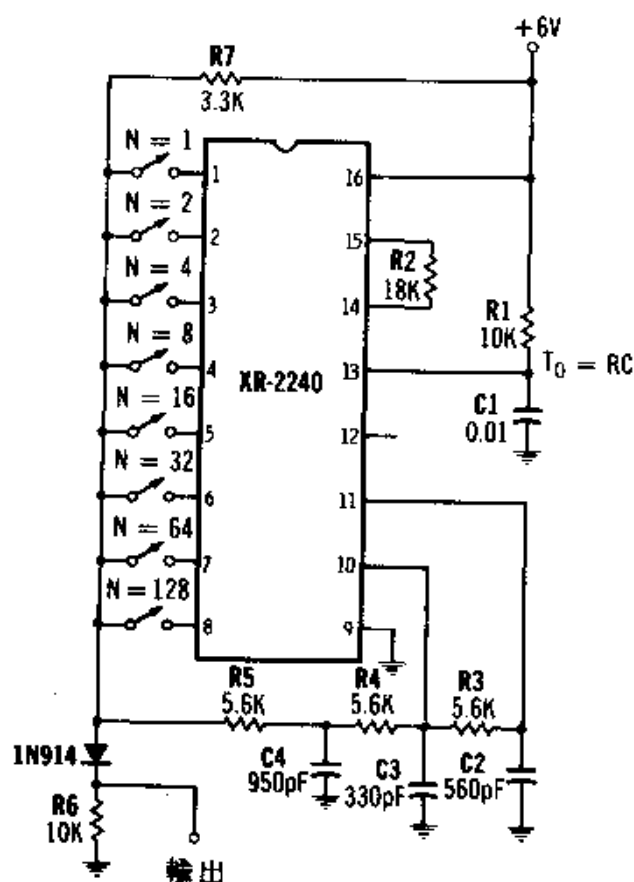


圖 3-36 XR-2240 頻率合成器。

$$T_o = R_1 C_1$$

$$= 10,000 \times 0.01 \times 10^{-6} = 0.0001 \text{ 秒}$$

即脈波延續時間是 100 微秒。時基振盪器的基本頻率是時間常數的倒數：

$$f = \frac{1}{0.0001} = 10,000 \text{ Hz}$$

輸出脈波週期由計數器輸出第 1 腳至 8 腳的開關組合狀況決定。脈波週期 T_o 的公式為：

$$T_p = (N + 1) T_o$$

頻率或脈波重複率是：

$$f_{out} = \frac{1}{T_p} = \frac{1}{(N + 1) T_o}$$

其中 N 是開關閉路的接腳說明數字（圖 3-36）。

舉幾個例子，說明輸出脈波週期和頻率與開關閉路的函數關係。當第 1 腳的開關閉路時，輸出脈波週期是：

$$\begin{aligned} T_p &= (N + 1) T_o \\ &= (1 + 1) \times 0.0001 = 0.0002 \text{ 秒} \end{aligned}$$

脈波輸出頻率是：

$$f_{out} = \frac{1}{T_p} = \frac{1}{0.0002} = 5000 \text{ Hz}$$

當只有第 3 腳的輸出開關閉路時，輸出脈波頻率是多少？因為第 3 腳的 $N = 4$ ，輸出脈波 f_{out} 為：

$$f_{out} = \frac{1}{(4 + 1) \times 0.0001} = 2000 \text{ Hz}$$

如何才可以使輸出頻率為 2500 Hz？可將第 1 腳和第 2 腳的開關同時閉路。結果：

$$f_{out} = \frac{1}{(1 + 2 + 1) \times 0.0001} = 2500 \text{ Hz}$$

第 1 和 4 腳的開關閉路時，得到 1000 Hz 輸出頻率。

$$f_{out} = \frac{1}{(1 + 8 + 1) \times 0.0001} = 1000 \text{ Hz}$$

第 1, 2, 6 和 7 腳的開關閉路時，得到輸出頻率為 100 Hz。

輸出脈波延續時間，在每種狀況均為 0.0001 秒，但是脈波間距依輸出脈波重複率（頻率）決定。脈波頻率的總數有 256 種，由計數器開關的閉路狀態決定。當然，如果改變時基振盪器的時間常數，也可得到其他脈波頻率。時間常數也可以用一個與電阻 R1 串聯的電位計調節。

電路 3-23 長計時範圍計時器

Exar XR-2242 是個長計時範圍計時器，產生的延時由幾微秒到幾天。XR-2242（圖 3-37）由時基產生器和一個總共計數為 128 的 8 數元二進位計數器組成。其控制系統和外加電路，可使其操作於單穩態或雙穩態。正觸發脈波起動其操作，正復置脈波則使電路操作停止。

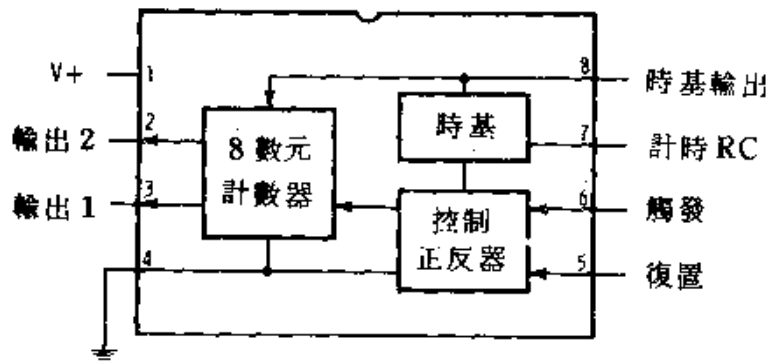


圖 3-37 XR-2242 計時器的電路構造。

基本的時基間隔，由時基振盪器的電阻電容器電路決定。計時器的總延時是總計數 128 乘以時間常數。第 3 腳的輸出是 128 RC 的負計時脈波。經此時間後，電路本身復置，完成計時週期。第 2 腳有第 2 個輸出。這時週期為 2 RC 的方波輸出。

圖 3-38 是個完整的計時電路，包括附帶的 LED 指示器。時基振盪器頻率由電阻 R1 和電容器 C1 設定。依圖上所選用元件數值，其時間常數 T_0 等於：

$$\begin{aligned}
 T_0 &= R1 C1 \\
 &= 0.47 \times 10^6 \times 0.1 \times 10^{-6} \\
 &= 0.047 \text{ 秒}
 \end{aligned}$$

計時元件電阻 R1 和電容器 C1 的建議範圍是：

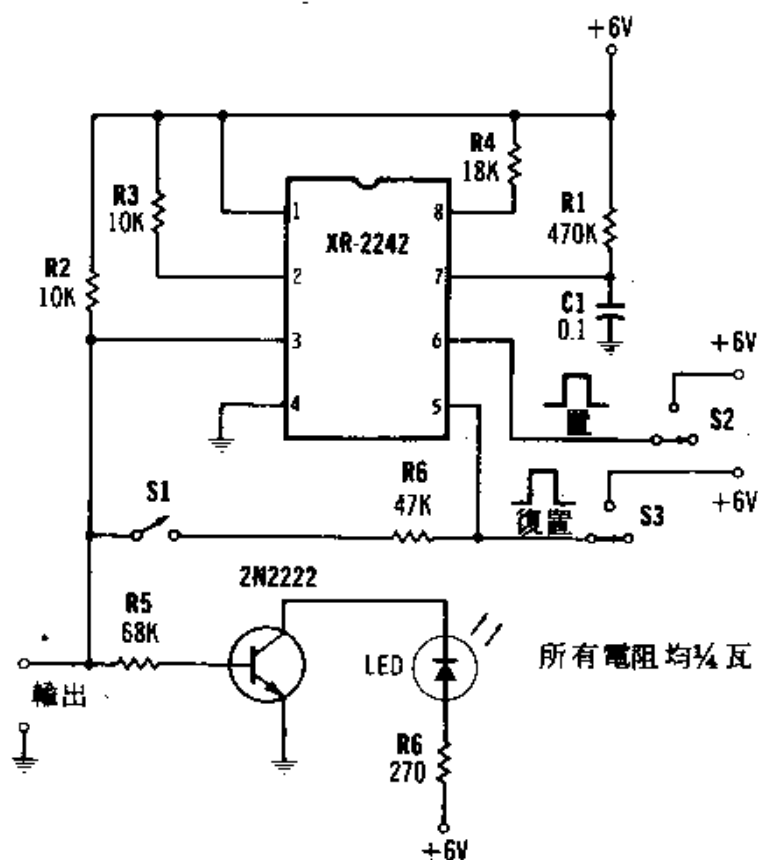


圖 3-38 長計時範圍計時器和 LED 指示器。

電阻 R1：1000 Ω 至 10 M Ω

電容 C1：0.007 μ F 至 1000 μ F

產生的計時脈波送至計數器，其總計數是 128 至 1。依圖 3-38 的元件數值，總計數 T_r 等於：

$$T_r = 128 T_o = 6.016 \text{ 秒}$$

此輸出加於電晶體驅動器和 LED 輸出電路。延時未起動之前，輸出為高電位。通常此時 LED 亮，延時開始則 LED 熄。

開關 S1 可選擇計時器在單穩態或雙穩態操作。此開關開路時，計時器在雙穩態操作。輸出是由加於第 6 腳的正脈波，或瞬間將開關 S2 連接到電源電壓起動。起動後 LED 在 128 RC 的時間內均熄滅。如果在延時開始後的任何時間，必須將計時器復置，可以在第 5 腳加上一個正復置脈波，或將第 5 腳瞬間連接於電源電壓。如此可停止電路雙穩態

操作。將開關 S2 再瞬間連接至電源電壓，週期又可開始。操作又起動，和雙穩態操作又繼續直到復置脈波再出現為止。

將開關 S1 閉路，可得單穩態操作。將開關 S2 瞬間連接至電源電壓，可使電路起動。LED 變熄，並在延時之內均熄滅。經此延時後，LED 再亮，一直亮到第 6 腳再度被起動為止。

設定圖 3-38 電路的延時，和測量此延時輸出，可以使用一個碼錶。時間大約是 6 秒。如果需要較長延時週期，可以增加計時電容器的數值。電容器 C1 改用 $100\ \mu\text{F}$ 。延時是多少？

$$\begin{aligned} T_T &= 0.47 \times 10^6 \times 100 \times 10^{-6} \times 128 \\ &= 6016 \text{ 秒} \end{aligned}$$

大約等於 100.3 分鐘，或 1 小時 40 分鐘。計時器電路的設定，起動設定操作，可決定 LED 熄滅的時間。使用 $1000\ \mu\text{F}$ 的電容器，建立的延時時間大約是 16 % 小時。

如果降低時基振盪器的時間常數，計時器可以在聲頻範圍的較高頻率操作。C1 使用 $0.01\ \mu\text{F}$ 電容器，R1 用 $10\ \text{K}\Omega$ 電阻，可設定的 T_T 是 0.0001 秒。其頻率等於 10,000 Hz。此時可用示波器在第 2 和 3 腳，觀察波形和延時。

電路 3-24 遙控式電子衰減器

Motorola MC 3340 P 積體電路，是遙控式可調衰減器。它可用直流控制電壓，或外加可變電阻調節。此衰減器可以放置在靠近輸入和輸出連接線的信號路徑上。加於第 2 腳的直流控制電壓，用來改變信號放大率，像作為放大器系統的壓抑或擴充。第 2 種用途是，利用遙控點的本地電位計，控制遠距離外的信號衰減量。

這些控制功能除了衰減或增益之外，並不影響衰減器的操作特性。實際上，輸出振幅可在輸入信號位準上下改變。此裝置的最大標準電壓增益是 +13 dB。標準衰減極限是 -90 dB。最大輸入電壓是 0.5 伏均方根值。

圖 3-39 是遙控音量控制電路。輸入信號加於第 1 腳，輸出在第 7 腳。遙控位置電位計連接在第 2 腳。輸入端加上低位準 1000 Hz 正弦

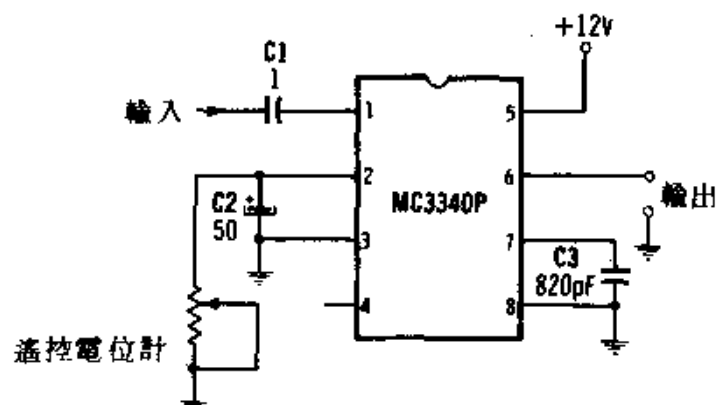


圖 3-39 遙控式電子衰減器。

波，注意設定輸出電壓的電位計，對它的影響。

高頻滾邊效應由電容器 C3 設定。電路中給予的元件數值，使其在 10,000 Hz 之下對聲頻有良好響應。如果高頻響應限定在聲頻範圍之內，可使用 $0.01 \mu\text{F}$ 或較高的電容器，依所需聲頻滾邊效應決定。此電式衰減器可以在 9 和 20 伏之間電源電壓工作；標準電壓是 12 伏。

電路 3-25 點 / 線顯示驅動器

National Semiconductor 的 LM3914 是一個能偵測加於第 5 腳類比電壓的積體電路（圖 3-40），它有 10 個發光二極體（LED），對輸入電壓位準作固定或改變的線性顯示。此電路可調節，顯示線圖形，或運動的點圖形。

積體電路內部是是一個準確的 10 級分壓器，和一個能設定於 1.2 和 12 伏之間的可調參考位準。附屬於分壓器串有 10 個獨立的比較器，對分壓器的固定或可變電壓位準響應，並開啓對應的發光二極體（LED）。

電源電壓連接於第 2 和 3 腳。第 4 和 6 腳連接至分壓器串的低和高壓端。第 7 腳是電路的 1.2 伏參考輸出。連接於第 7 和 8 腳的適當電路，用來設定顯示驅動器操作的實際參考位準。當第 8 腳不用時，參考由第 7 腳輸出設定，參考電壓是 1.2 伏。此電壓加於第 5 腳；所有 LED 均亮，作線圖形顯示，和第 10 個 LED 亮，作點顯示。第 5 腳加 0.12

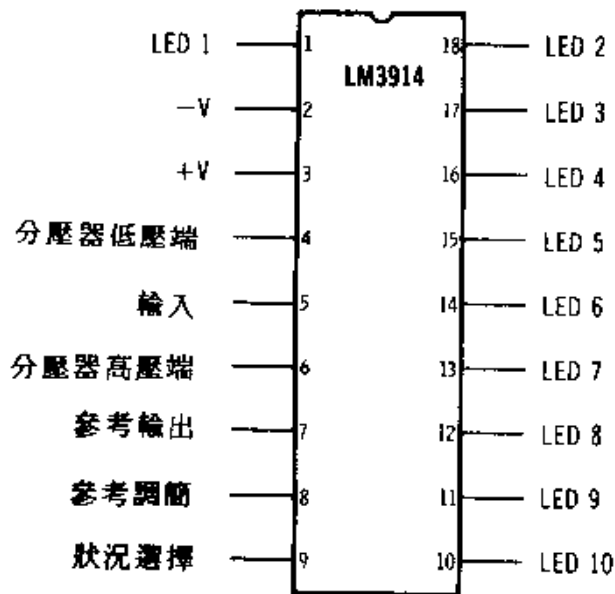


圖 3-40 點 / 線顯示驅動器的接腳圖。

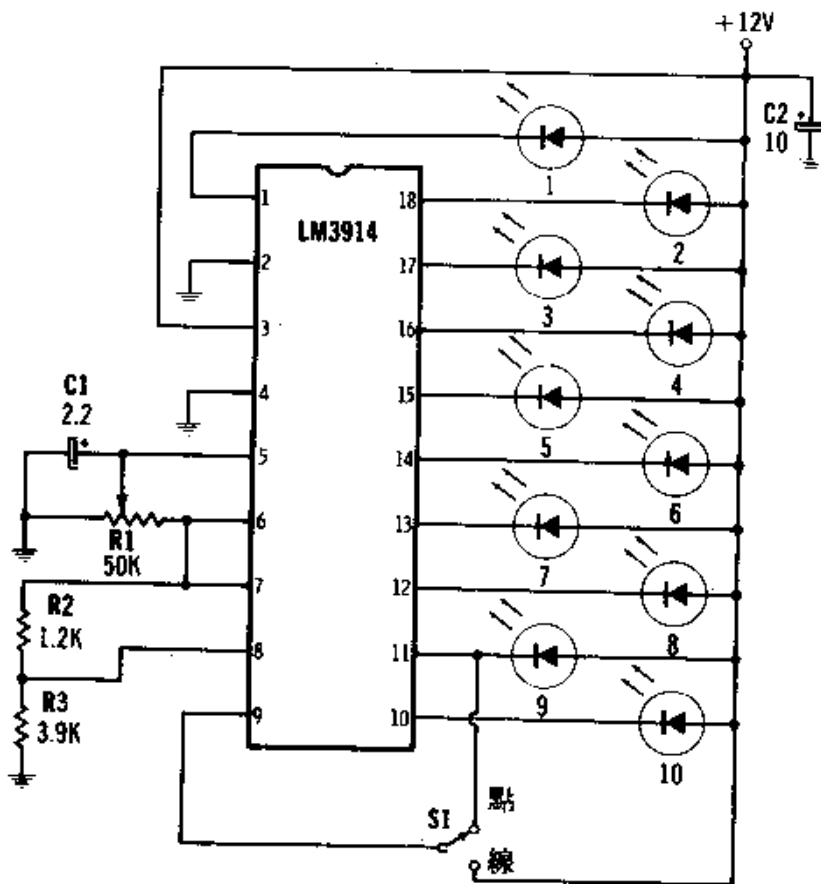


圖 3-41 點 / 線顯示器電路。

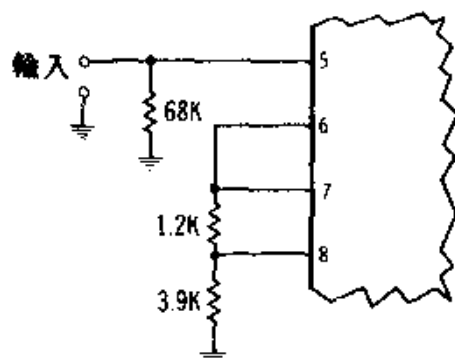


圖 3-42 測量外加電壓時的連接方法。

伏時，只有LED1亮。第5腳加0.5伏時，LED4（ 0.12×4 ）亮，作點顯示，和LED1，2，3及4亮，作線圖形顯示。

圖3-41是實用的顯示電路。注意LED在電路中的連接方法，其陽極連接於電源電壓。點/線操作由開關S1控制。點顯示時，第9腳連接到11腳。線顯示時，第9腳連接至電源電壓。

參考電壓由連接於第7和8腳的電阻R2和R3設定。參考電壓由下列公式決定：

$$\text{參考電壓} = 1.25 \left(1 + \frac{R3}{R2} \right)$$

其中R2和R3顯示於圖3-40。在圖3-41的電路中，參考電壓大約5.5伏。故第5腳加上5.5伏時，依電路所示則LED10應亮。當開關置定於線位置，所有LED均亮。

此電路中加於第5腳的電壓，由參考電壓源取出。注意電位計R1的一端連接至第7腳，另一端接地。所以當電位計臂改變時，加於第5腳的電壓在0和約5.5伏之間變化。如果電位計使電壓在0伏至5.5伏間改變，當開關S1置於點位置時，LED1和LED10之間的LED每次亮一個，依序前進。當S1置於線位置，除了所有前面LED仍亮外，仍然依同樣次序點亮。

欲測量加於圖3-42所示第5，6，7和8腳的外加電壓。第5腳不再接於參考電壓源，而加上外加電壓以供測試。

第5腳和地（第5腳的正端）之間，連接一個1.5伏小電池。注意LED2應該亮，表示電壓大於1.1（ 2×0.55 ）伏，而小於1.65（

3×0.55) 伏。開關轉至線顯示處，則LED1 和LED2 均應亮。

第5腳和地之間連接一個6 伏電池。點顯示時，LED 10 應亮，線顯示時所有LED 均亮。

第二篇 TTL及CMOS電路

第四章

電晶體至電晶體邏輯(TTL)數位電路

電路 4-1 5 伏調整電源供應器

本章的主題是 TTL (Transistor - Transistor Logic) 數位積體電路的應用。第 1 個電路是 5 伏調整電源供應器。電源電壓必須保持在 5 伏的 $\pm \frac{1}{4}$ 伏以內。為了獲得如此穩定調整的電源，故使用此電路。

此電源供應器的心臟是一個電壓調整積體電路，即 LM 309 K (圖 4-1)。直流電壓加在第 1 腳，經積體電路降壓和調整之後，在第 2 腳得到輸出。電源的基本供應，是經過一個 6.3 伏的燈絲變壓器，其次級電流額定是 1.2 安培。全部次級跨接一個橋式整流器。它可以是一個積體電路電橋，或如圖所示 4 個二極體。直流電壓經過兩個大數值電容器濾波後，加於積體電路調整器上。

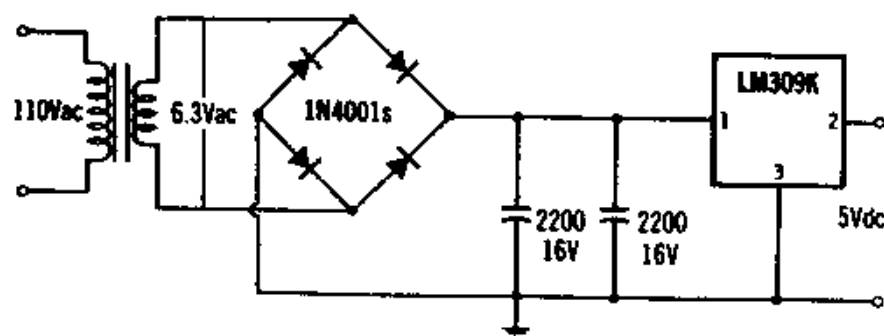


圖 4-1 5 伏調整電源供應器。

電路 4-2 TTL 晶體振盪器

數位式 6 工反相器及幾個附加元件，可以製作成一個簡單的晶體振盪器。6 工反相器中的兩個，在電路中連接成簡單的回授振盪器，如圖 4-2 所示。晶體的位置在第 10 腳輸出和第 1 腳輸入之間的回授路徑上。如果你希望晶體振盪器在某精密頻率振盪，可用一個小電容器串聯在回授路徑上。例如，一個 1 MHz 晶體可以在 WWV 的一個信號頻率上振盪，電容修整器可將其調整到精確的零拍差。第 3 個反相器用來作為電路的輸出級。

圖 4-3 是完整的實際電路。六個反相器中任何三個，均可作為不同

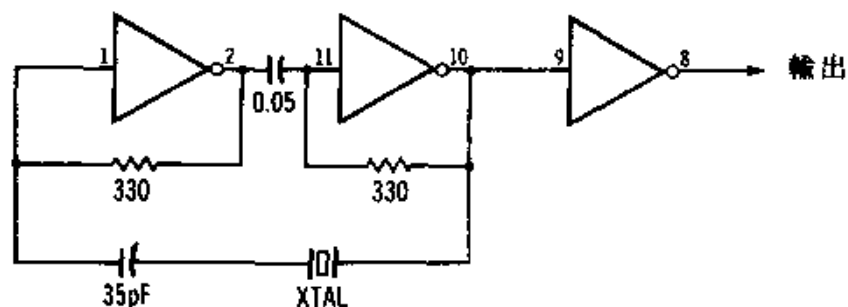


圖 4-2 使用數位反相器的晶體振盪器電路。

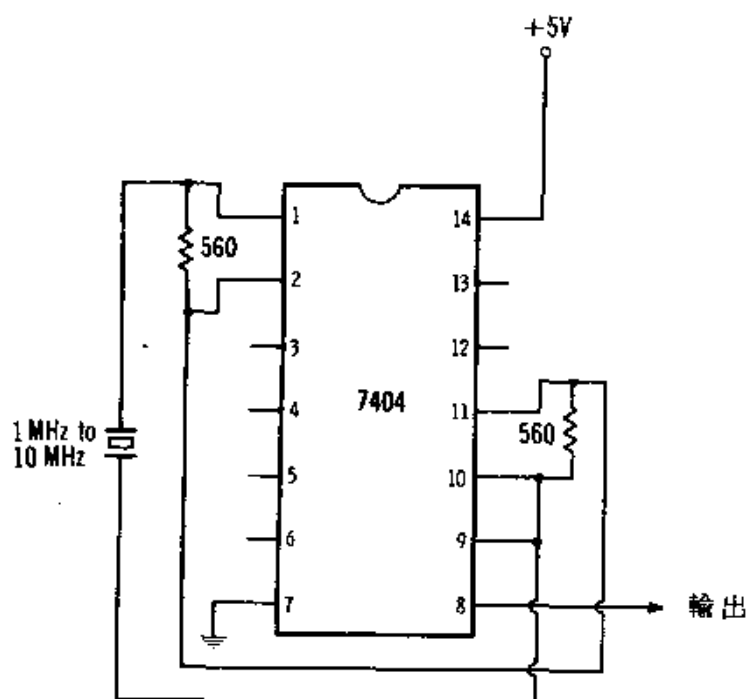


圖 4-3 使用 7404 六工反相器的晶體振盪器和輸出級。

功能級。選用的三個積體電路裏的反相器，必須安裝於電路板後方便連接。+5 伏電源連接到第 14 腳，第 7 腳接地。

此晶體振盪器可作為各種數位電路的信號源。它的操作頻率範圍，可從 1 MHz 至 10 MHz。

電路 4-3 10 進位分頻器

7490 TTL 積體電路是一個 10 進位分頻器，可將輸入頻率除以 10。它的雙排接腳積體電路包裝中（圖 4-4），包含有 4 組兩個併一個的計數器。計數器 A 是個 2 至 1 等分器，它的輸入在 14 腳，輸出在 12 腳。計數器 B，C 和 D 為串級連接，包含必須回授，有除以 5 的效果。除 2 和除以 5 的等分器在外部連接在一起，得到總共除以 10 的效果。此兩部分也可以分別當作除以 5 和除以 2 的等分器。根據傳統的 10 進位計數器操作，設定接腳（第 2，3，6 和 7 腳）應接地。

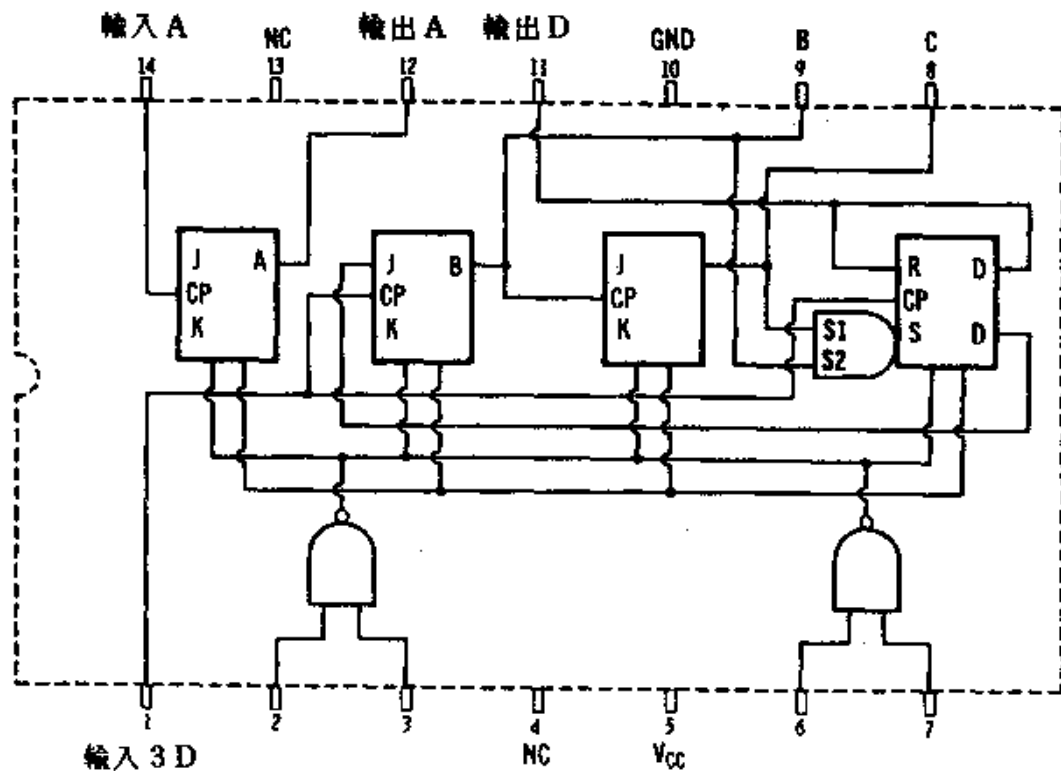


圖 4-4 7490 十進位分頻器。

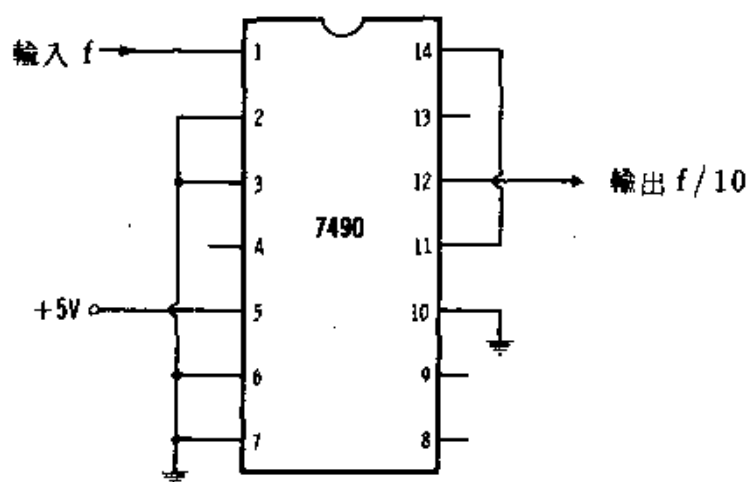


圖 4-5 一個 10 至 1 分頻器。

圖 4-5 是一個基本的 10 至 1 分頻器。時鐘輸出加於第 1 腳，它是 5 至 1 分頻器的輸入。5 至 1 分頻器的輸出第 11 腳，連接至第 14 腳 2 至 1 分頻器的輸入。最後在第 12 腳得至除以 10 的輸出，它是 2 至 1 分頻器的輸出。

10 進位分頻器的信號源，是圖 4-2 晶體振盪器的輸出。將 7404 的第 8 腳，直接連接至 7490 的第 1 腳。第 1 腳的輸入和第 12 腳的輸出，可以用示波器來觀察。注意其間有除以 10 的頻率關係。示波器連接至第 11 腳時，注意此接腳的輸出，是輸入頻率的五分之一。

7490 的操作可分成 5 至 1 或 2-1 計數器，顯示於圖 4-6。先算出來各接腳的頻率，然後用示波器檢查之。

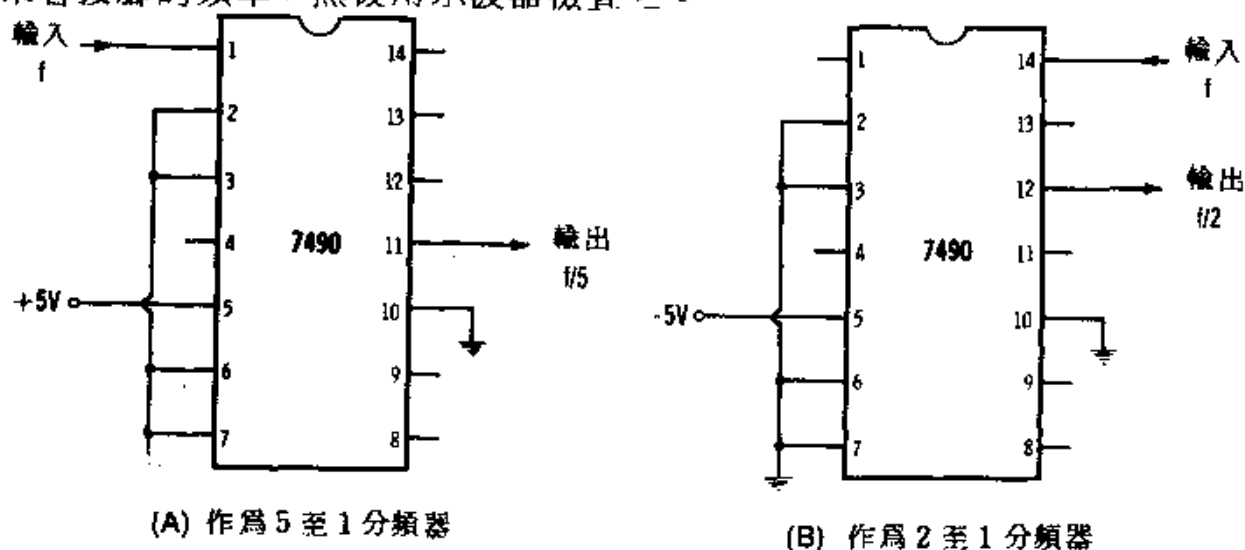


圖 4-6 連接成為分頻器的 7490 積體電路。

電路 4-4 百萬至 1 分頻器

數位式分頻器可以串級連接，得到更高的分頻計數。6 個 7490 十進位分頻器串聯，可得 10^{-6} ，或百萬分之一的結果。1 MHz 的輸入頻率，可以降為 1 Hz 輸出。亦可得到如 10 Hz，100 Hz，1000 Hz，10 kHz，和 100 kHz 中間頻率輸出。

這個分頻器的連接次序，如圖 4-7 所示。一級分頻器的第 12 腳輸出，直接連接至次一級的第 1 腳輸入。因為每個電路級包括 5 至 1 的分頻器，故尚可得到其他中間頻率輸出。它們是 200 kHz，20 kHz，2000 Hz，200 Hz，和 20 Hz。這些輸出由各分頻器的第 11 或 14 腳取得。

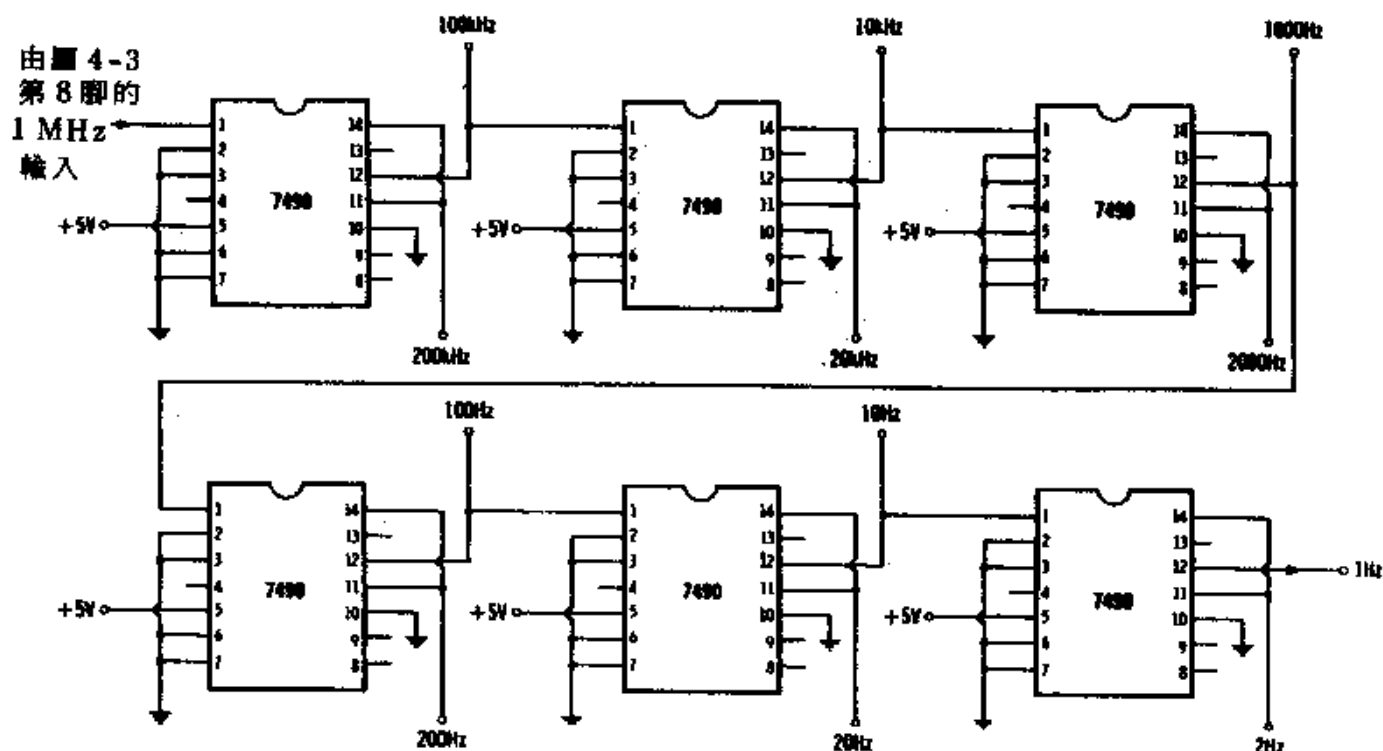


圖 4-7 十進位分頻器串。

信號源可用圖 4-2 的晶體振盪器。送至分頻器的 1 MHz 晶體振盪器頻率，得到的輸出頻率顯示於圖 4-7。其他輸入頻率亦可使用。分頻器串的輸入信號用 100 kHz 時，可得到 0.1 Hz 最後輸出。不同類型振盪器，晶體控制和其他類型，均可作為信號源，利用脈波或方波驅動分頻器串。

電路 4-5 通用時鐘和脈波產生器

一個 555 計時器和二個 7490 十進分頻器，可以產生各種頻率的脈波，使用於實驗室及檢查各種數位電路。此電路產生的是各種時鐘和閘制脈波（圖 4-8）。

555 積體電路可以製作成不穩定負脈波產生器。操作頻率由電阻 R1 和 R2 及電容器 C1 決定。操作頻率 f 是：

$$f = \frac{1.44}{(R1 + 2R2) C1}$$

依圖 4-8 顯示的元件數值，頻率為：

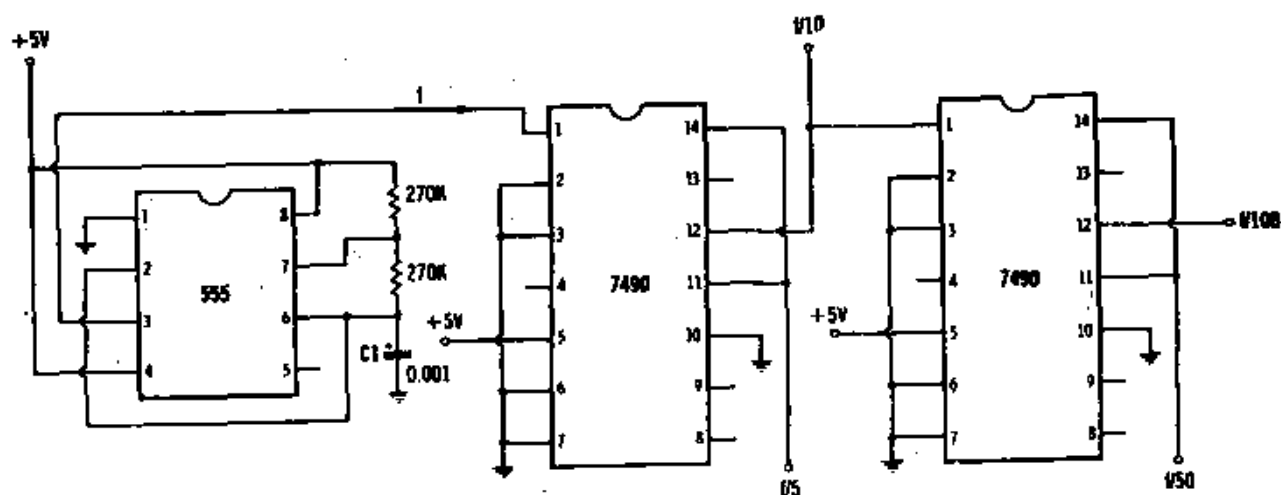
$$f = \frac{1.44}{(270 \times 10^3 + 540 \times 10^3) \times 0.001 \times 10^{-6}} \\ = 1777 \text{ Hz}$$

操作頻率大約是 1750 Hz。第 1 級 10 至 1 分頻器的輸出頻率是 175 Hz；後級分頻器是 17.5 赫。

電容器 C1 更換成較大數值，得到的操作頻率較低。數值為 0.01 μF ，0.1 μF ，1 μF ，和 10 μF 的電容器均能使用。當然，後級分頻器輸出頻率仍然是 555 計時器輸出的 100 分之一。使用 10 μF 電容器時，計時器的輸出頻率約 0.175 Hz。此時最後級分頻器的輸出是 0.00175 Hz，等於週期 T 為：

$$T = \frac{1}{f} = \frac{1}{0.00175} = 571 \text{ 秒}$$

故此電路可以供給非常低頻率時鐘和閘脈波，給數位電路，其操作可用 LED 和 7 字段數位顯示器觀察。這個通用時鐘和脈波產生器，可用來檢查本書以後的許多電路。



■ 4-8 通用時鐘和脈波產生器。

圖 4-8 的電路，你可以用免銲接電路板或印刷電路板製作保存，它可以用來檢查以後的數位電路。筆者保存的電路如圖 4-9 所示，使用了兩塊免銲接電路板組成。右邊的較大空間，用來製作需要以檢查此時鐘和脈波產生器的電路。本電路之後的每個開極電路，都可方便的利用此

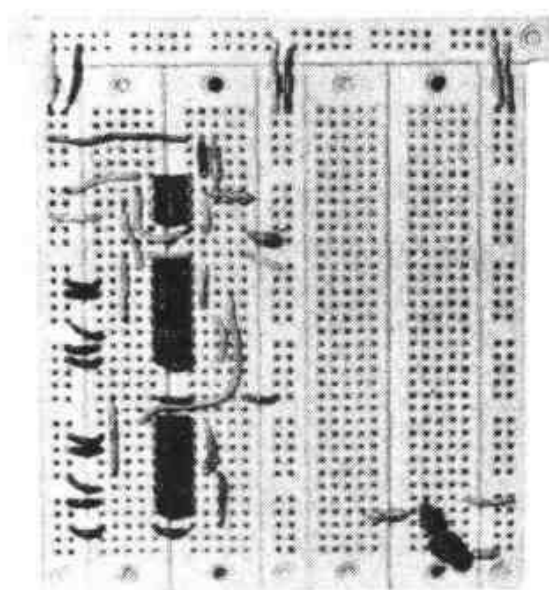


圖 4-9 固定於免銲接電路板的通用信號產生器。

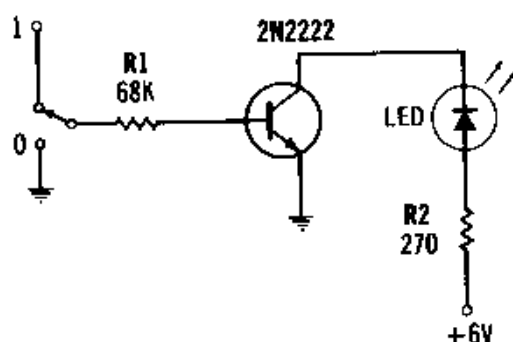


圖 4-10 LED 驅動器。

時鐘產生器作檢查。

底部右邊是 LED 指示器。參考圖 4-10。時鐘產生器操作於非常低頻率時，此顯示器可在不同輸出端顯示邏輯 1 的狀況。

將 LED 指示器連接到後計數器的第 12 腳輸出。電源加至時鐘和脈波產生器。輸出頻率大約是 17.5 Hz，LED 將迅速閃亮。如果 LED 的輸入端，轉接至第一計數器的輸出，它將穩定的開亮，而不是閃亮，表示 LED 跟不上 175 Hz 輸出頻率。再將 LED 連接至後級計數器輸出。計時器和兩級分頻器的輸出，亦可用示波器觀察。

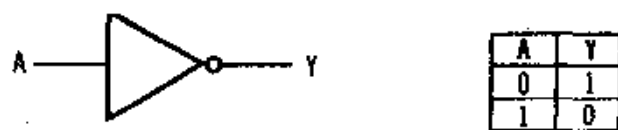
電容器 C 1 換成 1 μ F 數值。注意 LED 亮和暗的週期較長。決定後級計數器輸出在邏輯 1 有多少秒。輸出波形週期是多少？這是邏輯 1 令 LED 亮後，經過暗到再亮的時間。如果電容器 C 1 以 10 μ F 數值更換，邏輯 1 的週期和脈波週期分別是多少？以上問題均留給讀者解答。

如果有雙軌跡示波器，可以同時觀察兩個十進位計數器的輸入和輸出波形。每輸入 10 個脈波，可產生 1 個輸出。利用示波器觀察時鐘和脈波產生器，在高和低頻操作時的狀況。

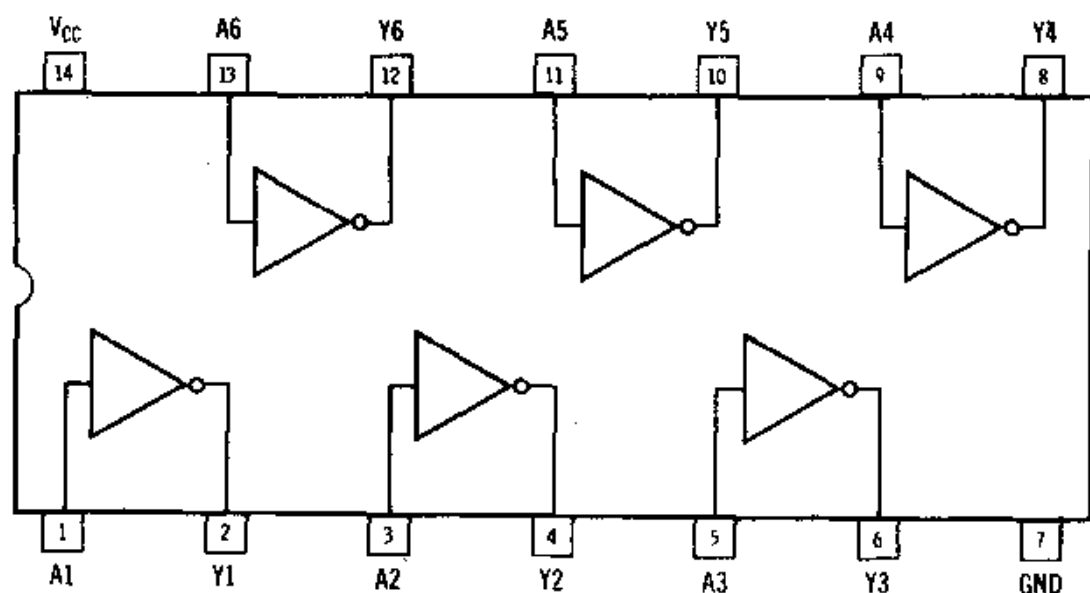
此電路可觀察下一個電路的反相器操作，及其後各電路的操作。

電路 4-6 數位反相器

數位反相器的輸出邏輯與輸入邏輯相反。輸出 Y 是輸入 A 的補數 (圖 4-11)。圖 4-11 也顯示了反相器的符號和真值表。如果輸入邏輯是 0，輸出邏輯就是 1。輸入邏輯為 1 時，使輸出邏輯為 0。時鐘或其



(A) 反相器符號和真值表



(B) 一塊 IC 裏有 6 個反相器。

圖 4-11 7404 六工反相器積體電路。

他脈波加於輸入時，輸出端也可得到反相信號。

圖 4-11 B 是一個 7404 六工反相器。一塊積體晶片中，包含 6 個獨立的反相器。輸入和輸出總共有 12 個接腳。電源電壓加於第 14 腳，第 7 腳接地。

圖 4-12 的電路連接方式，可檢查一個反相器的操作。輸入時鐘信號加於第 1 腳，輸出在第 2 腳檢查。反相器的操作可以用示波器，邏輯探針，或圖 4-10 介紹的 LED 指示器檢查。信號源可用電路 4-5 的時鐘脈波產生器，其電路在圖 4-8。LED 指示器可與時鐘信號產生器配合使用，顯示於圖 4-9。

作示波器觀察時，555 計時器的第 3 腳輸出，可直接加於反相器的第 1 腳。觀察計時器加於反相器輸入端的負脈波。如果示波器連接至同一個反相器的第 2 腳輸出，波形將被反相，顯示為正輸出脈波。

使用邏輯探針作反相器操作檢查時，先需將 555 計時器電路的電容

器 C1，更換成 $1\ \mu\text{F}$ 。如此輸出脈波頻率可降低。

後級計數器的輸出，連接至反相器的輸入端。邏輯現在改變的非常慢，可將邏輯探針的輸入接於第 1 和第 2 腳，觀察相對的邏輯關係。注意當第 1 腳在邏輯 1 時，第 2 腳在邏輯 0。並且當第 1 腳在邏輯 0 時，第 2 腳在邏輯 1。著者製作的邏輯開關測試電路，脈波大約是 25 秒。如此有足夠的時間，測試電路各部分的邏輯輸出。

將 $0.001\ \mu\text{F}$ 電容器更換 $1\ \mu\text{F}$ 電容器。在此較高頻率，邏輯開關速度較快，邏輯探針的脈波指示器將閃亮，表示輸出為脈波波形。

如果使用圖 4-10 的簡單 LED 指示器作電路操作檢查，555 計時器電路的電容器 C1 應更改為 $1\ \mu\text{F}$ 者。此簡單的 LED 指示器，在邏輯 1 時亮，在邏輯 0 時暗。

後級計數器的輸出連接至反相器的第 1 腳輸入。LED 指示器的輸入，連接至反相器的第 2 腳輸出。LED 指示器將會亮或暗。等一段時間後，邏輯狀態將改變（少於 25 秒）。輸出變成邏輯 1 狀況時，以 LED 指示器測試輸入。注意此時它不亮。等一級時間後，輸入端將亮，表示輸入為邏輯 1。如果此時將 LED 指示器，由輸入換至輸出端，將顯示為邏輯 0 狀態。

總結來說，有三種方法可用來檢查數位反相器的輸入和輸出邏輯狀態。

電路 4-7 兩輸入及閘 (AND gate)

當正邏輯 AND 閘的 A 和 B 輸入均為高電位（邏輯 1）時，輸出也是高電位（邏輯 1）。參考圖 4-13。如果兩輸入或兩輸入之一為低電位（邏輯 0）時，輸出 Y 為低電位（邏輯 0）。這些條件及結果顯示於圖 4-13 B 的真值表中。TTL 7408 積體電路包含 4 個獨立的 AND 邏輯閘。其電路構造顯示於圖 4-13。第 14 腳接電源電壓正端，第 7 腳接地。

AND 閘的操作，有幾種檢查方法。利用圖 4-14 的電路，可以驗證真值表。輸入 A 和 B 可設定於 +5 伏或接地。這兩個位置分別代表邏輯 1 和邏輯 0。Y 的輸出邏輯，可以用邏輯探針或圖 4-10 介紹的簡單

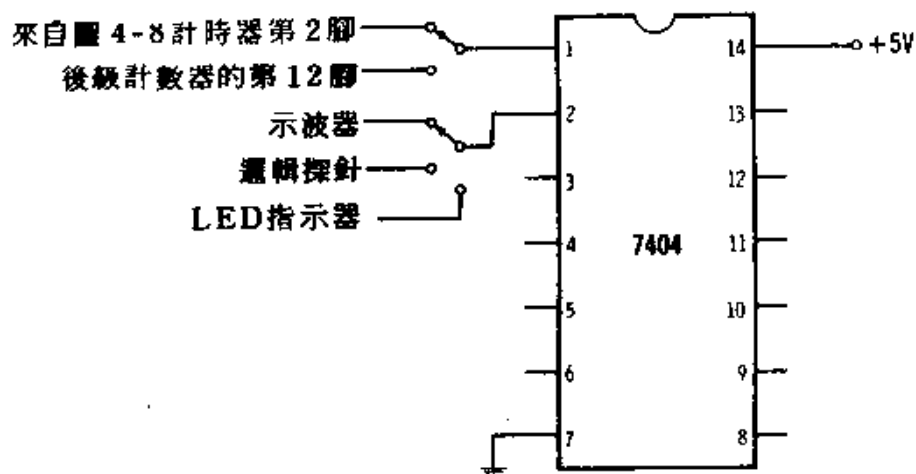
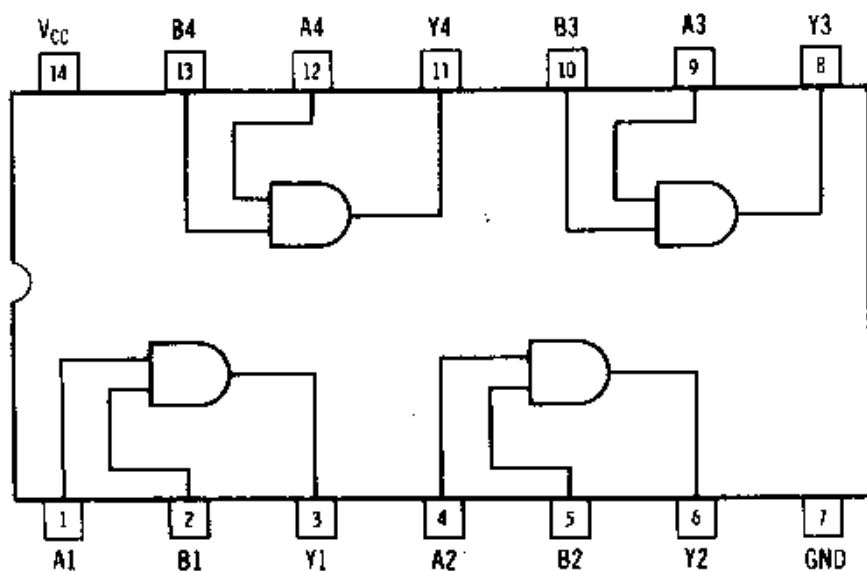


圖 4-12 數位反相器電路。



(A) 一個 IC 包含 4 個 AND 閘

A	B	Y
0	0	0
0	1	0
1	0	0
1	1	1



(B) AND 閘的符號和真值表

圖 4-13 7408 四工 AND 閘積體電路。

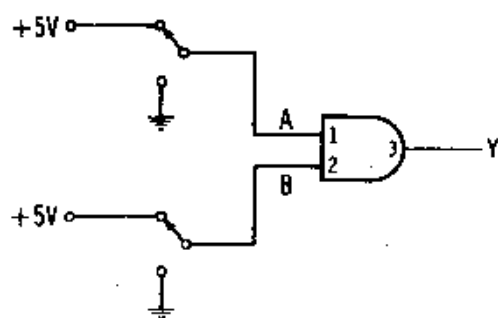


圖 4-14 驗證 AND 閘真值表的簡單電路。

LED 指示器檢查。

邏輯開的 A 和 B 輸入均連接於邏輯 0 時，其輸出是邏輯 0。輸入 A 連接至邏輯 0，輸入 B 連接至邏輯 1，輸出 Y 仍然是邏輯 0。輸入 A 連接至 +5 伏，輸入 B 接至地，輸出還是邏輯 0。輸入 A 和 B 均接至邏輯 1 (+5 伏)，輸出 Y 此時變成邏輯 1。由這些步驟可驗證圖 4-13 的真值表。

AND 開的操作，利用計時器的時鐘脈波為信號源，可在圖 4-15 的電路上觀察。時鐘脈波可用任何計時器產生。電路 4-5 的電路圖 4-8 是用 555 計時器的公用產生器，可作為最方便的信號源。開始測試時，輸入 B 上可交換使用邏輯 0 或邏輯 1。輸出可在第 3 腳連接示波器觀察。

輸入 B 設定於邏輯 0 (接地)。注意第 3 腳沒有輸出。輸入 B 設定於邏輯 1 (+5 伏)。此時時鐘脈波通過 AND 開，於輸出 Y 產生相同極性。此即表示，使用 AND 開和時鐘脈波，當輸入 B 為邏輯 1 時，產生非反相輸出。利用雙軌跡示波器作觀察非常有效，因為可以同時觀察輸入和輸出波形，以檢查一個 AND 開的操作情形。

輸入 B 加上一個閘制脈波時，時鐘脈波可以成開和關。為檢查 AND 開的操作，此閘制脈波可由圖 4-8 公用產生器第 1 個計數器的腳 12

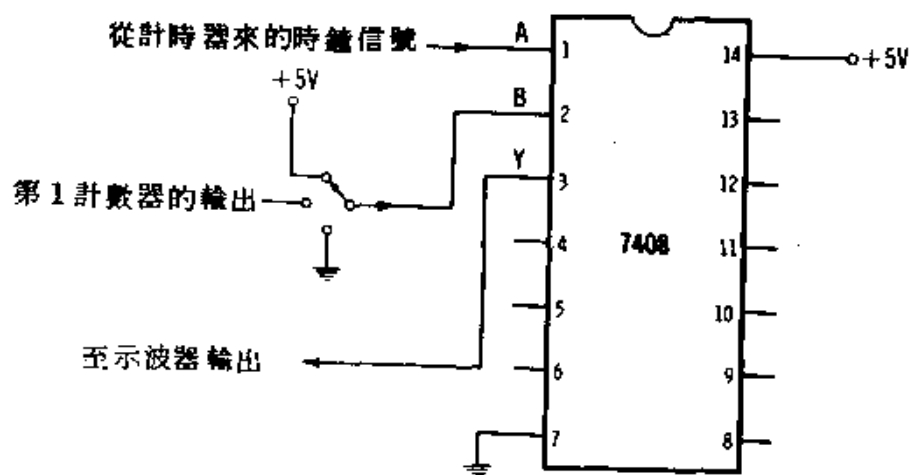


圖 4-15 AND 開電路。

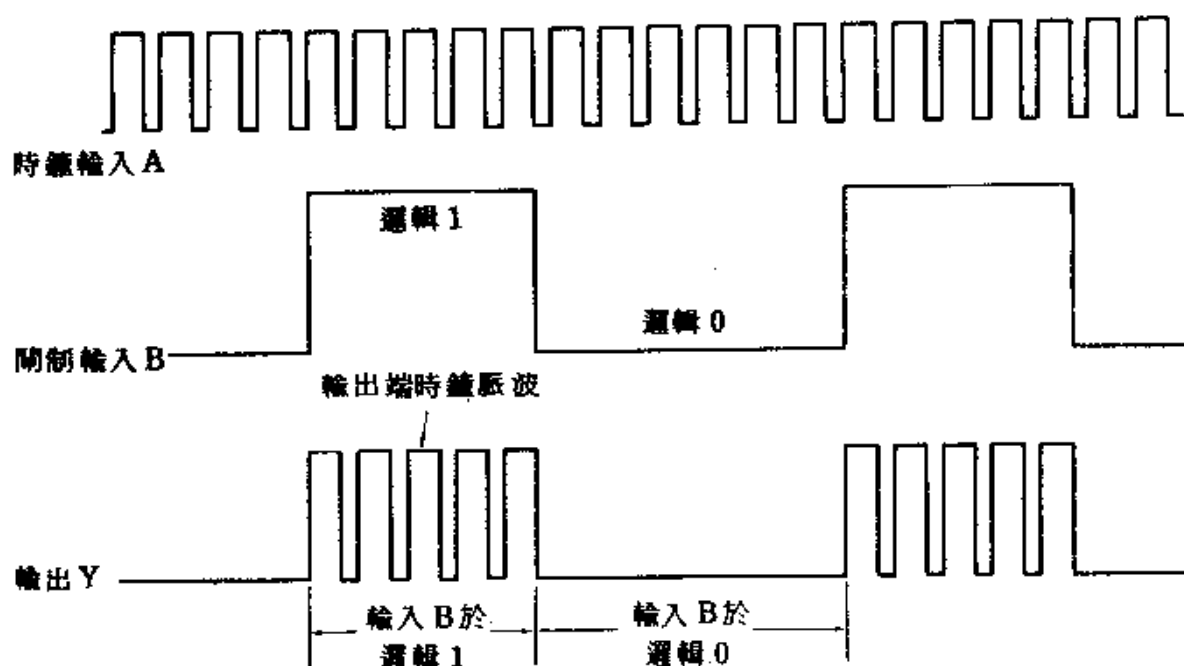


圖 4-10 AND 閘供給的開制時鐘脈波。

得出。此種操作狀況，輸入 B 的脈波是邏輯 1 時，時鐘脈波可出現於輸出。參考圖 4-16，輸入 B 的脈波在邏輯 0 時，輸出沒有時鐘脈波。因此開制脈波依脈波的延續時間，而可使定量時鐘脈波達到輸出。利用振盪器觀察輸入 A 和 B，和輸出 Y 的波形。圖 4-15 的電路排列，可產生圖 4-16 的標準波形。

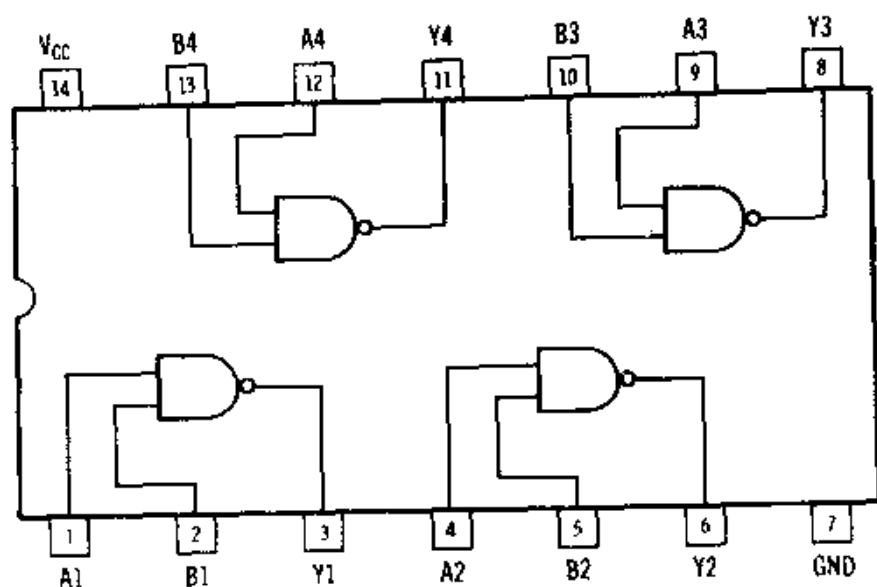
電路 4-8 兩輸入反及閘 (NAND gate)

圖 4-17 是 NAND 閘的符號及其真值表。同時也提供 7400 正邏輯 NAND 閘的接腳圖。此積體電路包含 4 個 NAND 閘。

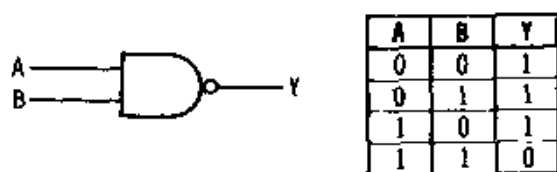
NAND 閘的邏輯特性是，兩輸入或兩輸入之一為低電位（邏輯 0），輸出即為高電位（邏輯 1）。如果兩輸入均為高電位，輸出是低電位。事實上，NAND 閘是一個負的 AND 閘。將圖 4-17 與圖 4-13 比較，注意其 Y 行的輸出邏輯，在真值表中是互補的。

當輸入資料或時鐘脈波加於輸入 A 時，如果輸入 B 為邏輯 0，則沒有輸出。如果輸入 B 設定於邏輯 1，將有一個輸出信號。此輸出為輸入資料的補數。

製作一個圖 4-18 的電路，可以驗證真值表的邏輯。積體電路的第



(A) 一塊 IC 包含 4 個 NAND 閘



(B) NAND 閘的符號和真值表

圖 4-17 7400 四工 NAND 閘 IC。

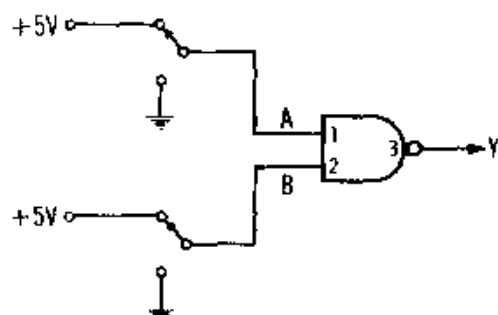


圖 4-18 證實 NAND 閘真值表的簡單電路。

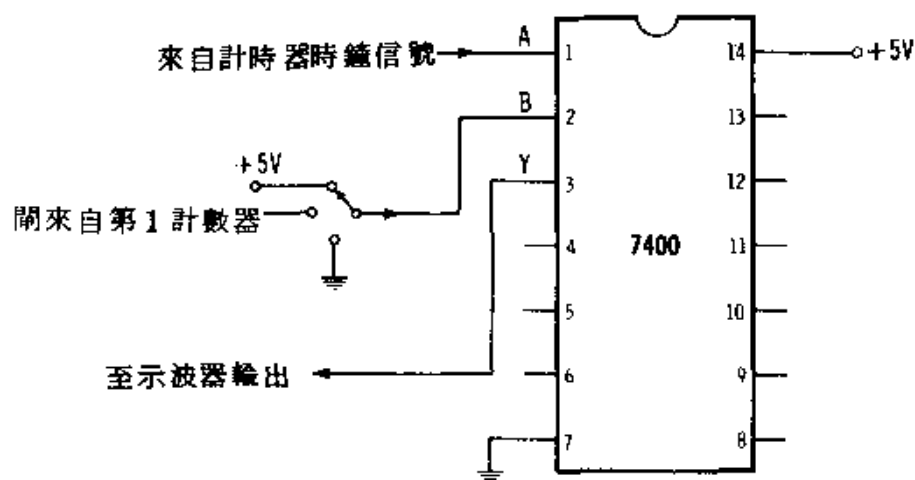


圖 4-19 NAND 閘電路。

14 腳是連接於正電源，第 7 腳接地。檢查電路可利用邏輯探針或圖 4-10 的簡單 LED 指示器。

先將輸入 A 和 B 連接至地（邏輯 0）。注意此時的輸出是邏輯 1。再將輸入 A 設定於邏輯 0，輸入 B 設定於邏輯 1。輸出仍然是邏輯 1。

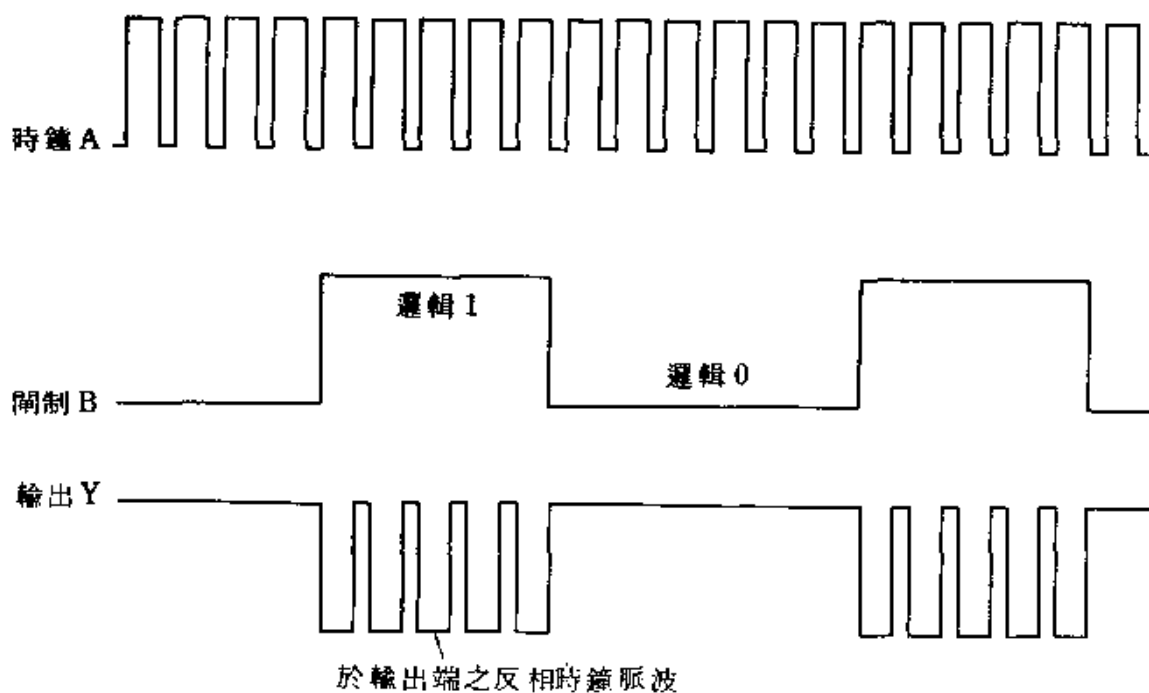


圖 4-20 NAND 閘及閘制時鐘脈波。

輸入 A 設定於邏輯 1，和輸入 B 於邏輯 0，結果仍然一樣。但是當輸入 A 和輸入 B 均設定於邏輯 1 時，輸出是邏輯 0。這些簡單的步驟，可證實真值表的邏輯。

圖 4-19 是個實用的 NAND 閘，時鐘脈波可由電路 4-5 的圖 4-8 之 555 計時器得來。如果需要閘制脈波，可由第 1 級計數器的第 12 腳得來。輸出可顯示於示波器上。

輸入 B 連接至邏輯 0（接地），沒有輸出。輸入 B 連接於邏輯 1（+5 伏）時，輸出為與輸入時鐘脈波相反的波形。此即表現 NAND 閘的反相特性。

閘制脈波由第 1 級計數器加至輸入 B。則只要閘制脈波為邏輯 1，即可得到輸出。參考圖 4-20。觀察輸出端的時鐘脈波，它是加於輸入 A 時鐘脈波的反相波形。如此再一次顯示 NAND 閘的反相特性。

電路 4-9 兩輸入或閘 (OR gate)

在 OR 閘電路中，邏輯 1 加於兩個輸入或兩輸入之一，輸出均為邏輯 1。當兩個輸入均為邏輯 0 時，輸出是邏輯 0。圖 4-21 是其符號及真值表，包含 7432 四二 OR 閘的接腳安排。

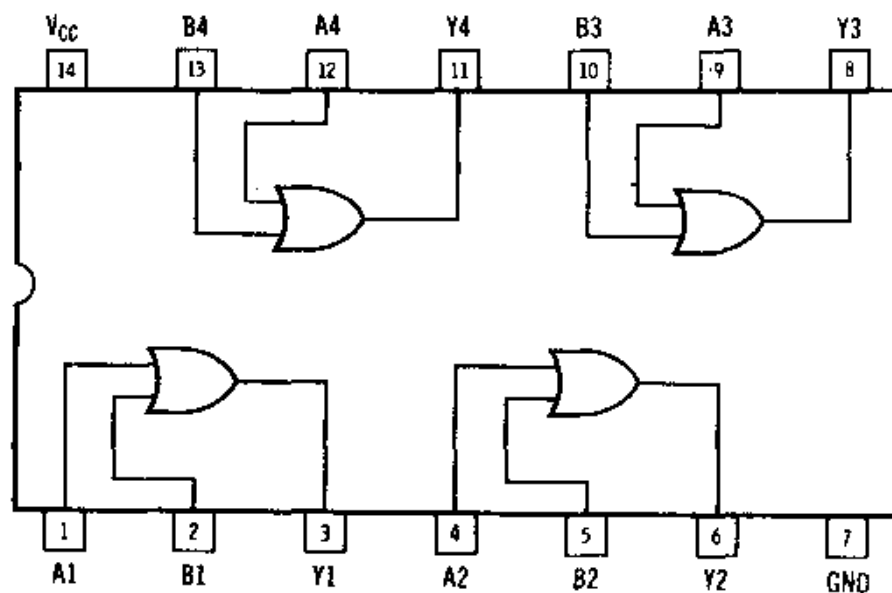
如果輸入 B 為邏輯 0，時鐘脈波或其他輸入資料加於輸入 A 時，輸入資料即轉移至輸出，其間沒有倒相。換句話說，當輸入 B 是邏輯 1 時，即阻止加於輸入 A 的資料，輸入資料不會顯示於輸出端。

閘制信號加於輸入 B，即可依閘制脈波率，開啓或關閉輸出資料。但是只有在輸入 B 轉換成邏輯 0 時，輸入信號才能轉換至輸出。此動作與電路 4-7 介紹的 AND 閘相反。

OR 閘的操作，可以使用圖 4-22 的電路顯示。這是一個證實 OR 閘真值表邏輯狀態的最簡單電路。

邏輯探針或圖 4-10 的 LED 指示器，可用來作為指示輸出邏輯狀態的指示器。

將 OR 閘的輸入 A 和 B 連接至邏輯 0（接地）。注意其輸出也是邏輯 0。將輸入 A 保持在邏輯 0，輸入 B 設定於邏輯 1（+5 伏）。得到邏輯 1 輸出。再將輸入 B 於邏輯 0，輸入 A 為邏輯 1，輸出仍然是邏輯



(A) 一塊 IC 包含 4 個 OR 閘



A	B	Y
0	0	0
0	1	1
1	0	1
1	1	1

(B) OR 閘的符號和真值表

圖 4-21 7432 四工 OR 閘 IC。

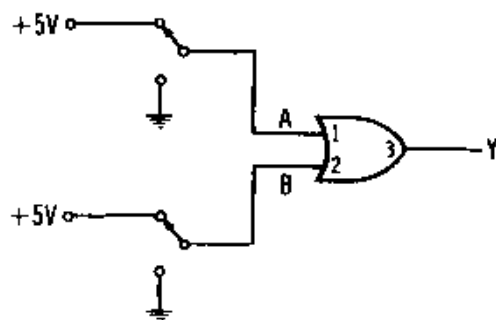


圖 4-22 證實 OR 閘真值表的簡單電路。

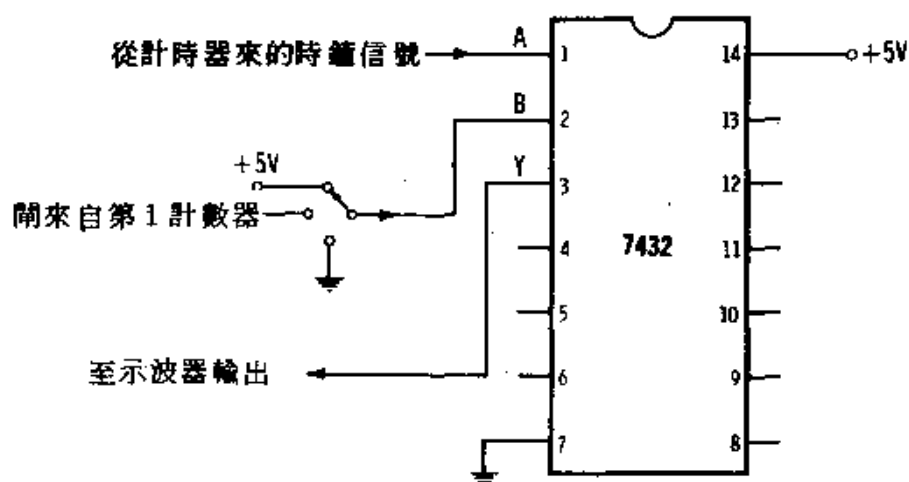


圖 4-23 實際的 OR 閘電路。

1。兩輸入均設定於邏輯 1，輸出仍然是邏輯 1。這些簡單步驟證實圖 4-21 的真值表。

圖 4-23 是實際的 OR 閘電路。時鐘和閘制脈波，可由電路 4-5，圖 4-8 介紹的時鐘和通用信號產生器供應。計時器的輸出作為時鐘脈波，加於 7432 其中一個 OR 閘的 A 輸入。輸出由連接於第 3 腳的示波器觀察。

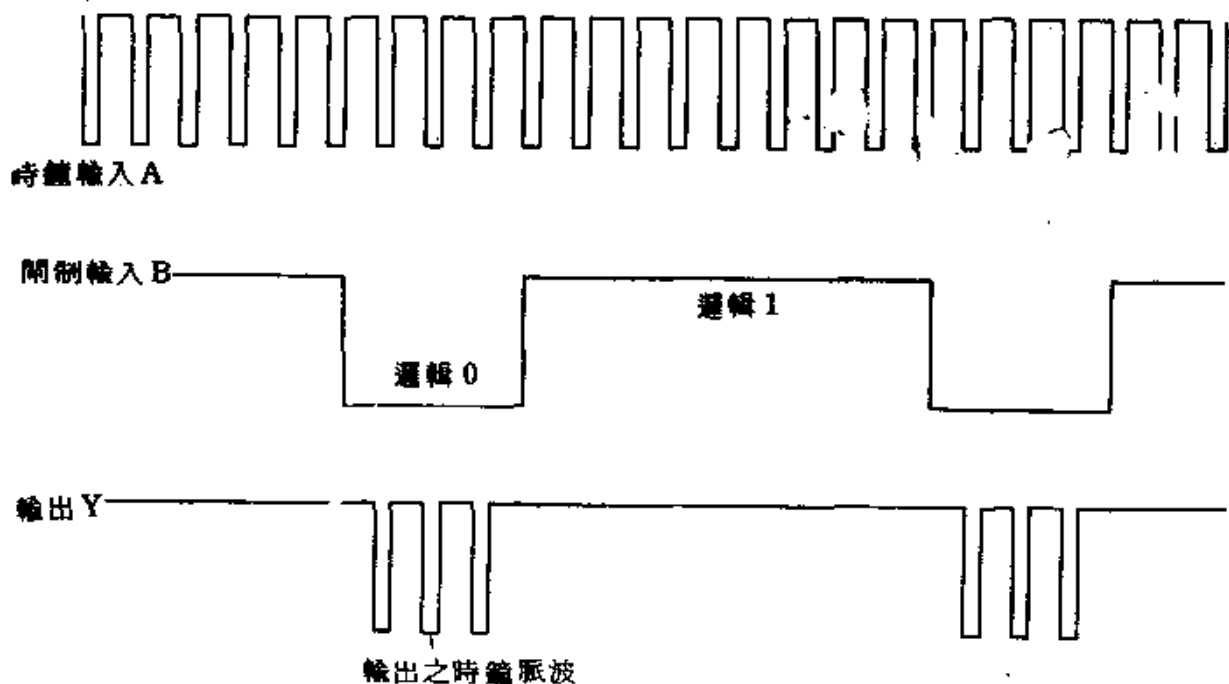


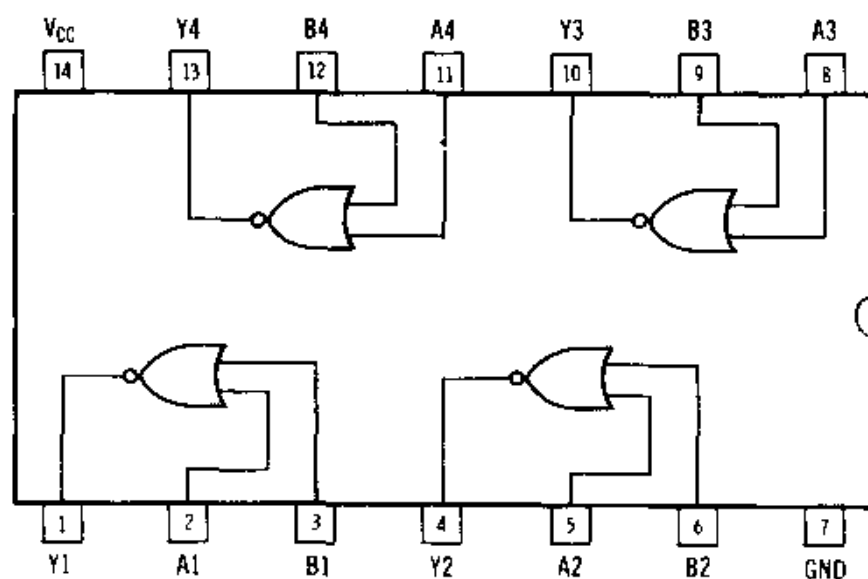
圖 4-24 OR 閘及閘制時鐘脈波。

將輸入 B 連接於邏輯 1 (+ 5 伏)。注意此時輸入資料不會轉移至輸出。將 OR 閘的 B 輸入連接至邏輯 0。此時時鐘脈波轉移至輸出，並與輸入極性相同。

將第 1 級計數器的輸出，作為閘制脈波連接於輸入 B。閘制脈波為邏輯 0 時 (圖 4-24)，時鐘脈波出現於輸出端。這些脈波與加於第 1 腳的時鐘脈波極性相同。注意當閘制脈波在邏輯 1 時，沒有時鐘脈波輸出。

電路 4-10 兩輸入反或閘 (NOR gate)

在 NOR 閘的操作中，當兩輸入或兩輸入之一為邏輯 1 時，輸出是邏輯 0。只有兩輸入均為邏輯 0 時，輸出為邏輯 1。圖 4-25 是其符號及真值表，亦包含 7402 四 I 兩輸入 NOR 閘的接腳圖。



(A) 一塊 IC 包含 4 個 NOR 閘



A	B	Y
0	0	1
0	1	0
1	0	0
1	1	0

(B) NOR 閘的符號和真值表

圖 4-25 7402 四 I 兩輸入 NOR 閘 IC。

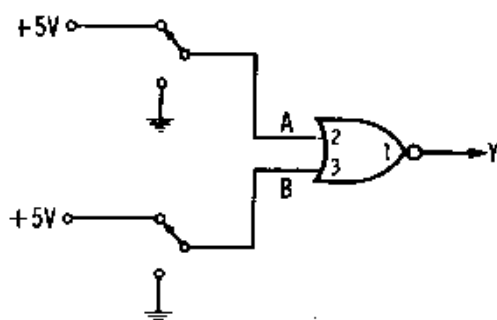


圖 4-26 證實 NOR 閘真值表的簡單電路。

NOR 閘即是負的 OR 閘，故名爲 NOR 閘。如果輸入之一爲邏輯 1，則時鐘脈波或資料加於另一輸入，將不會有輸出。如果此輸入是邏輯 0，則加於另一輸入的資料信號，以相反形式顯示於輸出。即輸出爲輸入的補數。

圖 4-26 的簡單電路，可以證實 NOR 閘的真值表。輸出可以使用邏輯探針，或圖 4-10 介紹的簡單 LED 指示器觀察。在 7402 NOR 閘積體電路中，第 1 腳是輸出，第 2 和 3 腳分別是 A 和 B 輸入。

將輸入 A 和 B 均連接至邏輯 0，輸出變成邏輯 1。當輸入 A 在邏輯 0，輸入 B 在邏輯 1，輸出是邏輯 0。同樣當輸入 A 爲邏輯 1，輸入 B

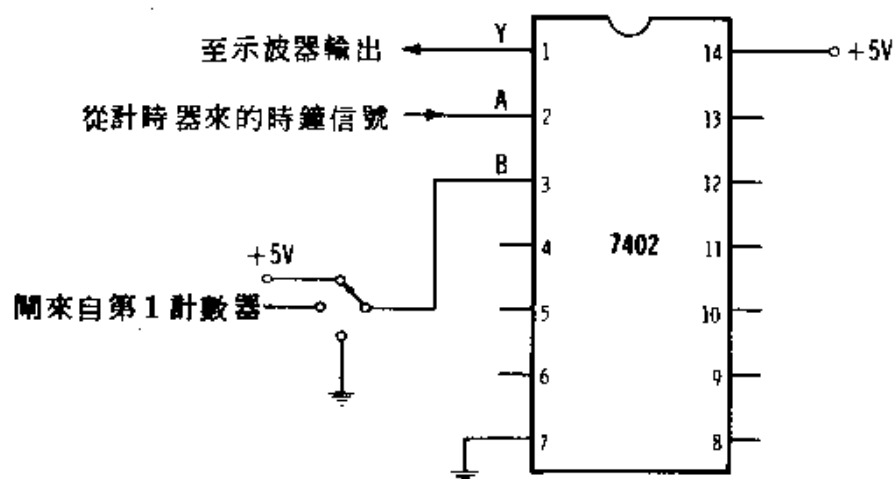


圖 4-27 實際的 NOR 閘電路。

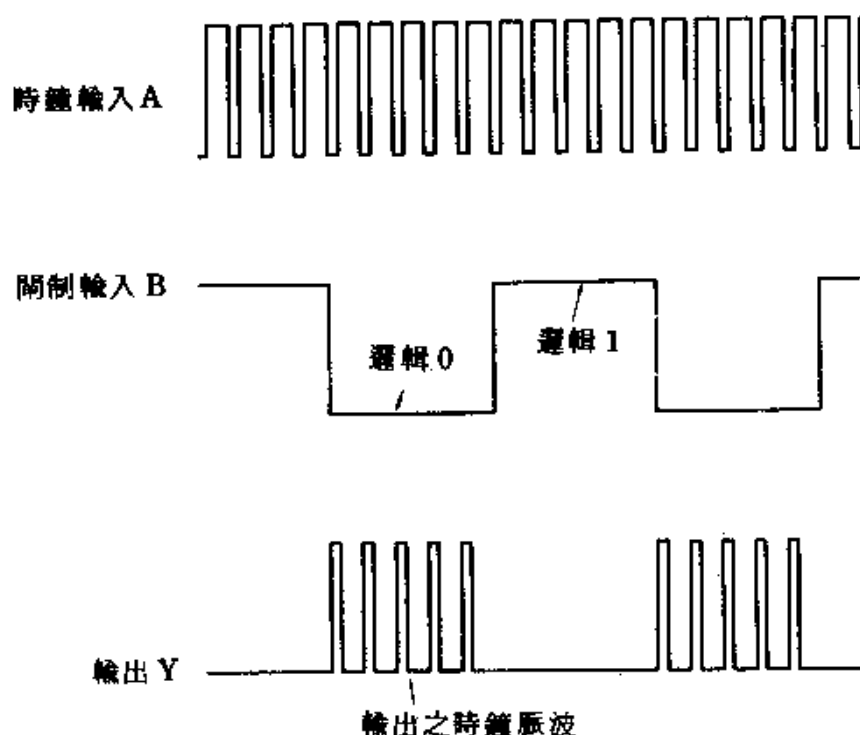


圖 4-28 NOR 閘制時鐘脈波。

為邏輯 0，輸出仍是邏輯 0。並且當兩輸入均連接於邏輯 1 時，輸出仍為邏輯 0。

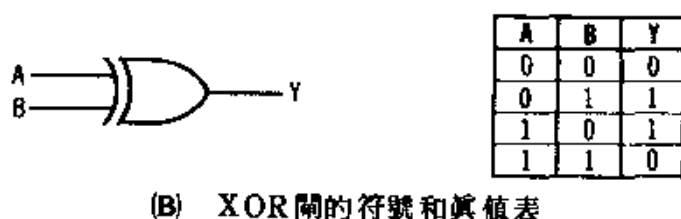
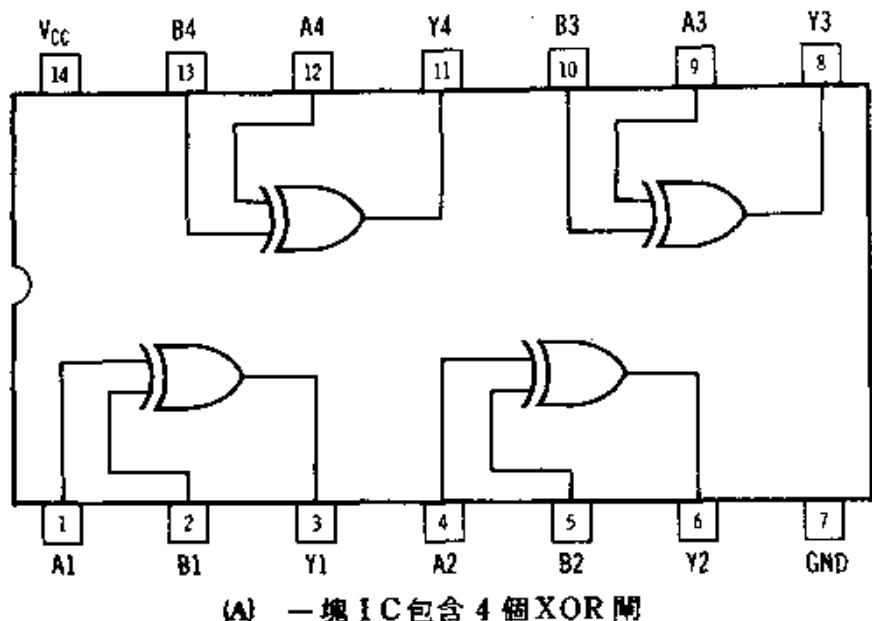
圖 4-27 是完整的 NOR 閘電路。第 1 腳的輸出 Y，連接至示波器。時鐘信號加於輸入 A，閘制信號可加於輸入 B。時鐘和閘制脈波可來自電路 4-5，圖 4-8 介紹的時鐘和通用信號產生器。

檢查電路時，可將 555 計時器的時鐘脈波，加於第 2 腳的輸入 A。將輸入 B 設定於邏輯 1。注意此時 Y 沒有輸出。將輸入 B 連接於邏輯 0。此時時鐘脈波以反相形式出現於輸出。

從第 1 級計數器的輸出，將閘制脈波加於輸入 B，第 3 腳。觀察示波器的顯示波形，此波形在圖 4-28，只有輸入閘制脈波在邏輯 0 時，時鐘脈波顯示於輸出。此時鐘脈波與加於輸入 A，原來時鐘脈波的極性相反。

電路 4-11 兩輸入 XOR 閘

XOR 閘（圖 4-29）是一個獨特的電路。當輸入 A 和 B 均設定於



■ 4-29 7486 四工 XOR 閘 IC。

邏輯 0 時，輸出是邏輯 0。當輸入 A 和 B 均設定於邏輯 1 時，輸出也是邏輯 0。如果 A 是邏輯 1，B 是邏輯 0，或 A 是邏輯 0，B 是邏輯 1，輸出均為邏輯 1。圖 4-29 是其符號及真值表，亦包含 7486 四工 XOR 閘的接腳圖。

XOR 閘對輸入資料的響應很不平常。假設輸入資料是加於輸入 A，如果輸入 B 設定於邏輯 0，則輸入資料直接轉換至輸出，而且極性相同。但是如果輸入 B 設定於邏輯 1，輸入資料也會顯示於輸出，而極性相反。

真值表可用圖 4-30 的簡單電路證實。積體的第 14 腳是接於 +5 伏，第 7 腳接地。輸出指示器可用邏輯探針，或圖 4-10 的簡單 LED 指示器。將閘輸入 A 和 B 連接至邏輯 0（接地）。注意其輸出是邏輯 0。將輸入 A 和 B 均連接於邏輯 1，注意其輸出仍然是邏輯 0。

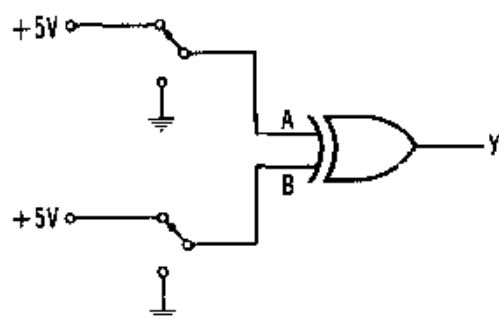


圖 4-30 證實 XOR 閘真值表的簡單電路。

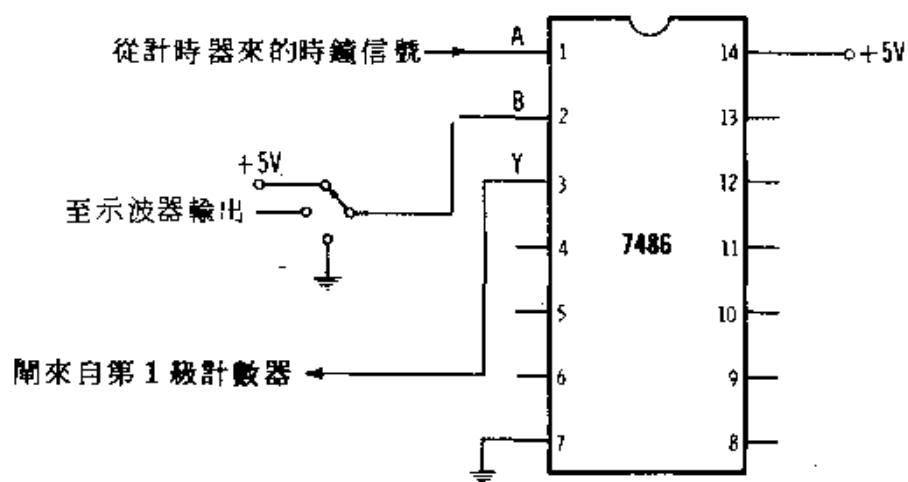


圖 4-31 實際的 XOR 閘電路。

將輸入 A 連接至邏輯 0，輸入 B 連接至邏輯 1。輸出此時為邏輯 1。輸入 A 連接至邏輯 1，輸入 B 連接至邏輯 0。輸出仍然是邏輯 1。這些步驟可證明 XOR 閘的真值表。

圖 4-31 是 XOR 閘的完整電路。計時器的時鐘脈波加至輸入 A，第 1 腳。Y 輸出，第 3 腳，連接於示波器。輸入 B，第 2 腳，可以在邏輯 1，邏輯 0，和閘制脈波之間轉換。時鐘脈波和閘制脈波可從電路 4-5，圖 4-8 的時鐘和通用產生器得來。

當輸入 B 連接至邏輯 0，注意輸入資料轉移至輸出，且極性相等。將閘的輸入 B 連接至邏輯 1，時鐘脈波仍然可以轉移至輸出，只是極性

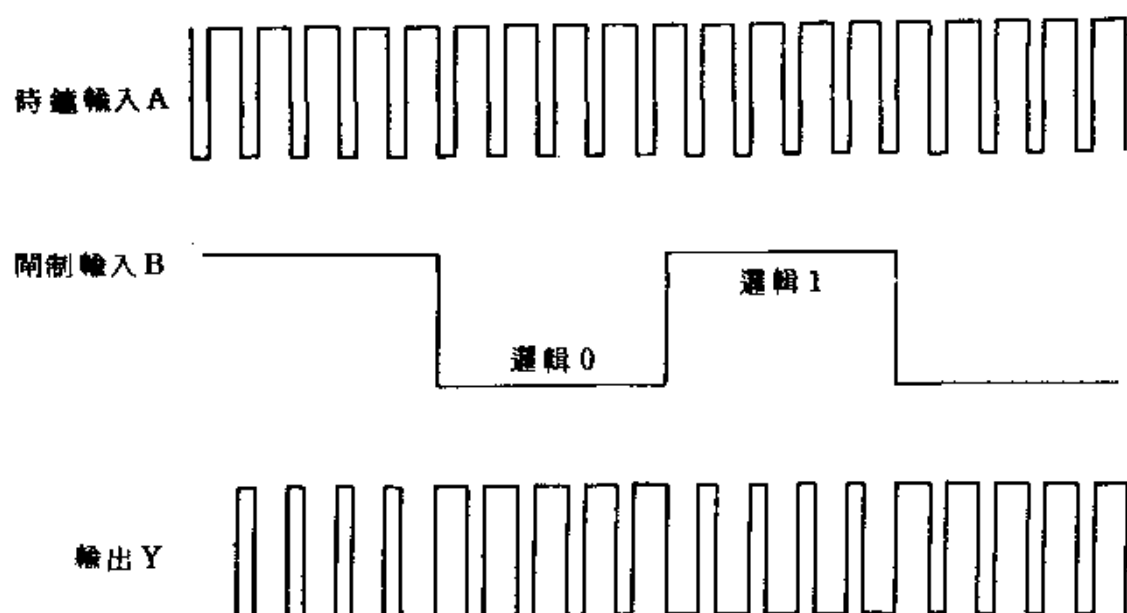


圖 4-32 XOR 開及開制時鐘脈波。

相反。以上步驟表示，依第 2 輸入邏輯的設定，XOR 開可以得到反相或非反相輸出。利用雙頻跡示波器，可以比較反相和非反相資料。

從第 1 計數器的輸出，將開制脈波連接至輸入 B。顯示波形如圖 4-32 所示。注意當 B 的開制脈波是邏輯 0 時，輸出時鐘脈波與 A 點輸入時鐘脈波極性相同。當開極脈波於邏輯 1 時，輸出為反相時鐘脈波。

電路 4-12 7 字段共陽極數位顯示器

7 字段顯示器由 7 個 LED 組成，每次亮兩個以上，顯示 0 至 9 的數字（圖 4-33）。例如，字段 f，g，b 和 c 亮時，顯示數字為 4。字段 a，b，g，c 和 d 亮時，顯示數字是 3。Radio Shack 276-053 顯示器或類似顯示器，可以插入 14 接腳插座，應用於普通免銲接電路板。陽極電壓加於第 3 或第 14 腳。某一字段 LED 亮時，其相關接腳經過適當限流電阻，連接至地。圖 4-33 中，各字段分別連接於第 1，2，7，8，10，11 和 13 接腳。小數點則經過第 6 腳點亮。

圖 4-34 是此 7 字段顯示器的真值表。欲點亮字段，將對應接腳經限流電阻連接至地（邏輯 0）。例如，數字 5 時，字段 a，f，g，c 和 d 動作。即第 1，2，11，10 和 8 接腳。此狀況電路圖包含於圖 4

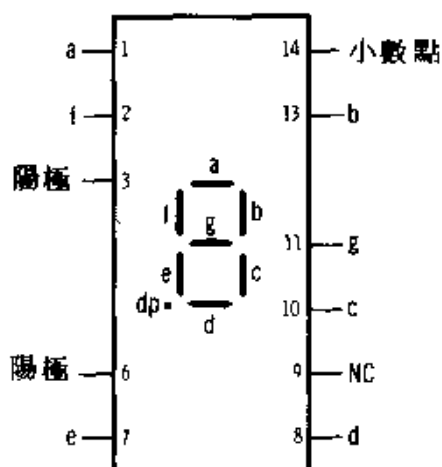


圖 4-23 Radio Shack 276-053

7 字段共陽極顯示器。

		SLITS						
		a	b	c	d	e	f	g
NUMBER	0	0	0	0	0	0	0	1
	1	1	0	0	1	1	1	1
	2	0	0	1	0	0	1	0
	3	0	0	0	0	1	1	0
	4	1	0	0	1	1	0	0
	5	0	1	0	0	1	0	0
	6	0	1	0	0	0	0	0
	7	0	0	0	1	1	1	1
	8	0	0	0	0	0	0	0
	9	0	0	0	0	1	0	0

圖 4-24 7 字段顯示器真值表。

-35，顯示數字 5 的連接。

重新安排此電路，使其顯示幾個其他數字，並瞭解總共可以顯示多少數字。同時也連接適當電阻至地，檢查小數點的顯示。

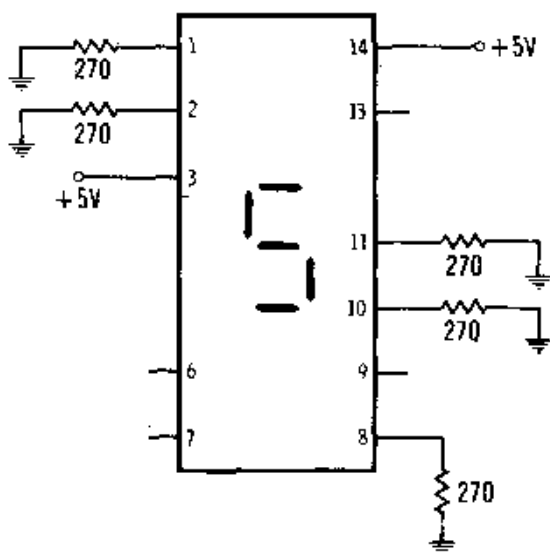


圖 4-35 顯示數字 5 的接線。

電路 4-13 7447 BCD 至 7 字段解碼器

7447 積體電路的輸入是正邏輯 BCD 信號。此信號經轉換成適當次序後，點亮 7 字段顯示器。如圖 4-36 所示，BCD 輸入加於第 1，2，6 和 7 腳。各字段輸出驅動顯示器，例如 Radio Shack 276-053 顯示器，連接於第 9 至 15 腳。電源電壓接於第 16 腳。

從第 9 至 15 腳的任何低電位輸出，點亮各顯示器字段。圖 4-37 是真值表。顯示的數字在左邊，其後為實際的 BCD 碼。右邊是顯示器的實際真值表。我們以數字 4 作例子。它的 BCD 碼是 0100。邏輯 0 輸出在第 11，12，14 和 15 腳，點亮字段 b，c，f 和 g，於是顯示數字 4。

連接圖 4-38 的電路。利用開關 S1 至 S4，可組成各種 BCD 排列。當開關 S2 連接至邏輯 1，開關 S1，S3 和 S4 連接至邏輯 0。這是 0100 的 BCD 組合，在 7447 上顯示的是數字 4。開關 S5，S6

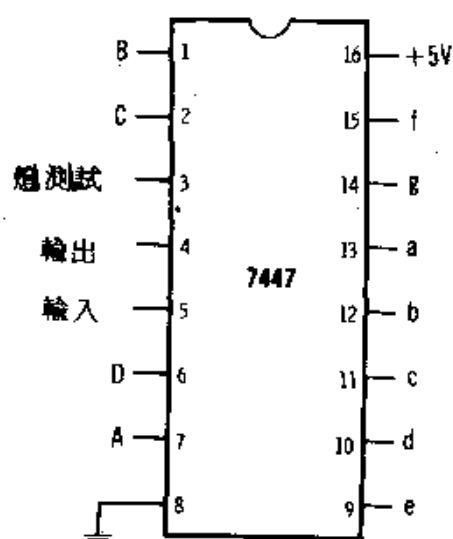


圖 4-36 7447，BCD 至 7 字段解碼器。

數字	"8" "4" "2" "1"			
	D	C	B	A
0	0	0	0	0
1	0	0	0	1
2	0	0	1	0
3	0	0	1	1
4	0	1	0	0
5	0	1	0	1
6	0	1	1	0
7	0	1	1	1
8	1	0	0	0
9	1	0	0	1

a	b	c	d	e	f	g
0	0	0	0	0	0	1
1	0	0	1	1	1	1
2	0	1	0	0	1	0
3	0	0	0	1	1	0
4	1	0	0	1	0	0
5	0	1	0	0	0	0
6	0	1	0	0	0	0
7	0	0	0	1	1	1
8	0	0	0	0	0	0
9	0	0	0	1	0	0

圖 4-37 BCD 至十進位解碼。

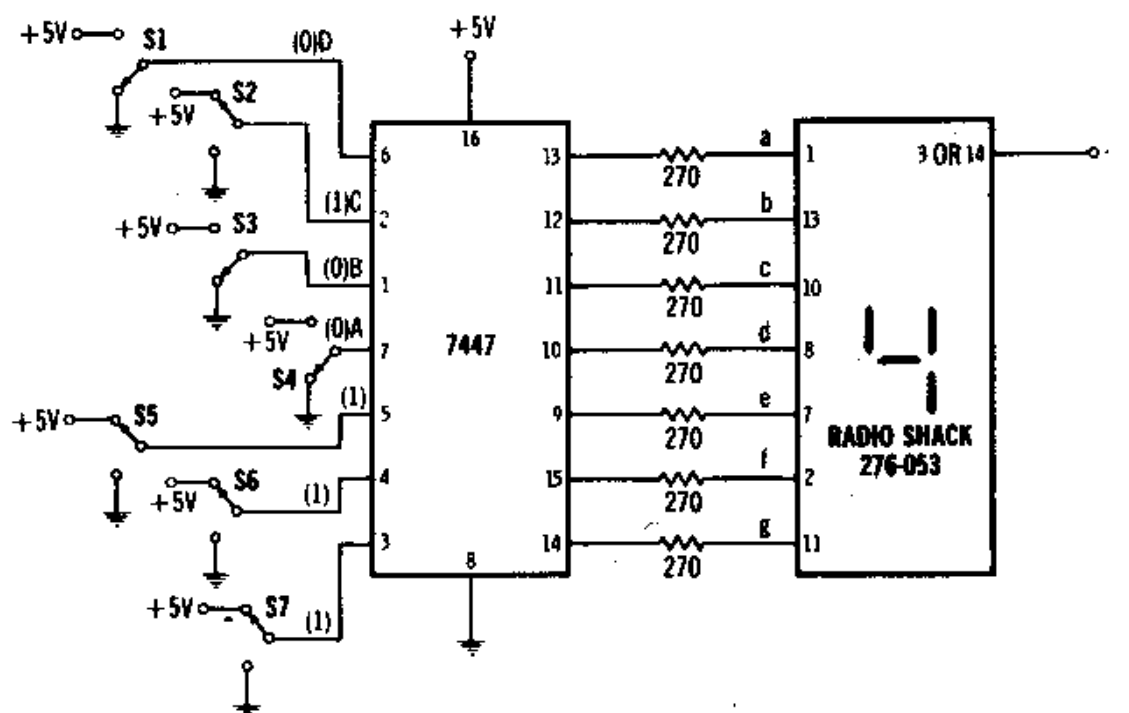


圖 4-38 解碼器和 7 字段顯示器。

和 S7 連接至邏輯 1。限流電阻連接在 7447 的輸出，和 7 字段顯示器的字段輸入之間。

7447 的燈測試第 3 腳，可用來檢查顯示系統的所有 7 個字段。瞬間連接開關 S7 至邏輯 0，所有字段均應點亮。然後再將此開關放回邏輯 0 位置。

第 4 腳開關 S6 連接至地（邏輯 0）。所有顯示器字段均應熄滅。第 4 和 5 腳除令所有字段熄滅外，尚可供與其他 7447 裝置連絡。如果顯示器不需要時，它可將其全部熄滅。如此可以減少電池電流的消耗。

利用開關 S1 至 S4，檢查其他數字的電路操作。在數字 8 時，所有字段均亮。同時可測試 0 和其他數字。

電路 4-14 BCD 十進位計數器和雙穩態開關

本書前幾個電路中，7490 主要作為分頻器。然而十進位計數器可以看成在第 8，9，11 和 12 腳（圖 4-39），有十個穩定態。這十個穩定態由 BCD 碼的 4 個數元配合。7490 積體電路可以從 0 至 9 計數

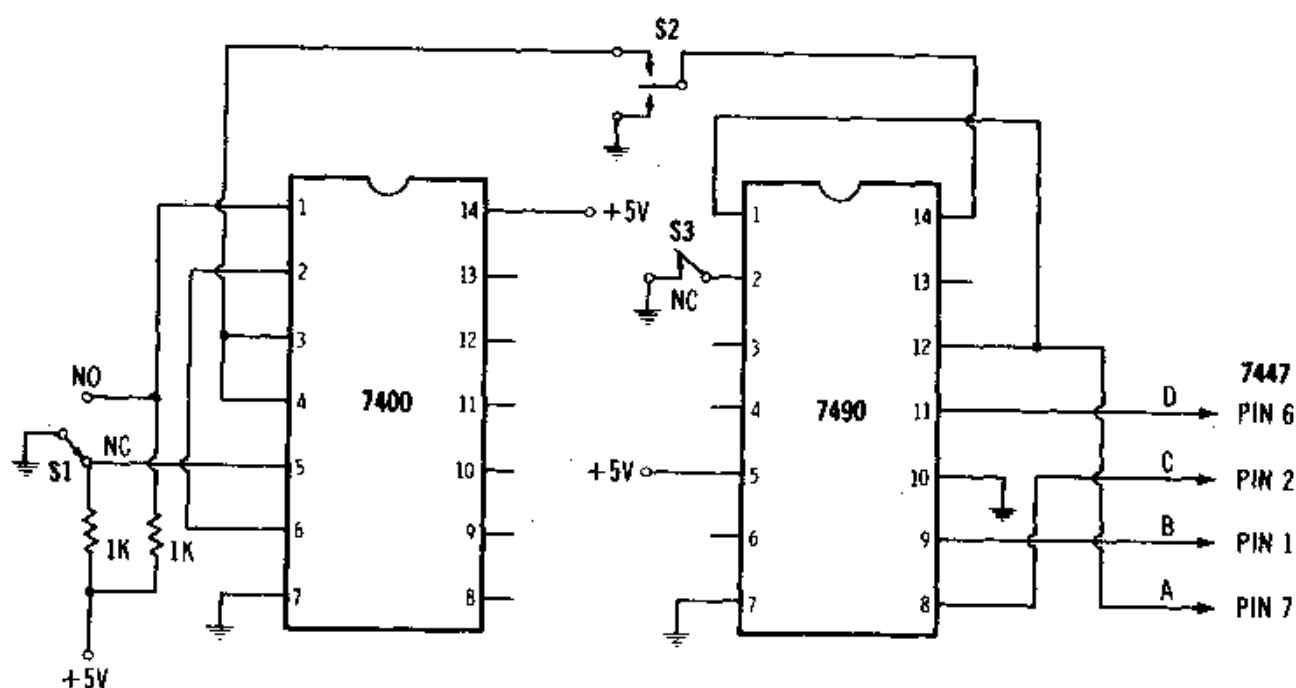


圖 4-31 BCD十進位計數器和雙穩態開關。

，然後回至 0。

如果圖 4-39 的開關 S2，閉路為邏輯 0（接地）然後釋放，理論上輸出應進一位。實際上如果以手動方式將開關的接點閉再開，處理時不會那麼理想。它不可能一次進一位，因為開關接點間有“反彈”的效應。

此問題可以使用 7400 四工雙輸入 NAND 閘，組成雙穩態開關解決。因為此電路在防止開關反彈反應，故稱為“防反彈”電路。開關 S1 顯示於常閉位置。當開關 S1 換至第 2 位置，又回到常閉位置時，將有一個進位，而沒有反彈。開關每操作一次，7 字段顯示器進一位。

製作一個圖 4-39 的電路。然後將 7490 的 D, C, B, A 輸出，連接至 7447 BCD 至 7 字段解碼器的輸入接腳。

將開關 S2 閉路於接地位置。將開關 S3 閉路接地。開啓電路，顯示器上將顯示 0 和 9 之間的數字。瞬間開路開關 S2（不要與 7400 輸出接觸）。注意顯示器數字會改變，但不依數字次序改變。而由一個數字經幾個數位，跳至另一個數字。將開關 S2 開閉幾次，可以證實顯示

器不以數字次序改變。

將開關 S 3 開路，顯示器回至零。多作幾次，以證明第 2 腳輸出，將計數回至 0。

設定開關 S 2，使 7400 雙穩態開關的輸出。加至 7490 十進位計數器的第 14 腳輸入。電路加上電源。開關 S 1 在其常閉位置。將其改變到第 2 個位置，然後再回到常閉位置。注意此時計數只進一位。連續開閉 S 1，觀察 7 字段顯示器從 0 進位至 9，然後又回到 0。這兩個電路的合併，使你利用開關 S 1，一次進一個數位。操作開關 S 1，使顯示器出現 6。然後瞬間開啓開關 S 3。此時數位應回至 0。

實際操作時，以時鐘脈波加於 7490 十進計數器的第 14 腳。時鐘脈波可使計數器由 0 至 9，然後回到 0。計數器工作率，由時鐘脈波重複率決定。

時鐘脈波產生器於下一個電路介紹。

電路 4-15 BCD 十進位計數器和時鐘脈波產生器

電路 4-14 介紹一個十進位計數器和手動操作雙穩態開關，用來使電路 4-13 的解碼器和 7 字段顯示器進位。圖 4-40 是個低頻脈波產生器，作為十進位計數器的時鐘信號。此電路中，555 計時器是個時鐘信

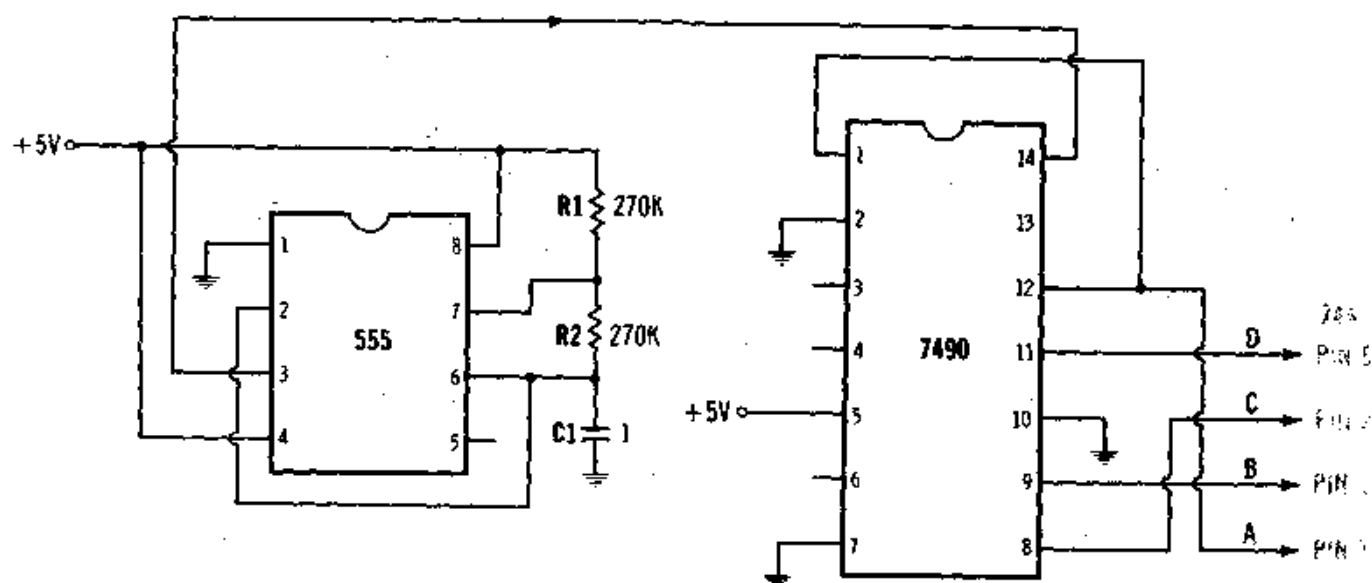


圖 4-40 BCD 十進位計數器和時鐘脈波產生器。

生器。其第3腳輸出直接連接至7490十進計數器的第14腳輸入。數器的DCBA輸出，加於圖4-38的解碼器輸入。

時鐘的操作頻率 f ，由電容器 $C1$ 及電阻 $R1$ 和 $R2$ 決定。基本公式是：

$$f = \frac{1.44}{(R1 + 2R2)C1}$$

數值代入：

$$f = \frac{1.44}{(270 \times 10^3 + 2 \times 270 \times 10^3)(1 \times 10^6)} \\ = 1.7$$

其中 $C1$ ， $R1$ 和 $R2$ 的數值顯示於圖4-40。操作頻率大約1.7 Hz。這是顯示器能跟得上的頻率。

將圖4-40電路製作完畢，其輸出連接到圖4-38的解碼器/顯示器電路。直接連接至第6，2，1和7腳。拆除開關 $S1$ ， $S2$ ， $S3$ 和 $S4$ 。開啓電路，計數將立刻從0算到9，然後再回至零。

將電容器 $C1$ 換成 $0.1 \mu F$ ，觀察其較高頻率。再更換成 $10 \mu F$ 電容器，觀察較低顯示頻率。算出來從0回到0的整個週期需多少時間。

電路4-16 使用NAND閘的RS正反器

正反器是一種雙穩態，兩元素裝置。它有兩個穩定態。適當的輸入信號，將使其由一種狀態轉換成另一種狀態。即使輸入信號消除後，正反器仍然維持該狀態。再加上另一個控制信號後，正反器轉換成原來狀態。

輸入信號消除後，正反器仍保存原來的狀態，故其與基本記憶元件相同，輸出級可儲存邏輯1或邏輯0信號。調整數位閘電路與正反器不同，因為它必須有輸入信號，才能維持邏輯1或邏輯0的輸出狀態。

圖4-41是使用NAND閘的基本正反器電路，包括其符號及真值表。輸出有兩個， Q 輸出和其互補 $\bar{Q}$ 輸出。通常以非 Q 輸出，表示 $\bar{Q}$ 輸出。

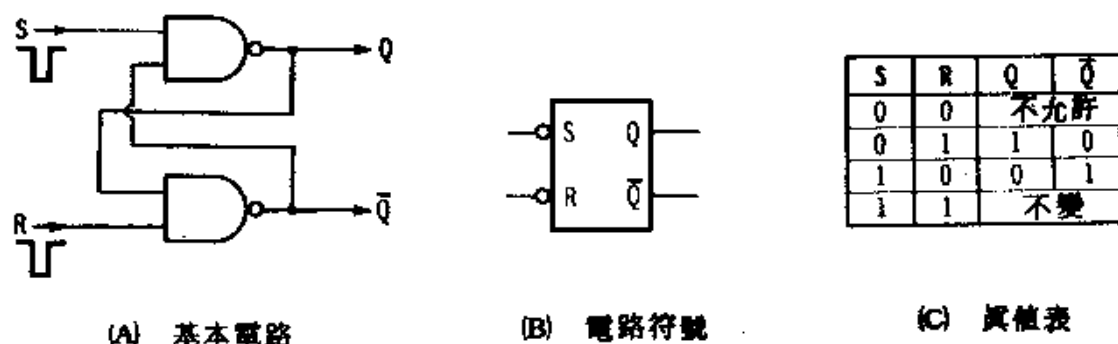


圖 4-41 使用 NAND 閘的基本 RS 正反器。

正反器有許多類型。RS 正反器 (RS flip-flop) 是基本類型。通常 Q 輸出是邏輯 0， $\bar{Q}$ 輸出是邏輯 1。設定的輸入在加上一個邏輯 0 時，電路即反轉，Q 輸出變成邏輯 1；Q 輸出變邏輯 0。即使加於 S 的輸入信號或邏輯，或設定輸入消除後，電路仍能保持此狀態。

加一個邏輯 0 至 R，或“復置”輸入，正反器即返回原來狀態。Q 輸出回至邏輯 0， $\bar{Q}$ 輸出回至邏輯 1。即使復置信號消除後，正反器仍然維持此狀態。只有在置 (Set) 輸入加上邏輯 0，方能建立第 2 種狀態。

真值表中間兩種狀態已解釋過。如果 R 和 S 輸入均在邏輯 1，輸出將不致改變，Q 和非 Q 輸出仍然維持原來狀態。如果邏輯 0 同時顯現在 R 和 S 輸入，輸出將不可預測，即產生 RS 正反器所謂的“不允許”狀態 (disallowed condition)。

圖 4-42 是使用 7400 NAND 閘的 RS 正反器電路。你可以製作這個簡單電路，檢查 RS NAND 正反器的操作。由開關 S1 和 S2 同時設定為邏輯 1 開始。Q 輸出將為邏輯 0；非 Q 輸出為邏輯 1。檢查邏輯狀態可使用邏輯探針，或圖 4-10 的邏輯指示器。

開關 S1 置定於邏輯 0。Q 輸出將變成邏輯 1，非 Q 輸出變成邏輯 0。開關 S1 回到邏輯 1 位置時，此兩輸出邏輯，仍維持原來狀態。故

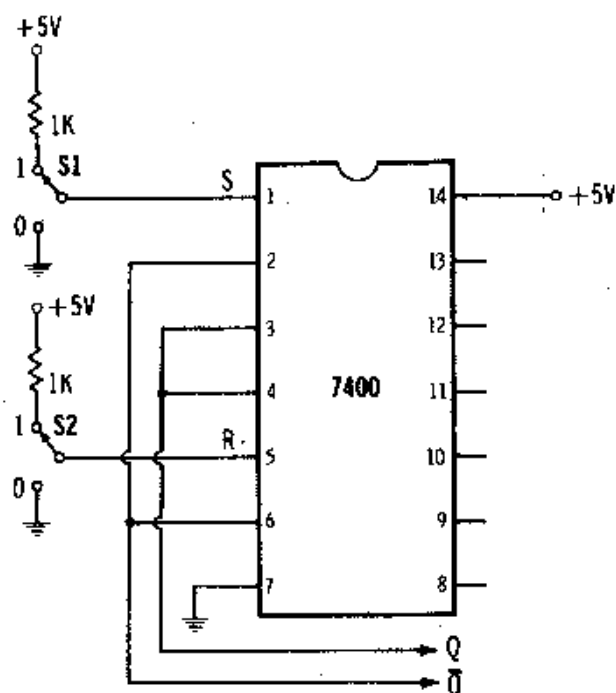


圖 4-42 連接成 RS 正反器的 7400 IC。

輸出被儲存。將開關 S 2 轉變成邏輯 0 時，輸出可轉換成原來狀態。即 Q 輸出變成邏輯 0；非 Q 輸出變成邏輯 1。即使開關 S 2 再返回其邏輯 1 位置，正反器仍然維持原來狀態。

電路 4-17 時鐘 NAND RS 正反器

在時鐘 RS 正反器電路，輸入時鐘脈波使正反器準確的由一種狀態轉變至另一種狀態。圖 4-43 是標準的 7400 四工 NAND 閘電路。使用的正反器與電路 4-16 相同，在圖 4-43 中，它以 RS 正反器方塊表示。7400 的其他兩個 NAND 閘，作為加時鐘資訊的置和復置輸入接頭。

你應該還記得，當正反器的置輸入加邏輯 0 時，將使 Q 輸出變成邏輯 1。在時鐘正反器中，邏輯 1 必須加在 S 輸入和 C，即時鐘輸入，在上端的 NAND 閘，然後再將邏輯 0 加至正反器的置輸入。所以如果 Q 輸出欲轉換成邏輯 1，S 和 C 輸入必須同時為邏輯 1。

轉換完成後，Q 在邏輯 1 狀態，它不再受加於上方閘的 S 和 C 輸入影響。如需轉換成原來狀態，只有在下方邏輯閘的 R 和 C 輸入，同時加

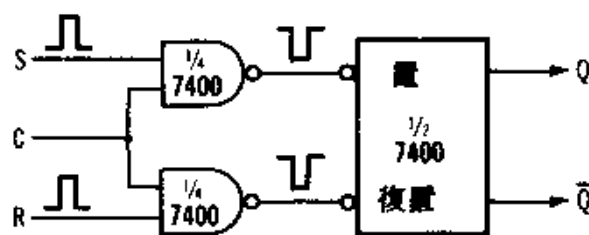


圖 4-43 基本時鐘 RS 正反器。

上邏輯 1 方可。轉換成原來狀態時，Q 輸出為邏輯 0，非 Q 輸出為邏輯 1，它保持此狀態不改變，直到上方 NAND 邏輯閘的 S 和 C 輸入同時加上邏輯 1 時，它才改變成另一種狀態。

總而言之，時鐘 RS 正反器可以由一種邏輯置定成另一種邏輯。而只有時鐘輸入置於轉換的時間，方能轉換狀態。

圖 4-44 是觀察實習用的完整時鐘 RS 正反器，開關 S 1 和 S 2 可以改變閘輸入的邏輯狀態。開始時時鐘輸入是置定於邏輯 1。邏輯位準可用邏輯探針，或圖 4-10 介紹的兩個 LED 指示器檢查。

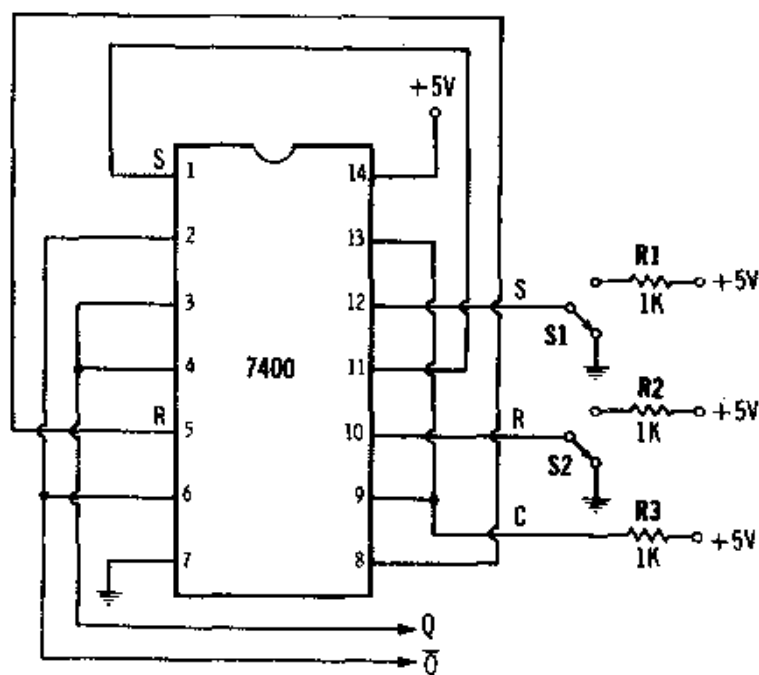


圖 4-44 7400 IC 作為時鐘 RS 正反器。

邏輯探針連接至Q輸出，它將不亮。將開關S1改變至其邏輯1位置。結果得到邏輯1輸出，非Q輸出為邏輯0。如果開關S1此時在邏輯1和邏輯0之間改變，對其邏輯輸出狀態沒有影響。

將開關S1置於邏輯0（接地）。再將開關S2移至其邏輯1位置。注意此時Q輸出回至邏輯0，非Q輸出為邏輯1。此狀態建立後即維持不變，不再受開關S2的影響。將開關S1置於邏輯1位置，Q可得到邏輯1輸出。

如果你希望觀察時鐘脈波的影響，可使用電路4-5，圖4-8介紹的時鐘脈波產生器，它的後級計數器輸出即為時鐘脈波。計時器電路使用 $1\mu\text{F}$ 電容器，後級計數器的輸出，可得到非常低頻的時鐘脈波。

將圖4-44的電阻R3拆除，將後級計數器輸出直接連接至C輸入。開關S1和S2置於邏輯0位置。

開啓時鐘脈波產生器和時鐘RS正反器電路。使用邏輯探針觀察後級計數器的輸出。當後級計數器的輸出轉變成邏輯0時，開關S1移至邏輯1位置。注意此時Q輸出仍然在邏輯0，沒有轉換成邏輯1狀態。

直到後級計數器輸出的時鐘脈波本身轉換成邏輯1時，Q輸出方轉變成邏輯1狀態。一旦轉換完成後，Q輸出維持於邏輯1狀態，不再受開關S1，或時鐘脈波的邏輯改變影響。

將開關S1置於邏輯0。等待時鐘脈波轉換成邏輯0。此時將開關S2置於邏輯1。Q'輸出仍維持於邏輯1不改變。但是一旦時鐘脈波改變成邏輯1，正反器的輸出將改變狀態，Q輸出變成邏輯0，非Q輸出變成邏輯1。此狀態將再維持不變，不受開關S2或時鐘脈波邏輯改變的影響。

使用時鐘脈波可顯示時鐘對RS正反器操作的限時能力。因此時鐘可以控制，以邏輯1和邏輯0狀態記憶資料的建立和消除。

電路4-18 使用NOR閘的RS正反器

此正反器是一種雙穩態，兩元素裝置。它有兩個穩定態。適當的輸入信號，將使其由一種狀態轉換成另一種狀態。即使輸入信號消除後，正反器仍然維持該狀態。再加上另一個控制信號後，正反器轉換回原來

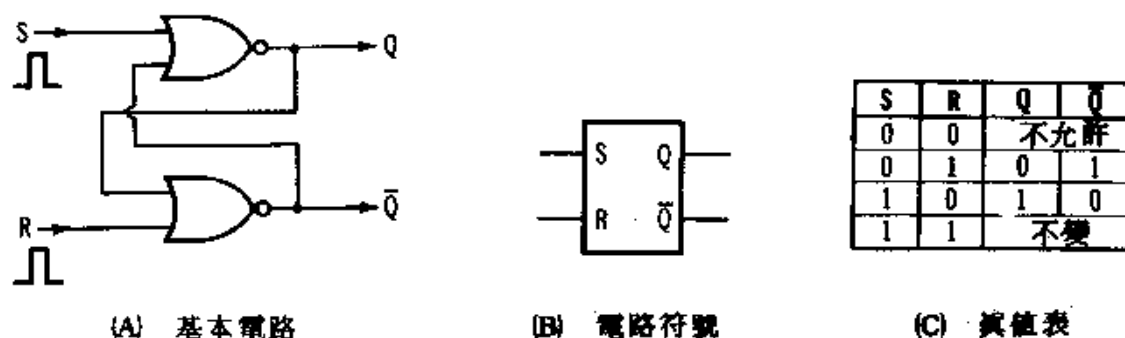


圖 4-45 使用 NOR 閘的基本 RS 正反器。

狀態。

輸入信號消除後，正反器仍保存原來的狀態，故其與基本記憶元件相同，輸出級可儲存邏輯 1 或邏輯 0 信號。調整數位開電路與正反器不同，因為它必須有輸入信號，才能維持邏輯 1 或邏輯 0 的輸出狀態。

圖 4-45 是使用 NOR 閘的基本正反器電路，包括其符號及真值表。它有兩個輸出，Q 輸出和其互補之 $\bar{Q}$ 輸出。通常以非 $\bar{Q}$ 輸出，來表示 $\bar{Q}$ 輸出。

正反器有許多類型。主副正反器 (RS flip-flop) 是基本類型。通常 Q 輸出是邏輯 0， $\bar{Q}$ 輸出是邏輯 1。設定的輸入在加上一個邏輯 1 時，電路即反轉，Q 輸出變成邏輯 1； $\bar{Q}$ 輸出變邏輯 0。即使加於 S 的輸入信號或邏輯，或設定輸入消除後，電路仍能保持此狀態。

加一個邏輯 1 至 R，或“復置”輸入，正反器即返回原來狀態。Q 輸出回至邏輯 0， $\bar{Q}$ 輸出回至邏輯 1。即使復置信號消除後，正反器仍然維持此狀態。只有在置 (set) 輸入加上邏輯 1 時，方能建立第 2 種狀態。

真值表中間兩種狀態已解釋過。如果 R 和 S 輸入均在邏輯 0，輸出將不改變，Q 和非 Q 輸出仍然維持原來狀態。如果邏輯 1 同時顯現在 R 和 S 輸入，輸出將不可預測，即產生 RS 正反器所謂的“不允許”狀態 (disallowed condition)。

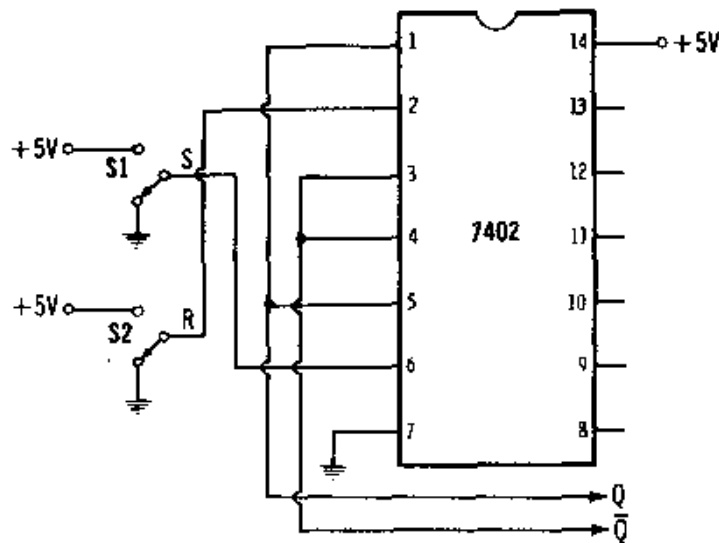


圖 4-46 連接成 RS 正反器的 7400 IC。

圖 4-46 是使用 7402 NOR 閘的 RS 正反器電路。你可以製作這個簡單電路，檢查 RS NOR 正反器的操作。從開關 S1 和 S2 同時置於邏輯 0 開始。Q 輸出將為邏輯 0；非 Q 輸出為邏輯 1。檢查邏輯狀態可使用邏輯探針，或圖 4-10 的邏輯指示器。

將開關 S1 置定於邏輯 1。Q 輸出將變成邏輯 1，非 Q 輸出變成邏輯 0。開關 S1 回到邏輯 0 位置時，此兩輸出邏輯仍維持原來狀態。故輸出被儲存。將開關 S2 轉變成邏輯 1 時。輸出可變回原來狀態。即 Q 輸出回至邏輯 0；非 Q 輸出變成邏輯 1。即使開關 S2 再返回其邏輯 0 位置；正反器仍然維持其原來狀態而不改變。

電路 4-19 單穩態可調脈波產生器

複振器用來作脈波產生器，有三種基本型態。即不穩定、單穩態、和雙穩態等。利用自激振盪 555 計時器製成的不穩定脈波產生器，在第 1 冊的電路 3-9 中已介紹。不穩定脈波產生器有高和低（邏輯 1 和邏輯 0）兩種輸出，它依電路常數決定的頻率，在兩種狀態之間連接改變。它不需要輸入信號；因為電路是自激振盪形式。

本電路介紹的是只有一種輸出階的單穩態脈波產生器。它在觸發脈波到達時，轉變成該狀態，維持於此狀態的時間，由電路常數決定。經

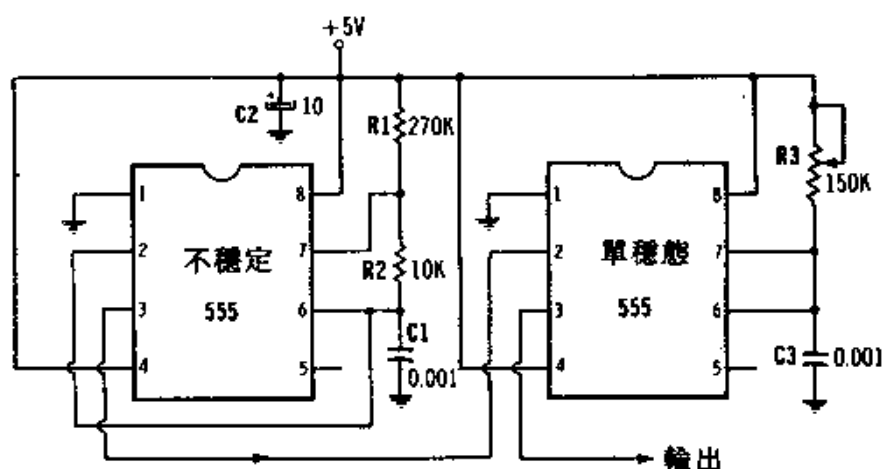


圖 4-47 單穩態可調脈波產生器。

過此時間常數後，它自動回復原來狀態，並停於該處等待下一個輸入脈波到達。

雙穩態複振器，或正反器，有兩個穩定態，它依脈波的觸發在兩個穩態之間改變。第 1 個脈波到達時，雙穩態電路轉換成狀態 1，它保持於此狀態，當第 2 個脈波出現時，輸出改變成狀態 2。第 3 個脈波出現時，輸出又交換回狀態 1，依此類推。這種雙穩態電路將於電路 4-20 中介紹。

圖 4-47 是電路 4-19 的電路圖，它的 555 不穩定脈波產生器供給脈波，觸發第 2 個連接成單穩態脈波產生器的 555 計時器。

不穩定複振器的操作頻率，由電阻 R_1 和 R_2 及電容器 C_1 決定。產生的負脈波延時，由電阻 R_1 和 R_2 決定。如果電阻 R_2 的數值比電阻 R_1 小很多時，負脈波延時即非常短。電容器 C_1 的數值改變時，責任週期仍然相同。所以如果電容器 C_1 改成數值為 $0.01 \mu F$ ，而電阻 R_1 和 R_2 仍然不變時，脈波責任週期維持相同。

不穩定複振器的第 3 腳負脈波，用來加於第 2 腳，觸發單穩態複振器。當脈波到達第 2 腳時，第 3 腳的單穩態複振器輸出變成正。此正脈波的延續時間，由電阻 R_3 和電容器 C_3 決定的時間常數來設定。

$$\text{延續時間 (秒)} = 1.1 \times R_3 \times C_3$$

其中電容量是法拉 (Farads)，電阻量是歐姆

爲了使 555 單穩態脈波產生器正常操作，其觸發脈波的延續時間，必須比最短的單穩態複振器產生的脈波還短。

圖 4-47 是合併的操作電路，脈波重複率由不穩定 555 脈波產生器的時間常數決定。其脈波延續時間由連接爲單穩態的 555 積體之時間常數設定。

製作圖 4-47 的電路，其輸出跨接示波器。觀察正脈波延續時間被電位計 R 3 改變的情況。脈波週期和頻率不變。

將不穩定電路的電容器 C 1 數值改成 $0.01 \mu\text{F}$ ，單穩態電路的電位計 R 3 改成 $1 \text{ M}\Omega$ 。操作頻率將變成約原來頻率的十分之一。電位計 R 3 的數值設定的越高，新頻率的脈波延續時間越長。

電路 4-20 J-K 雙穩態正反器

三種複振器基本形式（不穩定、單穩態、和雙穩態）在電路 4-19 中曾加以介紹。雙穩態電路有兩個穩定態。時鐘脈波出現時，輸出從一種狀態轉換到另一種狀態，再回原狀態。其波形關係顯示於圖 4-48。注意當第 1 個時鐘脈波到達時，Q 輸出從邏輯 0 變成邏輯 1。第 2 個時鐘脈波出現時，Q 輸出從邏輯 1 回到邏輯 0。第 3 個時鐘脈波出現時，Q 輸出又變成邏輯 1。如此繼續下去。故通常認爲，時鐘脈波使雙穩態電路在兩穩定態間跳動（Toggles）。

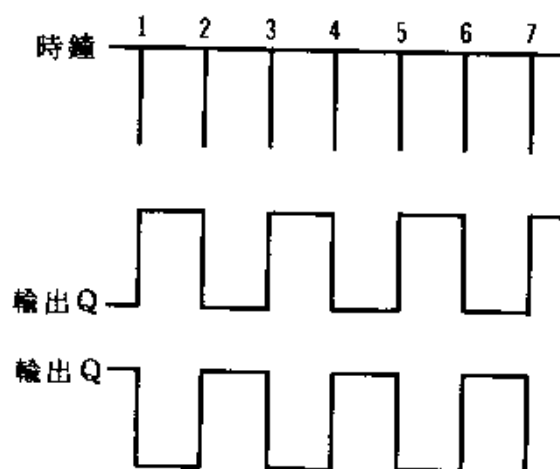


圖 4-48 基本雙穩態波形。

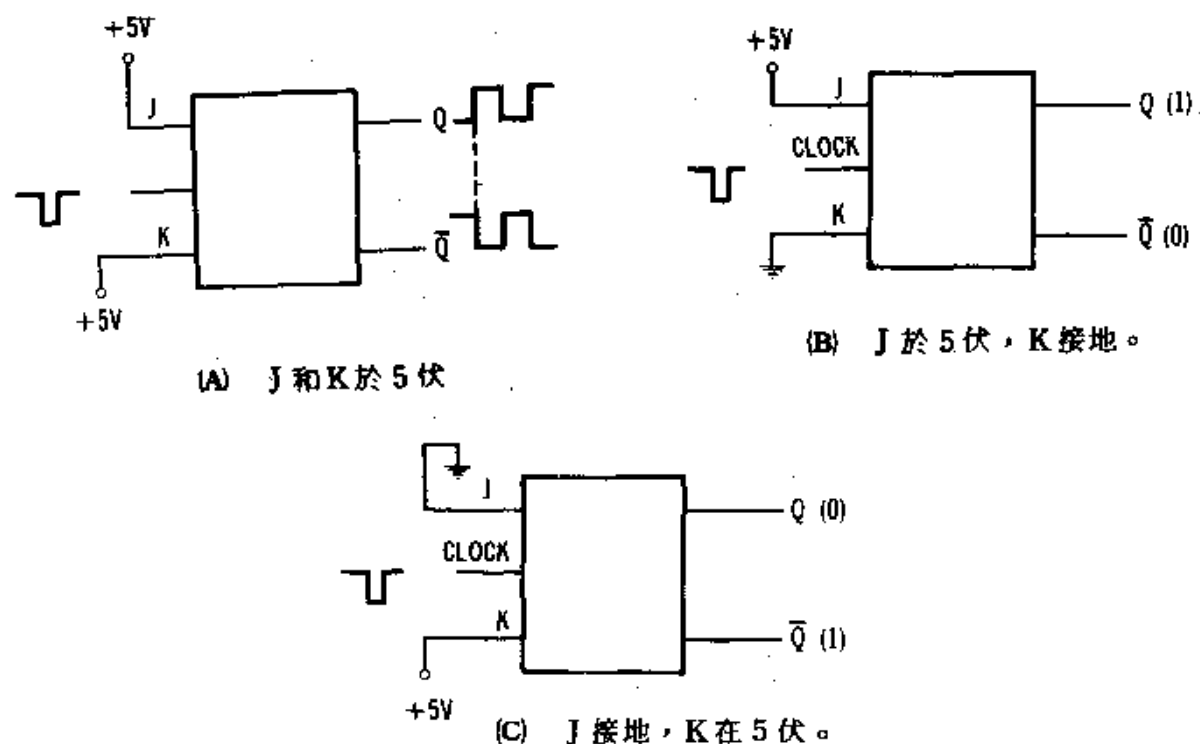


圖 4-48 J-K 雙穩態複振器的操作。

注意雙穩態複振器的 Q 和非 Q 輸出是互補的。也請注意此兩輸出是時鐘頻率的一半。因此雙穩態電路可以作為二進位計數器，或 2 至 1 頻率等分器。

J-K 雙穩態正反器的 J 和 K 接腳的操作影響，顯示於圖 4-49。圖 4-49 A 中，J 和 K 接腳連接於高電位（邏輯 1）。於是雙穩態反彈並於 Q 和非 Q 得到對應輸出。圖 4-49 B 中，J 接腳連接於邏輯 1，K 接腳為邏輯 0。此狀況第 1 個到達的時鐘脈波，將使 Q 輸出為邏輯 1，非 Q 輸出為邏輯 0。它保持於此狀態。加於 J 接腳的邏輯 1 轉換至 Q 輸出。非 Q 輸出則轉變成其相反邏輯狀態。

圖 4-49 C 中，J 接腳連接至邏輯 0，K 接腳至邏輯 1。此狀況時鐘變低電位時，將使 Q 輸出為邏輯 0。Q 輸出仍然與 J 輸入邏輯相同。圖 4-49 B 和 4-49 C 中，電路不反彈，第 1 個時鐘脈波變低電位時，輸出仍在置定狀況。如果兩個 J 和 K 接腳均連接至邏輯 0，時鐘將不影響電路操作。

圖 4-50 中，7473 雙穩態 J-K 正反器連接至 555 不穩定時鐘。計

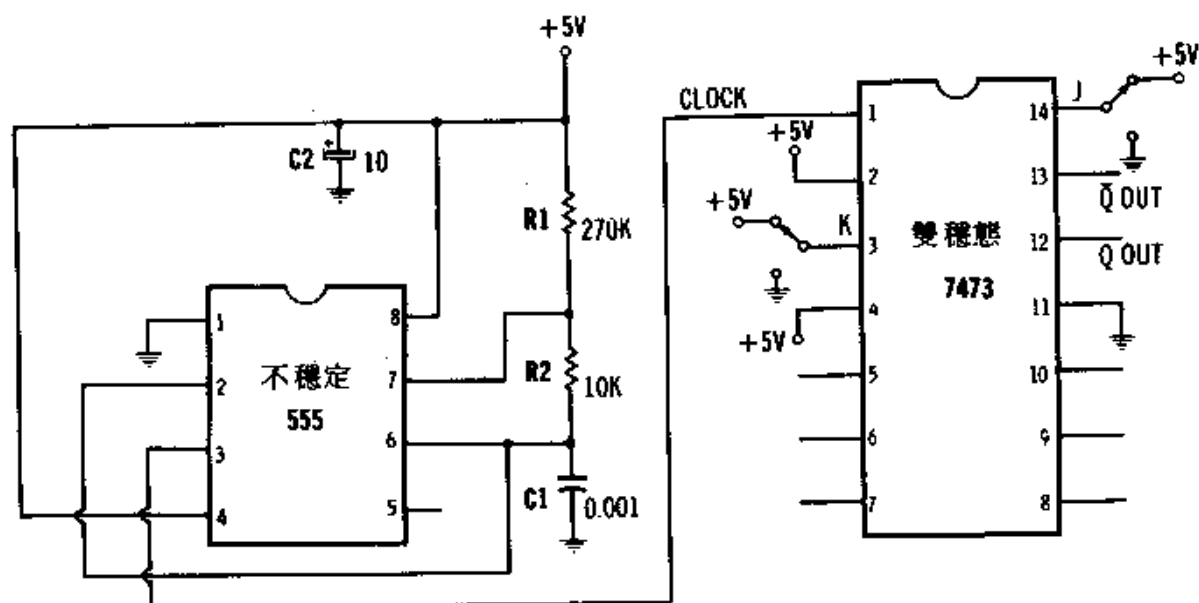


圖 4-50 雙穩態複振器。

時器輸出的負脈波，加於雙穩態 IC 的第 1 腳時鐘輸入。如圖所示，J 和 K 接腳均連接於邏輯 1。因此雙穩態電路在穩定態間跳彈，其輸出可將示波器連接至 Q 和非 Q 輸出觀察，輸出在第 12 和 13 接腳。

如有必要可用邏輯探針觀察輸入和輸出，此時電容器 C 1 應使用大數值者，例如 $10 \mu F$ 。

將 K 接腳連接至邏輯 0。注意 Q 輸出變至邏輯 1，並停留該處。非 Q 輸出設定於邏輯 0。將 J 接腳連接至邏輯 0，K 接腳至邏輯 1。此時 Q 輸出為邏輯 0，非 Q 輸出為邏輯 1。此種狀況下，J 邏輯轉送至 Q 輸出。

電路 4-21 D 類邊緣觸發正反器

D 類正反器是一種很有趣的電路，因為只有當時鐘脈波由低轉變成高電位（邏輯 0 至邏輯 1）時，加於 D 輸入的資料訊號方能轉移至 Q 輸出。圖 4-51 是一般類型的 D 類正反器。實際上，“D”是“延時”的意思，因為加於 D 輸入的資訊儲存於該處，當時鐘脈波擺幅變正時，方釋放至 Q 輸出。它也有一個非 Q 輸出，這是 Q 輸出的互補。正常操作時，置和清除接腳不連接，或接於邏輯 1（+5 伏）

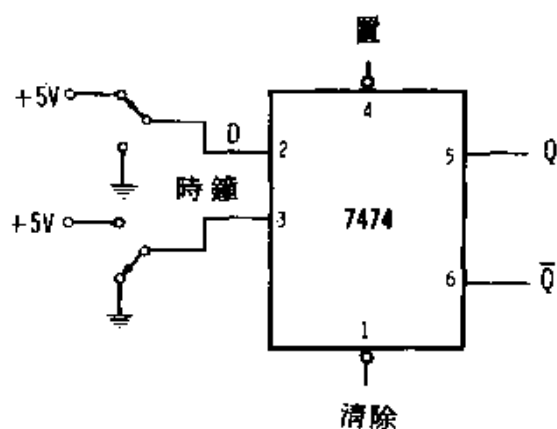


圖 4-51 基本D類正反器。

其操作可利用圖 4-51 的電路檢查。如果D輸入設定於邏輯 1，時鐘脈波瞬間從邏輯 0 改變至邏輯 1，輸出 5 將有邏輯 1，輸出 6 將有邏輯 0 信號。電路將保持此位準，不再受時鐘輸入邏輯設定的改變影響。

將輸入D置於邏輯 0。輸出Q和非Q均不改變，直到時鐘脈波由邏輯 0 改變成邏輯 1 時方改變。於是Q輸出將為邏輯 0，非Q輸出將為邏輯 1。輸出邏輯只有當時鐘脈波變正，或正前緣時，改變狀態，這點很重要。

當“清除”輸入連接至邏輯 0 時，Q輸出變成邏輯 0，非Q輸出變

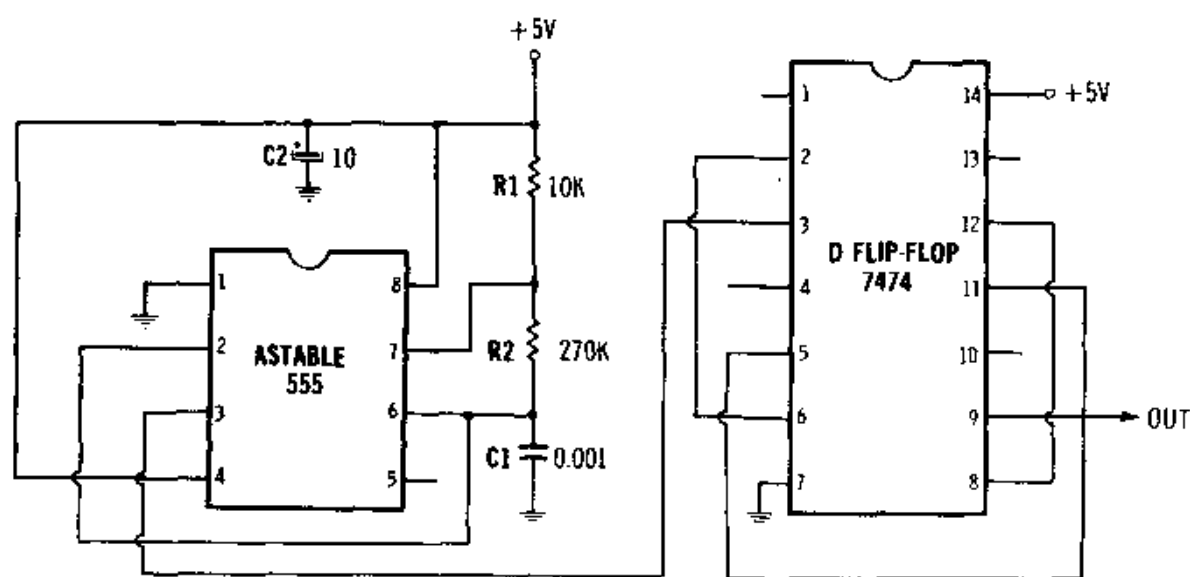


圖 4-52 雙穩態D類正反器。

成邏輯 1。相反的，當“置”輸入連接至邏輯 0 時，Q 輸出變成邏輯 1，非 Q 輸出為邏輯 0。

將非 Q 輸出和 D 輸入之間，連接一條回授線路時，此基本電路即連續在正和反之間跳動。每次時鐘脈波擺幅變正，於正前緣時，輸出端產生正或反的邏輯輸出。此種操作形式顯示於圖 4-52。

時鐘脈波來自不穩定式連接的 555 IC。注意此電路的電阻 R2 數值，高於電阻 R1 的數值。近似方波的第 3 腳輸出，加於 7474 D 類正反器的第 3 腳輸入。注意第 6 腳連接至第 2 腳，即是非 Q 輸出和 D 輸入之間的回授線路。電路操作後，觀察第 5 腳的輸出。注意此輸出是個方波，頻率是時鐘脈率的一半。

圖 4-52 的電路中，第 5 腳輸出連接至第 11 腳，這是安裝在同一個 IC 中的第 2 個 D 類正反器之時鐘輸入。第 2 個正反器的輸出於第 9 腳。其頻率是第 1 個正反器輸出頻率之半，及不穩定 555 輸出頻率的 4 分之 1，即其頻率除以 4。此兩正反器的功能，如同兩個串聯的分頻器。

電路 4-22 四工鎖定器和顯示器電路

正反器電路有兩個穩定態，Q 和非 Q，它們可以保持記憶，經允許 (enable) 動作時才釋放，此即為閘扣。TTL 7475 包含 4 個此種鎖定器，通常用於 BCD 編碼顯示電路。

如圖 4-53 所示，一塊晶片中包含 4 個此種鎖定器。它們是兩個一組的控制，邏輯信號加於允許接腳第 4 和 13 腳。我們利用左邊第 1 個鎖定器作為例子，說明其基本操作原理。第 5 腳是電源電壓，第 12 腳為接地。

第 1 個鎖定器由加於第 13 腳的允許邏輯控制。如圖所示，它經過開關 1 連接至邏輯 1。此種情況時，如果加於第 2 腳輸入 D 為邏輯 1，則第 16 腳的 Q 輸出為邏輯 1。第 1 腳的非 Q 輸出，則為互補邏輯 0。如果開關 2 設定於邏輯 0，Q 輸出亦隨之改變。即 Q 輸出將變為邏輯 0，非 Q 輸出為邏輯 1。實際上，出現於第 2 腳 D 輸入的任何邏輯，均亦將顯示於第 16 腳 Q 輸出。輸出隨輸入改變。

如果允許開關 S1 置於邏輯 0，則不論輸入開關 S2 轉變成邏輯 1

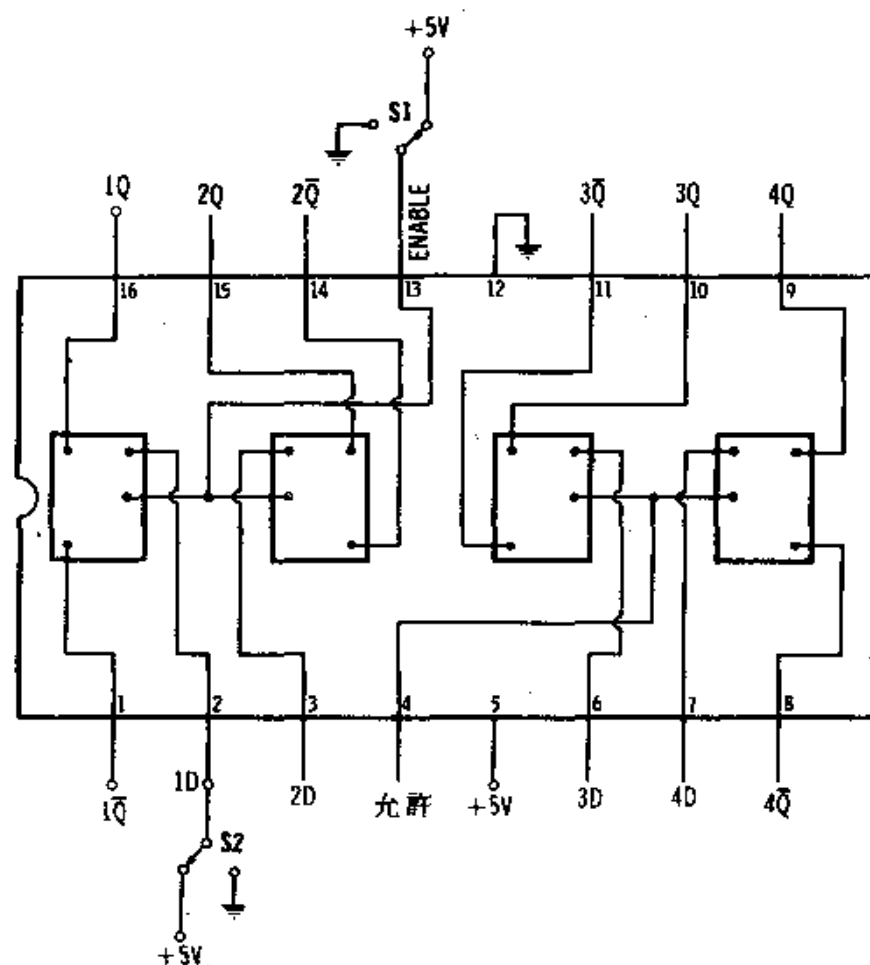


圖 4-53 7475 四工鎖定位。

或邏輯 0，第 16 腳的邏輯仍維持原狀。換句話說，當允許開關 S1 置於邏輯 0 時，邏輯輸出將保持記憶。當允許開關置於邏輯 0 時，Q 輸出可為邏輯 1 或邏輯 0，依其所處狀況而定。當允許開關 S1 回到邏輯 1 時，Q 輸出將跟隨加於 D 輸入的邏輯狀況而改變。

7475 作為四工鎖定位器時，兩個允許接腳第 4 和 13 連接在一起。BCD 碼的 DCBA 邏輯加在 D 輸入，第 2，3，6 和 7 腳。DCBA 輸出由第 16，15，10 和 9 腳取得。當邏輯 1 加在允許接腳時，輸出將隨輸入改變。當允許輸入置定於邏輯 0 時，顯示於輸出的 BCD 碼將鎖定，不再受 D 輸入的 BCD 碼改變的影響。

圖 4-54 顯示一個 7 字段顯示器，和 7475 鎖定位器連接於 7490 計

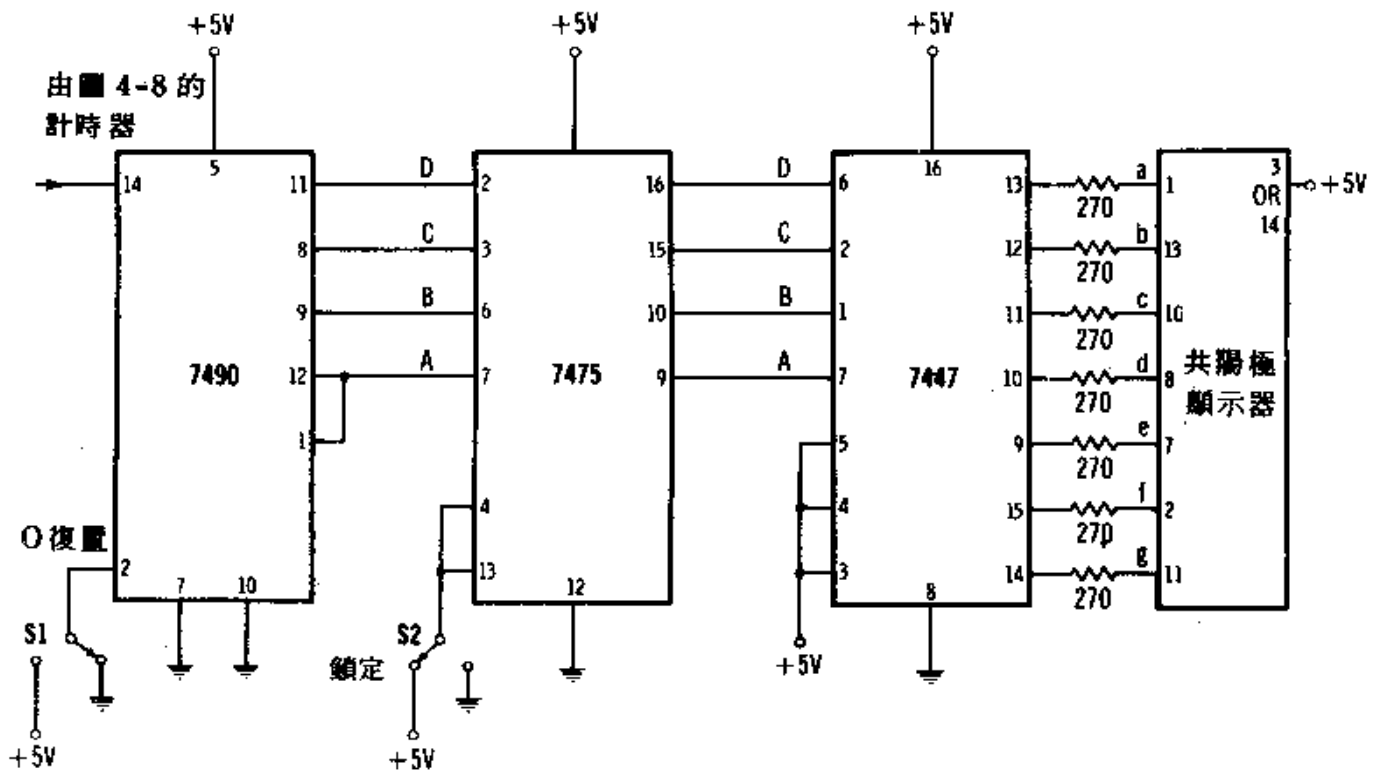


圖 4-54 連接於顯示器電路中的 7475 鎖定期。

數器及 7447 驅動器之間的電路。注意計數器的 B C D 輸出，連接至 7475 鎖定期器的 D 輸入。7475 的 B C D, Q 輸出，加於 7447 解碼器 / 驅動器的輸入接腳。允許接腳第 4 和 13，連接至鎖定開關 S2。

為觀察鎖定期器和顯示器電路的操作狀態，將圖 4-8 的通用時鐘之計時器第 3 腳輸出和脈波產生器，連接第 14 腳的輸入。555 電路 (圖 4-8) 中，計時電容器 C1 使用 $1\ \mu\text{F}$ 者。如圖 4-54 所示，將復置開關 S1 置於邏輯 0，鎖定開關 S2 置於邏輯 1。使用電路操作，注意 7 字段顯示器得依計數次序，由 0 轉變至 9。

鎖定開關 S2 置於邏輯 0。注意顯示器即鎖定於鎖定期器置於邏輯 0 時的數字。當鎖定開關再置回邏輯 1 時，計數操作立刻再開始。如果細心操作鎖定開關，則可在 0 至 9 的任何特定數字時，使顯示器停止。

計時器電路中，將 C1 改成 $0.1\ \mu\text{F}$ 電容器。注意顯示器速度的改變。此時欲將鎖定開關停止於特定數字，即非常不容易。實際的計時器

脈波頻率非常高，鎖定功能由加於 7475 四工鎖定器第 4 和 13 接腳的鎖定脈波完成。觀察後，將 555 電路的計時電容器，再換回 $1\ \mu\text{F}$ 者。

當計數率較慢時，鎖定操作的功能比較容易瞭解。可將圖 4-8 中，通用時鐘和脈波產生器的第 2 個計數器輸出（第 12 腳），連接至圖 4-54 的第 14 腳輸入。由於此時的時鐘率除以 100，計數很慢，故較容易作邏輯測量。當顯示器出現數字 7 時，將鎖定開關 S 2 置於邏輯 0。如此可將 7475 的輸出，鎖定於 BCD 碼的數字 7。利用邏輯探針測量出現於 7475 鎖定器第 16，15，10 和 9 腳的邏輯位準次序。二進位碼應該是 0111。這就是數字 7 的 BCD 碼。

現在檢查輸入第 2，3，6 和 7 腳的 BCD 邏輯。如果你測量的速度夠快，輸入碼仍然是 0111，否則即改變成 1000，即數字 8。等 45 秒後，再作一次輸入測量。輸入此時已進至另一個數字。測量第 16，15，10 和 9 腳的輸出邏輯位準。它們仍然是 0111，即數字 7。這些測量顯示，四工鎖定器能保持其輸出特定數字的 BCD 碼之記憶。輸入碼繼續改變，但是輸出碼維持不變。

將鎖定開關 S 2 放回邏輯 1。計數器又開始計數。計數次序可以從 0 至 9 之間任何數字開始。計數器，計算機，或其他數位顯示器，通常必須由計數 0 重新開始。此功能可在 7490 輸入計數器（圖 4-54）中，連接一個復置開關 S 1 達成。當顯示器出現數字 4 時，將置定開關 S 2 放於邏輯 0，使 7475 門扣於數字 4。作完此動作後，立刻將復置開關 S 1 置於邏輯 1。檢查 7475 的輸出和輸入邏輯。輸出讀數應為 0100；輸入為 0000。BCD 碼的 0000 就是 0。

將鎖定開關 S 2 放回邏輯 1。注意顯示器的讀數是 0。將復置開關 S 1 放回邏輯 0。正常計數此時又開始，由 0 開始。計算機或其他類型計數器，這些動作發生的非常快，開關 S 1 和 S 2 以脈波改變，於適當時間內，在邏輯 1 和邏輯 0 之間作正確改變。這些脈波通常稱為鎖定脈波，和零復置脈波。

電路 4-23 16 進位 TTL 顯示器

二進位系統的數字，僅由兩個數位；0 和 1 代表。十進位系統中，

任何數字可由 10 個數位表示，即 0, 1, 2, 3, 4, 5, 6, 7, 8 和 9。二進位系統的根是 2，十進位系統的根是 10。16 進位系統的根是 16。因此 16 進位數字 196，寫成 196。表示的 10 進位數字是：

$$\begin{array}{rcc} 256s & 16s & 1s \\ 1 & 9 & 6 \\ (1 \times 256) + (9 \times 16) + (6 \times 1) = 406 \end{array}$$

當然 16 進位系統必須有 16 個不同的數位或符號。數位 0 到 9 是不可少的，而 10 進位數字的 10, 11, 12, 13, 14 和 15，則以英文字母 A, B, C, D, E 和 F 表示。表 4-1 是 10 進位數字 1 至 15，分別以二進位，十進位，和 16 進位表示的例子。因為 16 進位系統是以 16 除，故可以使用一個除以 16 的計數器，和一個 7 字段顯示器，表示 16 進位次序的 16 個不同數位和符號。字母 A, B, C, D, E 和 F，不是用原來字形顯示，而是以顯示於 7 字段顯示器的符號，表示這些字母。表 4-2 即是它的符號表。

圖 4-55 中的 7493 電路，取代圖 4-54 中的 7490 十進位計數器電路。注意其實際電路相同，只要直接代換即可。將 7490 拆下，換上 7493。第 2 腳現在是連接在邏輯 0（接地）。

將通用信號產生器中第 1 個計數器的第 12 腳輸出（圖 4-8），連接至 7493 計數器的第 14 腳輸入（圖 4-55）。555 電路中使用 $1\mu\text{F}$ 計時電容器。將顯示器系統操作，計數率很低，故可觀察每個符號。注意數字 9 以後顯示的符號，將它們與表 4-2 比較。字母以特殊字段顯示。

16 至 1 計數器的操作，可用示波器檢查。將 555 計時器電路的電容器，以 $0.00\mu\text{F}$ 取代。將第 3 腳輸出直接連接至 7493 計數器的第 14 腳。調節示波器顯示 16 個波形。現在觀察計數器第 12 腳的輸出。出現的是一個方波，表示除以 16 的結果。

電路 4-24 BCD 十分之一解碼器

BCD 10 分之一解碼器有 10 進位數字 0 至 9 的 10 種各別輸出。當其輸入端加上特定的 BCD 碼數字時，對應輸出接腳變成邏輯 0。

DCBA輸入在第12, 13, 14和15腳, 如圖4-56所示。

如果所加的BCD信號是0101, 等於10進位數字5。結果在第6腳出現遞選0輸出。其他各輸出仍為邏輯1。如果輸入BCD碼為0110, 10進位數字為6, 第7腳產生邏輯0輸出。其他各輸出仍然為邏輯1。

圖4-56中, BCD碼信號由7490計數器供給。此計數器則由圖4-8的計時器輸出所驅動。555計時電路的電容器使用 $0.001\mu\text{F}$ 者。將其第3腳連接至7490的第14腳輸入。

利用示波器觀察從第1腳至第7腳, 和第9至11腳的各輸出。各輸出端應顯示為短的負脈波。但是每次只有一個負脈波出現在一個輸出。使用有觸發掃描和雙軌跡功能的示波器, 作此觀察比較理想。

如果沒有現成的示波器, 仍然可以觀察解碼器的操作, 將圖4-8中555電路的計時電容器更換成 $1\mu\text{F}$ 者, 以較低的BCD信號改變率加於7442的輸入。將計時器/產生器的第2計數器的第12腳輸出, 連接到7490的第14腳輸入。

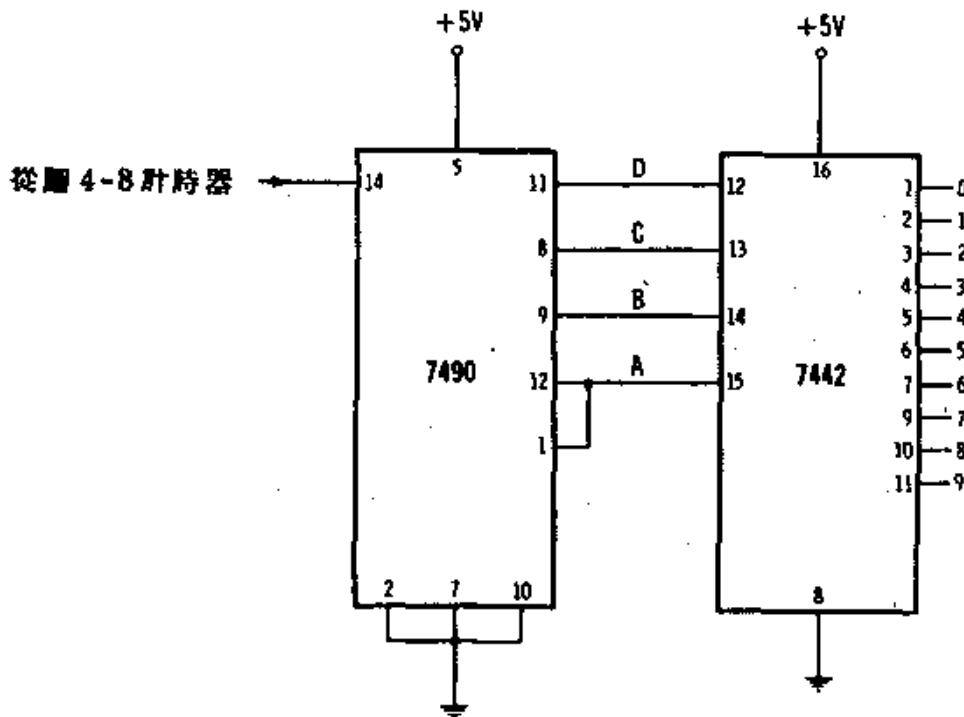


圖4-56 BCD十分之1解碼器電路。

使用邏輯探針檢查加於 7442 第 12, 13, 14 和 15 腳的 B C D 信號。B C D 碼代表的 10 進位數位是多少？使用邏輯探針檢查對應於該特定數字的接腳是否等於邏輯 0。你會發覺其他各輸出為邏輯 1。你可利用邏輯探針一步一步去檢查，因為 7442 輸入端 B C D 碼的改變很慢。

你也可以製作一個圖 4-57 的 L E D 指示器，顯示解碼器的操作功能。各輸出接腳連接至 10 個 L E D 的陰極。L E D 的陽極全部接在一起，經過 390 Ω 電阻，連接至電源電壓。它只需要一個電阻，因為每次只有一個 L E D 點亮。

圖 4-8 的 555 電路，使用 1 μ F 計時電容器。將第 3 腳輸出連接至 7490 的第 14 腳輸入。注意此時燈以 0 至 9 的次序點亮，因為 7442 輸入 B C D 碼依照計時器第 14 腳的時鐘脈波而改變。

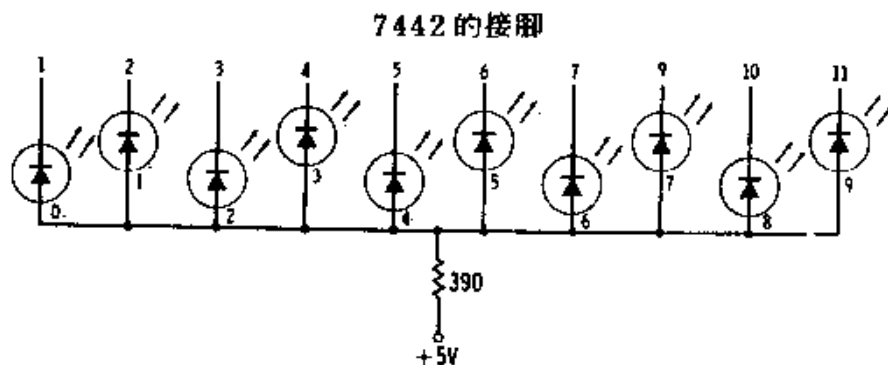


圖 4-57 使用於解碼器的順序顯示電路。

欲減慢 L E D 點亮的頻率，可將第 1 計數器（圖 4-8）的第 12 腳輸出，連接至 7490 的第 14 腳輸入（圖 4-56）。此時每個 L E D 點亮的時間約為原來的 10 倍，然後再換至下一個 L E D。

電路 4-25 8 數元位移記錄器

位移記錄器可以作為一種暫時儲存裝置。圖 4-58 的 8 數元 74164 例子裏，資料以順序或串入方式，加於第 1 腳。然後它經過一連串正反器，作總共 8 次的位移。因此串入形式加於第 1 腳的 8 數元資訊，以 8 數元字作儲存，而以並聯形式呈現在第 3 至 6 腳，和 10 至 13 腳輸出。因此 74164 稱為串入和並出記錄器。電腦和微處理機使用的記錄器，有 4 種主要形式。除了串入和並出之外，尚有串入串出，並入串出，和

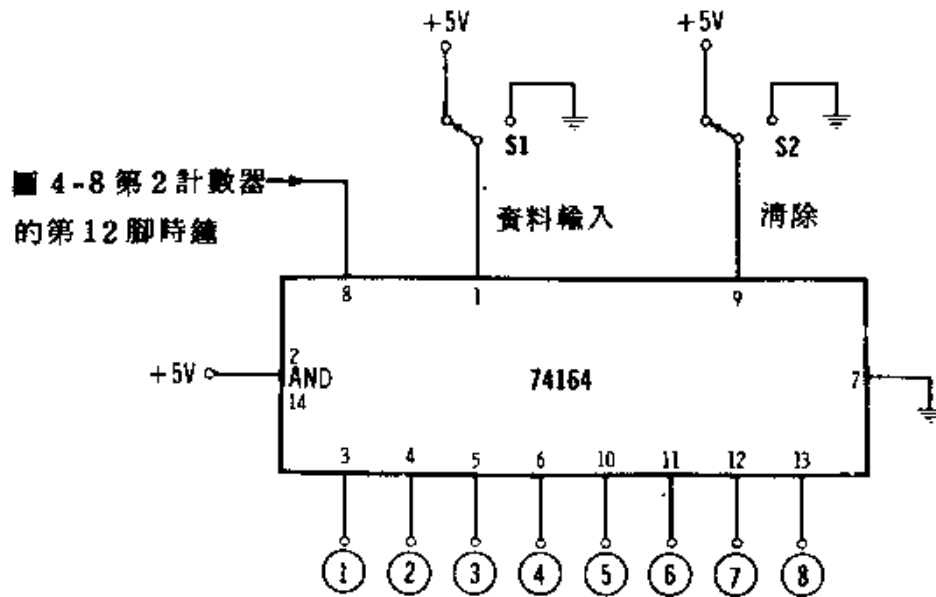


圖 4-58 位移記錄器電路。

並入並出等三種形式。

74164 的兩個資料輸入在第 1 和 2 腳。當一個接腳連接至邏輯 1 時，另一個接腳即可動作。圖 4-58 的第 2 腳連接至電源電壓。資料加於第 1 腳，可為邏輯 1 或邏輯 0，依開關 S1 的位置而定。當加於第 8 腳的時鐘脈波由邏輯 0 轉換至邏輯 1 時，資料產生轉移。當第 9 腳的清除開關 S2 置於邏輯 1 時，電路可以動作。只要此開關 S2 瞬間連接至邏輯 0，所有 8 數元輸出均清除，並回至邏輯 0。

記錄器的操作可用邏輯探針檢查，同時將圖 4-8 的時鐘和通用產生器的第 2 個計數器之第 12 腳輸出，加於第 8 腳，此信號是非常慢的時鐘脈波。555 電路使用 $1\ \mu\text{F}$ 計時電容器。此慢時鐘信號，使你有充足的時間，測量 8 個輸出中每個輸出的邏輯讀數。

製作此電路，並將時鐘脈波加於第 8 腳。將開關 S1 置於邏輯 1。將開關 S2 瞬間連接至邏輯 0（接地），再回到邏輯 1。檢查位移記錄器第 3 腳的邏輯，應該是邏輯 0。但是如果等到時鐘動作時，它將逐漸改變至邏輯 1。現在將邏輯探針轉移至第 4 腳，它將是邏輯 0。但是在下一個時鐘脈波到達時，它將位移成邏輯 1。現在第 3 和第 4 腳輸出為邏輯 1。將邏輯探針轉移至第 5 腳，它立刻改變成邏輯 1。以此種形式

，加於第1腳的邏輯1資料，可從第3腳走至第13腳，直至8個輸出均為邏輯1為止。

將開關S1置於邏輯0。注意8個輸出的讀數均為邏輯1。將開關S2瞬間關閉至邏輯0，然後立刻轉回邏輯1。利用邏輯探針檢查8個輸出，此時應該均為邏輯0，表示記錄器已清除。

開關S1設定在邏輯1，保持該狀態直到第3腳輸出為邏輯1為止。當第3腳顯示邏輯1時，立刻將資料輸入開關置於邏輯0。現在將邏輯探針移至第4腳，等待邏輯1出現。檢查完畢後再回頭檢查第3腳的邏輯，它應該是0，因為開關S1設定於邏輯0，沒有額外邏輯1形式出現。檢查第5腳的邏輯，它將變成邏輯1。第3腳和4腳的邏輯是0。以此種形式，一個邏輯1信號可以位移過所有路程走到第13腳。然後它在該處消失，所有輸出均變回邏輯0。

實際操作時，位移記錄器第1腳的資料，是在邏輯0和邏輯1之間連續改變，因此邏輯0和邏輯1在8個輸出中，以各種不同排列形式出現。信號連續改變，一次有一個輸出，且記錄器隨輸入時鐘級進。如果時鐘停止，位移記錄器和輸出均保持該狀況，並不再移位。你可將幾個邏輯1送進記錄器，然後關掉時鐘，作此種檢查。注意此時資料在記錄器中沒有位移。當時鐘信號重新加上時，記錄器再開關位移。

將圖4-8第1個計數器的第12腳輸出，連接至74164的第8腳，然後追蹤記錄器的高和低狀態。從開關側拆除+5伏電源後，將圖4-8第2計數器的第12腳輸出，轉接至74164的第1腳。現在如果利用邏輯探針檢查8個輸出，可注意到沿著記錄器有邏輯0和邏輯1的移動。此時脈波在記錄器內操作，不必再使用開關。與前述相同，當時鐘脈波移除時，邏輯狀態即凍結在該瞬間。

電路4-26 雙電壓控制複振器

Motorola的MTTL MC 4024 積體電路，由兩個獨立的電壓控制複振器及輸出緩衝器組成。各振盪器有各自的操作電源電壓接腳和接地腳，可個別或聯合操作（圖4-59）。即使只使用一個振盪器，第5，7和9腳均應接地。

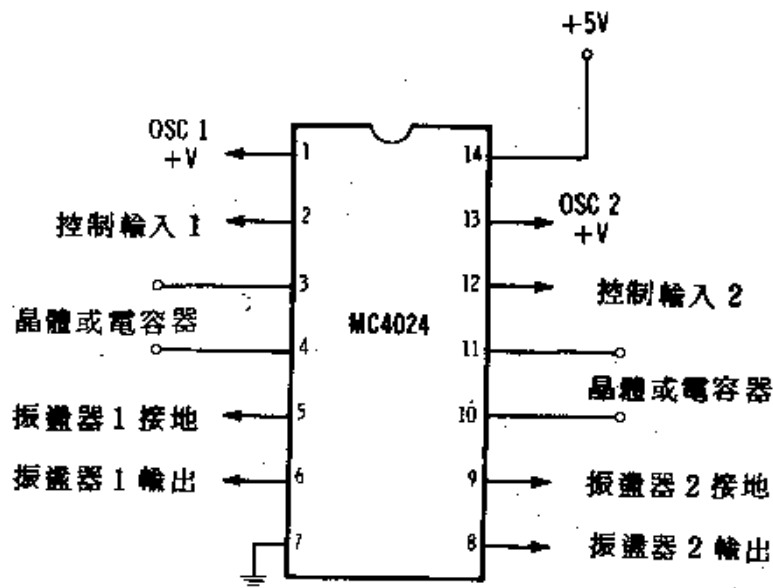


圖 4-59 MC4024 雙振盪器電路的接腳圖。

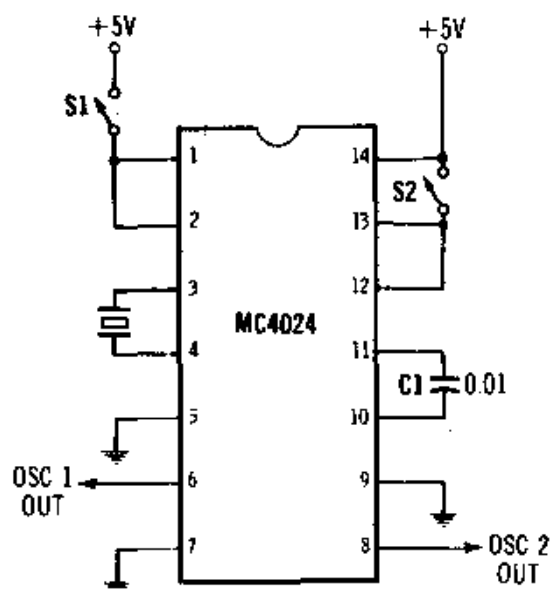
振盪器 1 的操作頻率，由第 3 和 4 腳之間的電容器數值決定；振盪器 2 的操作頻率，則由第 10 和 11 腳之間的電容器數值決定。如果需要固定頻率的穩定操作，電容器可用振盪晶體取代。晶體控制的頻率範圍在 3 MHz 和 15 MHz 之間。

利用決定頻率電容器的數值改變，可得到較大的操作頻率範圍。當 MC4024 作自激振盪操作時，控制輸入第 2 和 12 腳的控制電壓在 1 到 5 伏之間，可使輸出頻率在 3.5 至 1 倍之間改變。振盪器 1 的輸出在第 6 腳，振盪器 2 的輸出在第 8 腳。

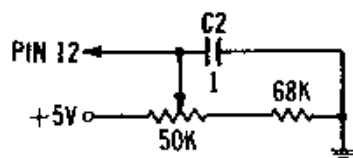
圖 4-60 A 是實際的兩個振盪器電路。振盪器 1 是晶體控制，振盪器 2 為自激振盪，其頻率由電容器 C1 決定。兩個振盪器的開和關，可分別由開關 S1 和 S2 控制。如果振盪器不要由電壓控制，控制接腳第 2 和 12 腳，連接至電源電壓。

筆者的晶體控制電路使用一個寬頻率範圍的晶體，頻率可從 3 MHz。振盪器 2 在更寬的頻率範圍內操作，使用的電容器數值可低至 47 pF，或高至 470 μ F。兩個振盪器也可同時以晶體控制或自激振盪方式操作。

圖 4-60 B 是一個電壓控制頻率操作的簡單電路。第 12 腳由電源



(A) 基本電路



(B) 電壓控制操作電路

圖 4-25 雙振盪器電路接線圖。

電壓處拆下，連接至電位計的支臂經一個濾波電容器接地。使用此簡單電路，頻率範圍可高於 3 倍。

電路 4-27 4 數元加法電路

TTL 7483 積體電路（圖 4-61）可接收兩個 4 數元 B C D 輸入，輸出的是兩個 B C D 數字的和。例如，A 段的 B C D 輸入是 0010，B 段的輸入是 0100，則 B C D 輸出為 0110。它即等 2 加 4，得到和為

表 4-3 BCD碼至15

數字	DCBA	數字	DCBA
0	0000	8	1000
1	0001	9	1001
2	0010	10	1010
3	0011	11	1011
4	0100	12	1100
5	0101	13	1101
6	0110	14	1110
7	0111	15	1111

6。最高的輸出是 111，即 15 ($8 + 4 + 2 + 1$)。表 4-3 是計數由 0 至 15 的 DCBA 數值。

圖 4-61 中，B 段輸入的 BCD 碼，可利用相關的開關配合組成。圖上所示為數字 3 (0010)。A 段的輸入由 7490 計數器而來，即由

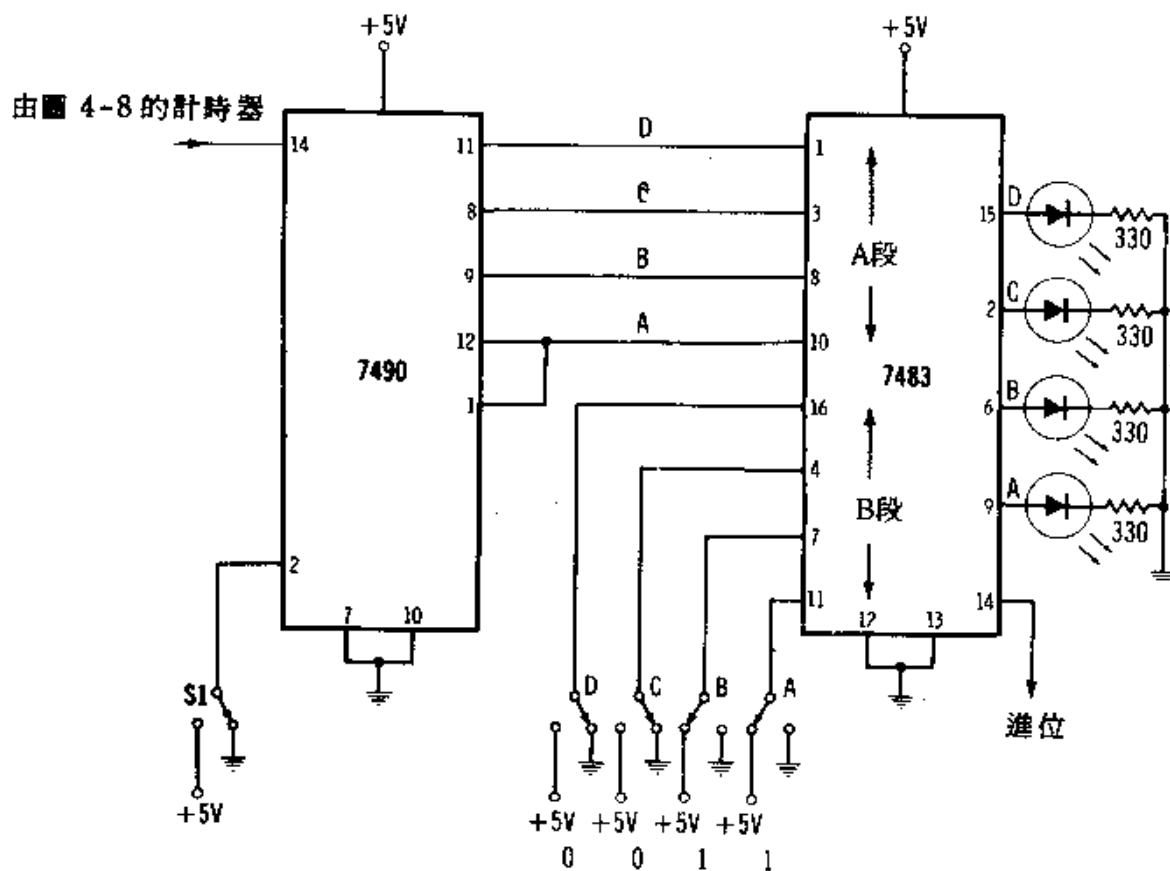


圖 4-61 加法器電路。

圖 4-8 的信號產生器驅動。555 電路中電容器使用 $1\ \mu\text{F}$ 者。

圖 4-8 中，第 2 個計數器的第 12 腳，連接至圖 4-61 中 7490 計數器的輸入第 14 腳。此種安排的電路，計數非常慢，可以利用邏輯探針作各接腳的狀態測量。

圖 4-61 中，輸出連接 4 個 LED，可對 4 數元輸出 DCBA 作顯示指示。記住，7490 計數器的附帶開關 S1，瞬間閉路至邏輯 1，然後回到邏輯 0，即可將計數器回至 0。

以開關狀態設定輸入碼。電源加至電路，並以開關 S1 使電路復置為 0。檢查 7483 的輸出邏輯。它應該是 0011，表示 $3 + 0 = 3$ 。LED B 和 LED A 應該亮。經過一段時間後，A 段輸入變成 0001，它與 B 段的 3 加起來，得到輸出是 0100，或數字 4。此時 LED 4 應該開亮。

計數和加法依次序延續下去，輸出為兩個輸入之和。每加一次時，以邏輯探針驗證兩輸入和輸出的邏輯。

檢查第 14 腳的進位位準，它應該是邏輯 0。只有在和超過 15 時，進位輸出端才顯示為邏輯 1。如果要算到較高的數字，計數器可再增加數級加法電路。

圖 4-61 的電路中，輸出端能顯示的最高計數是多少？能加至 A 段的最高數字是 9，這是 7490 的 BCD 輸出。加於 B 的輸入是 3。所以總數是 12。它的 BCD 輸出表示為 1100。此計數之後，A 段輸入將回至 0，輸出計數又變回 3（0011），這是加在 B 段的數字。

將 B 段的開關重新設定，得到數字為 10 的 BCD 碼。DCBA 設定為 1010。將開關 S1 瞬間連接至邏輯 1，然後回到邏輯 0，使 7490 計數器的輸出復置為 0。注意，此時的輸出計數應該是 1010，與 B 段的輸入相同。

令計數開始，並檢查第 14 腳的邏輯。當加於 A 段的輸入數字為 5 時，和為 15，輸出邏輯是 1111，所有 LED 均亮。第 14 腳的邏輯輸出應該是 0。注意，當下一個計數到達時，所有的 LED 均關熄，且進位輸出端是邏輯 1。進位輸出繼續保持為邏輯 1，直到 7490 計數輸入以開關 S1 復置為 0 為止。

電路 4-28 4 數元大小比較器

TTL 7485 積體電路有兩個 4 數元輸入；A 段和 B 段，如圖 4-62 所示。A 段的 B C D 碼邏輯，加於第 15, 13, 12 和 10 腳。B 段的 B C D 碼信號是加於第 1, 14, 11 和 9 腳。輸出接腳為第 5, 6 和 7 腳，依 A 輸入大於 B，等於 B，或小於 B 而定。輸出以邏輯 1 狀態表示。如果數字 5 (0101) 同時出現在 A 段和 B 段的輸入端，則第 6 腳為邏輯 1。第 5 和 7 腳的位準為邏輯 0。如果數字 8 (1000) 加於 A 段輸入，數字 (0110) 加於 B 段輸入，因為 A 大於 B，故第 5 腳的輸出是邏輯 1。第 6 腳和第 7 腳均為邏輯 0。

如圖 4-62 所示，比較器的操作可用 3 個 LED 和 1 個 7490 計數器顯示。將圖 4-8 中計時器的輸出第 3 腳，連接到 7490 計數器的第 14 腳輸入。555 電路的計時電容器使用 $1\ \mu\text{F}$ 者。以 7485 中 B 段附帶的開關，將數字 4 加於 B 段。連接方式如電路圖所示，B C D 數值是 0100。

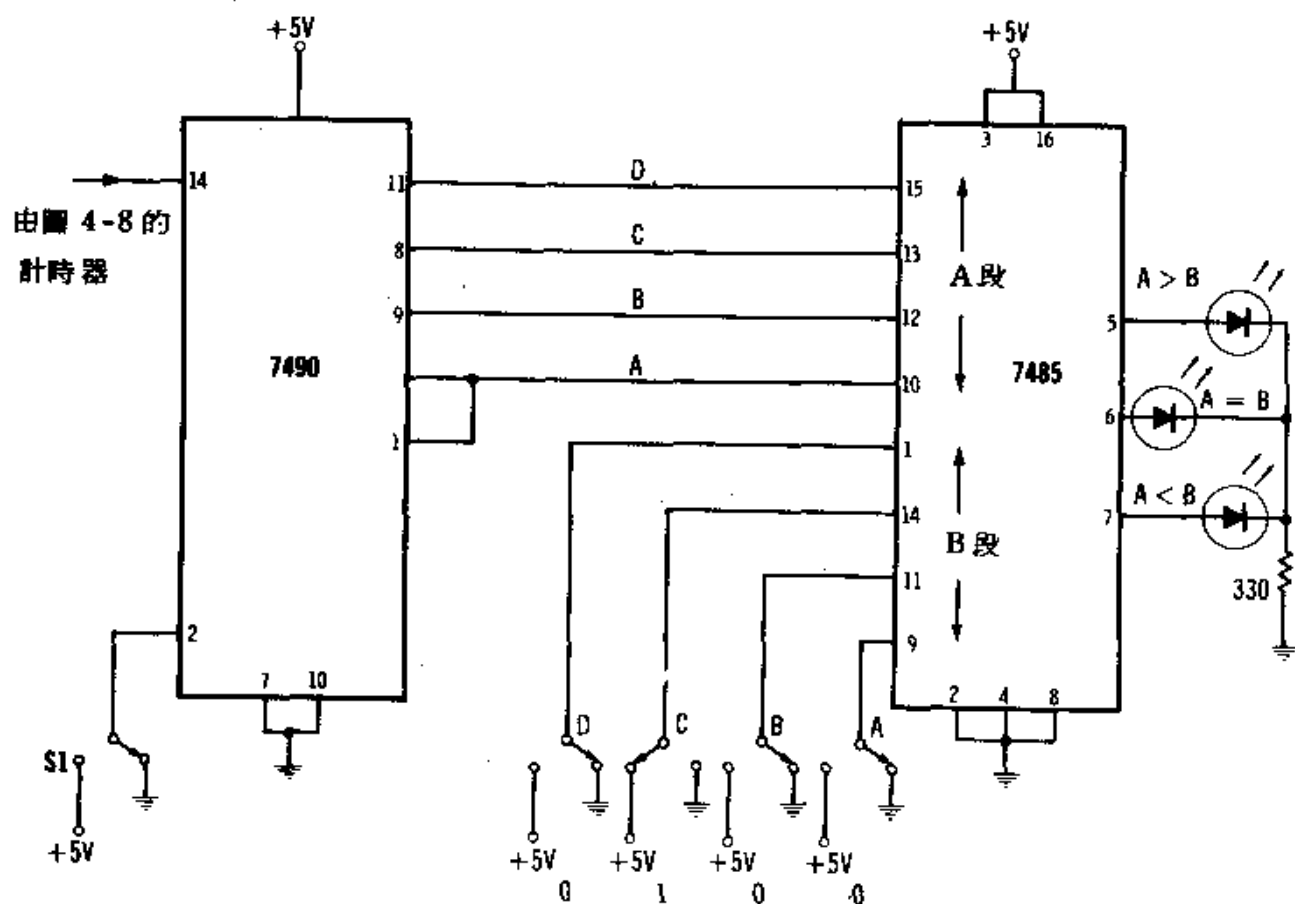


圖 4-62 比較器電路。

將電源加於電路，觀察輸出的3個LED。注意，第6腳連接之LED亮的時間，比第5和7腳短很多。這是因為只有A段輸入BCD碼等於數字4時，第6腳輸出LED才亮。

如果將圖4-8計時器中第2個計數器的第12腳輸出，連接至圖4-62計數器的第14腳，則操作頻率可慢下來，而能以邏輯探針作測量。將7490計數器第2腳的開關S1，瞬間連接至邏輯1（+5伏），則7490計數器輸出可復置為0。此時檢查7485第15，13，12和10腳的邏輯，它應該是0000。因為這個數字比B段輸入數字低，故輸出第7腳出現邏輯1。第5腳和第7腳的邏輯位準此時為0。

第7腳的LED應該亮。在計數器輸出至比較器A段的輸入，BCD碼數字為1，2和3時，此LED維持亮。當7490輸出BCD碼為數字4（0100）時，此兩數字相等。第6腳LED應亮，邏輯位準為1，第5和7腳為邏輯0。利用邏輯探針檢查其邏輯狀態。當加於A段輸入的BCD數字大於4時，邏輯1隨之轉移至第5腳的輸出。

將B段利用對應的邏輯開關，復置於其他數字，再檢查其操作狀態。A段的輸入計數由0開始，將開關S1瞬間連接至邏輯1，然後再回至邏輯0，即可將其復置。

電路4-29 開集極NAND閘

開集極NAND閘，例如7401的真值表與普通NAND閘相同。但是它的每個輸出是開路，且電路不完全，輸出和電源電壓之間需連接一個升壓電阻。參考圖4-63A。此種連接除非A和B輸入均為邏輯0，否則輸出為邏輯1。任何其他種輸入組合方式，輸出均為邏輯1。只有當A和B輸入均為邏輯1時，才能將輸入降為邏輯0。

開集極電路的優點是，它的許多輸出可以並聯，產生其他邏輯組合。圖4-63B是這樣的電路。注意，四工7401積體的4個輸出（第1，4，10和13腳），連結在一起後接至升壓電阻R1。所有輸入狀況，除非一組的兩個輸入或幾個輸入對連接至邏輯1，否則共同輸出均為邏輯1。例如，如果A和B輸入連接至邏輯1，輸出將為邏輯0。即當（A和B）或（C和D）或（E和F）或（G和H）為邏輯1時，輸出

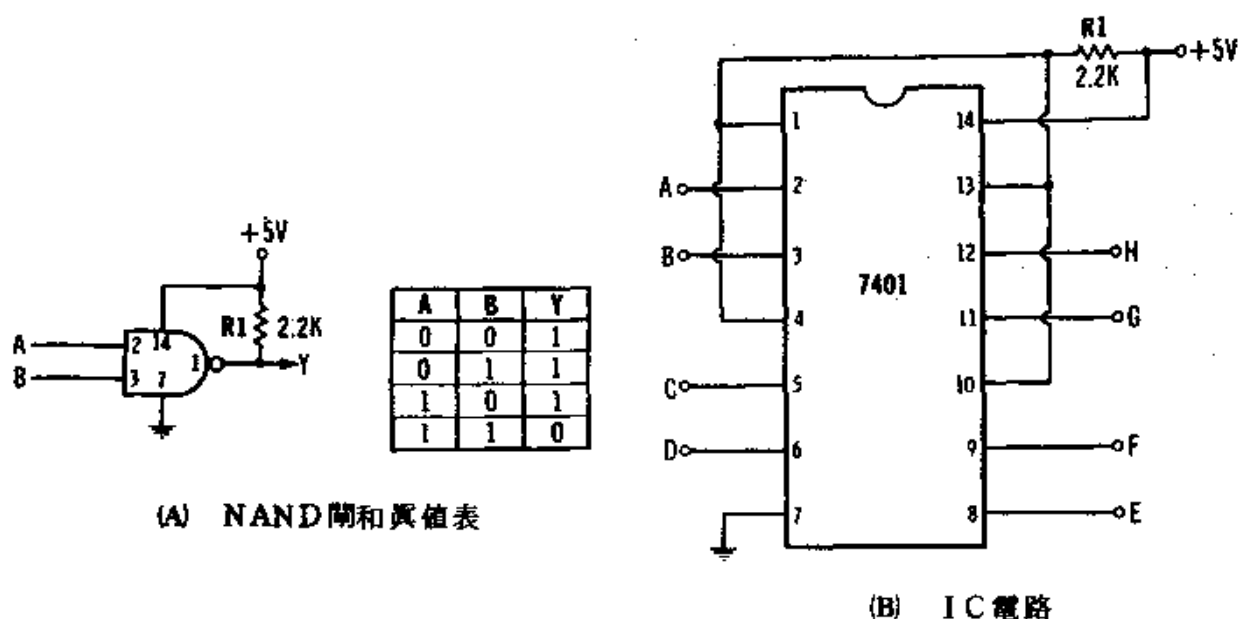


圖 4-63 使用開集極 NAND 閘連接的 OR 電路。

為邏輯 0。

普通型閘的輸出聯結在一起時，輸出邏輯可以確定，因為它可將閘由 0 變成 1，或由 1 變成 0。但是此種聯結需要較大的電源電壓。開集極電路也可連結反相器或其他類型閘，它們並聯後可設定其他邏輯功能。

為檢查開集極電路操作，可製作一個圖 4-63 A 所示的簡單電路。將 A 和 B 輸入連接至邏輯 0。檢查輸出第 1 腳的邏輯。它應該依照 NAND 真值表為邏輯 1。暫時拆除電阻 R1。再檢查輸出第 1 腳的邏輯。因為連接為開路，它不是邏輯 1，也不是邏輯 0。將電阻 R1 放回。於第 2 和 3 腳檢查另外 3 種邏輯組合，以驗證真值表。注意，當 A 和 B 輸入均為邏輯 1 時，輸出應降為邏輯 0。

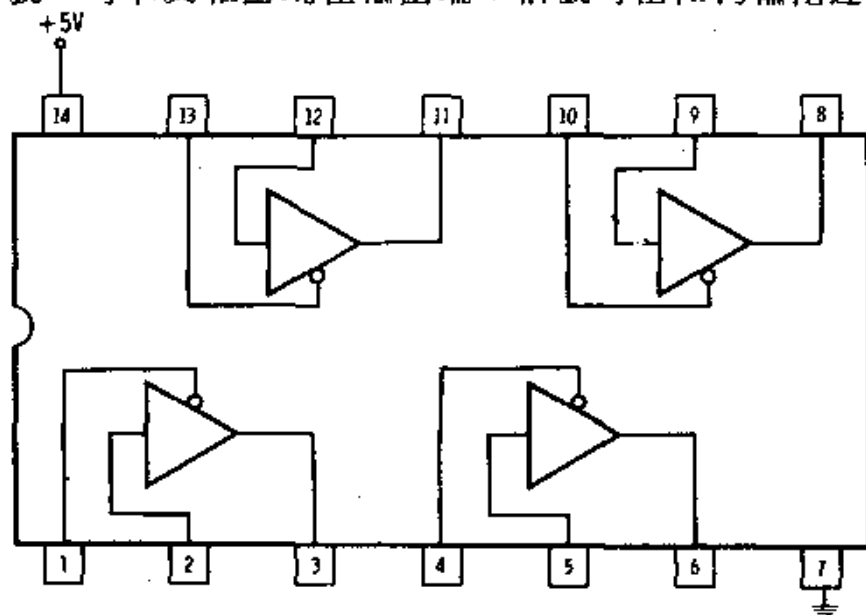
將圖 4-63 B 電路中，所有輸出均聯結在一起。此種連結線路稱為“排線”(Buss line)。將所有輸入 (A, B, C, D, E, F, G 和 H) 連接至邏輯 0 (接地)。輸出將顯示為邏輯 1。拆除電阻 R1，再檢查輸出邏輯。它不是 1，也不是 0。將升壓電阻放回。

試其他不同輸入的邏輯 0 和邏輯 1 組合。注意，邏輯 0 的出現，只有在輸入對 (A, B) 或 (C, D) 或 (E, F)，或 (G, H) 的兩個輸入接腳均連接於邏輯 1 時發生。

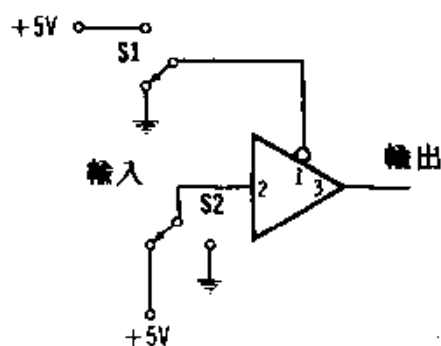
電路 4-30 3 段選擇器和分配器

此 3 段邏輯裝置是 National Semiconductor 發展的。3 段裝置有 3 個輸出：邏輯 1，邏輯 0，和完全分離。當許多裝置欲連接於一條排線時，此種 3 段裝置即很有用。它在失效狀態時，線路上沒有負載或邏輯。它的活動狀態由其允許 / 失效控制電路作控制。

圖 4-64 A 的 74125 裝置是一個 4 工 3 段驅動器。如圖所示，每個驅動器有一個輸入和一個輸出，及一個控制元素。當 74125 中一個驅動器的允許 / 失效控制元素，設定於允許位置（邏輯 0）時，所有加於輸入端的信號，均不反相出現在輸出端。信號可由任何輸出連接的排線取



(A) 74125 IC



(B) 單個驅動器

圖 4-64 四工 3 段驅動器。

得。如果允許 / 失效控制置於失效位置 (邏輯 1)，輸入即不傳送至輸出。事實上，輸出與其連接的排線完全電性分離。

當排線必須集集作數位裝置間資訊交換時，3 段觀念很有用。它的功能如同有效的選擇器或分配器。

利用圖 4-64 B 的簡單電路，加上一個邏輯探針，即可檢查 3 段電路的操作。如果你依照所示連接電路，輸出將顯示邏輯 1。裝置在允許狀態，輸入可非反相顯示於輸出。利用邏輯探針檢查此種邏輯狀態。

將允許 / 失效開關 S1，連接至邏輯 1 位置。注意，此時將沒有邏輯讀數，沒有 1，也沒有 0。輸出已脫離。

將開關 S1 置回邏輯 0。開關 S2 置於邏輯 0。輸出此時將顯示為邏輯 0。當開關 S1 置回邏輯 1 時，仍然沒有輸出，沒有邏輯 1，也沒有邏輯 0。3 段裝置又呈分離狀態。

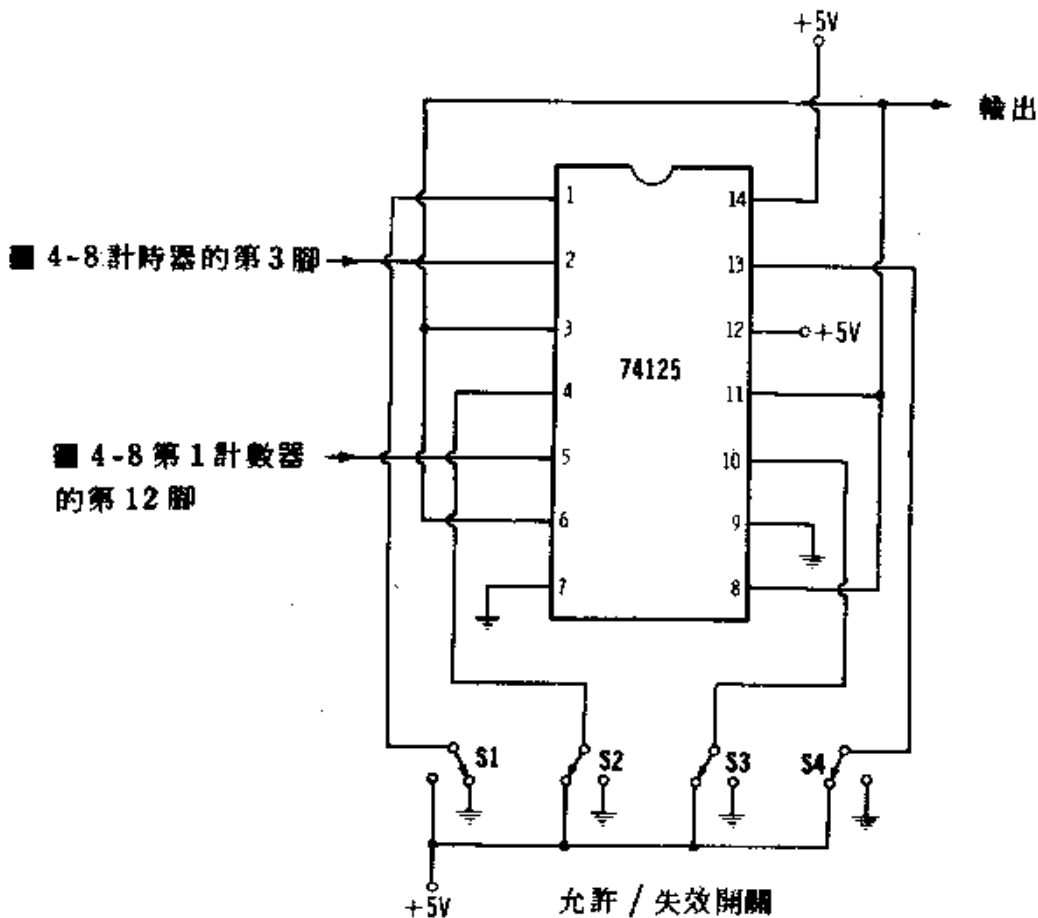


圖 4-85 使用 3 段驅動器的 4 位置選擇器。

3 段裝置的輸出並聯時，要特別注意，不能有 1 個以上 3 段裝置動作，以免引起損壞。所以在 3 段裝置輸出聯結至排線時，一次只能有一個裝置動作。

圖 4-65 的電路顯示 74125 的 4 個輸出（第 3，6，8 和 11 腳），並連成排線形式。它有 4 個獨立的輸入，電路的功能如同選擇器。輸入第 2 腳連接至圖 4-8 中計時器的第 3 腳輸出。555 電路使用 $0.001 \mu\text{F}$ 計時電容器。第 2 個輸入來自第 1 計數器的第 12 腳輸出，加於第 5 腳。當輸入第 12 腳設定於邏輯 1 時，第 9 腳的輸入設定在邏輯 0。

4 個允許 / 失效開關顯示在電路底部。當電路連接的 3 段驅動器，接腳第 1，2 和 3 動作時，加於第 2 腳的脈波非反相出現在輸出端。開關 S1 置於邏輯 1。注意此時沒有輸出。將開關 S2 置於邏輯 0，使驅動器令第 4，5 和 6 腳動作，加於第 5 腳的信號顯示於輸出。將 S2 放回邏輯 0。

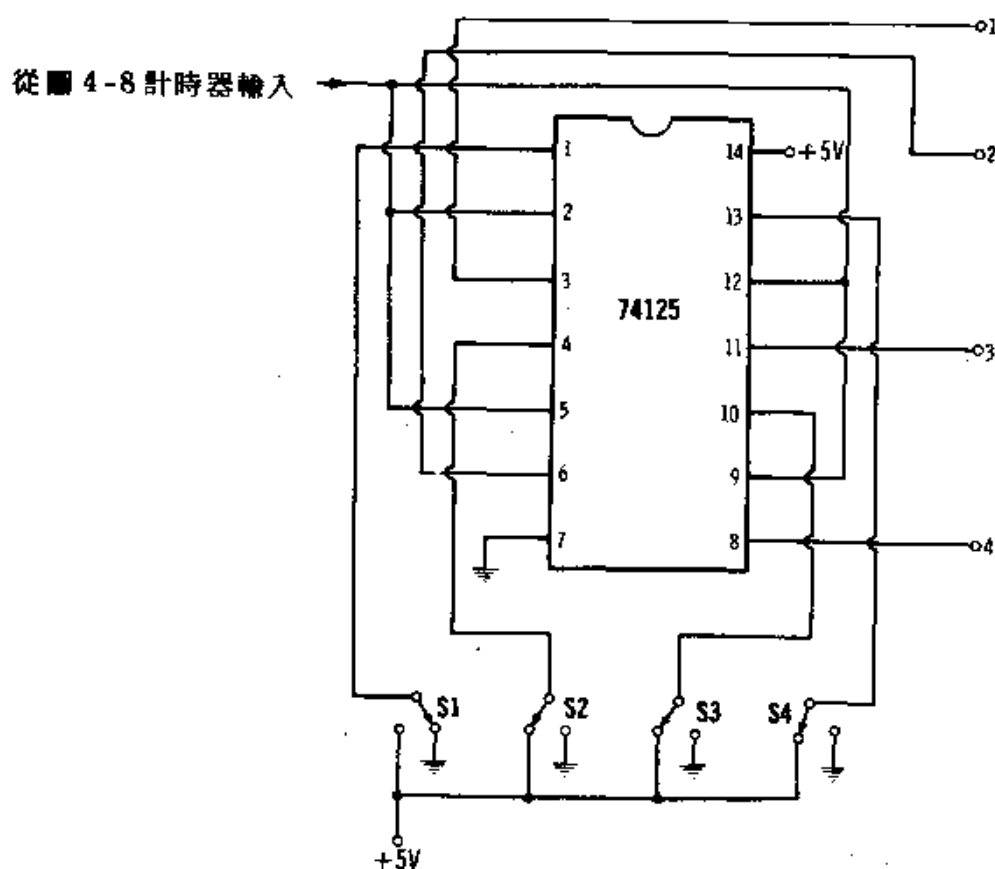


圖 4-65 使用 3 段驅動器的 4 位置分配器。

開關 S3 置於邏輯 0。使用邏輯探針可查到，第 8 腳的輸出是邏輯 0。開關 S3 放回邏輯 1，此時仍沒有輸出，沒有邏輯 0，亦沒有邏輯 1。檢查最後一個開關 S4 的操作，以驅動器使第 11, 12 和 13 腳動作。檢查此裝置操作時，記住當輸出並聯時，只能有一個驅動器允許。因此要小心控制開關 S1 至 S4。

圖 4-66 顯示此裝置作分配器操作時的狀況。4 個輸出分離，並沒有排線連接一起。輸入是並聯，資料加於第 2, 5, 9 和 12 腳。

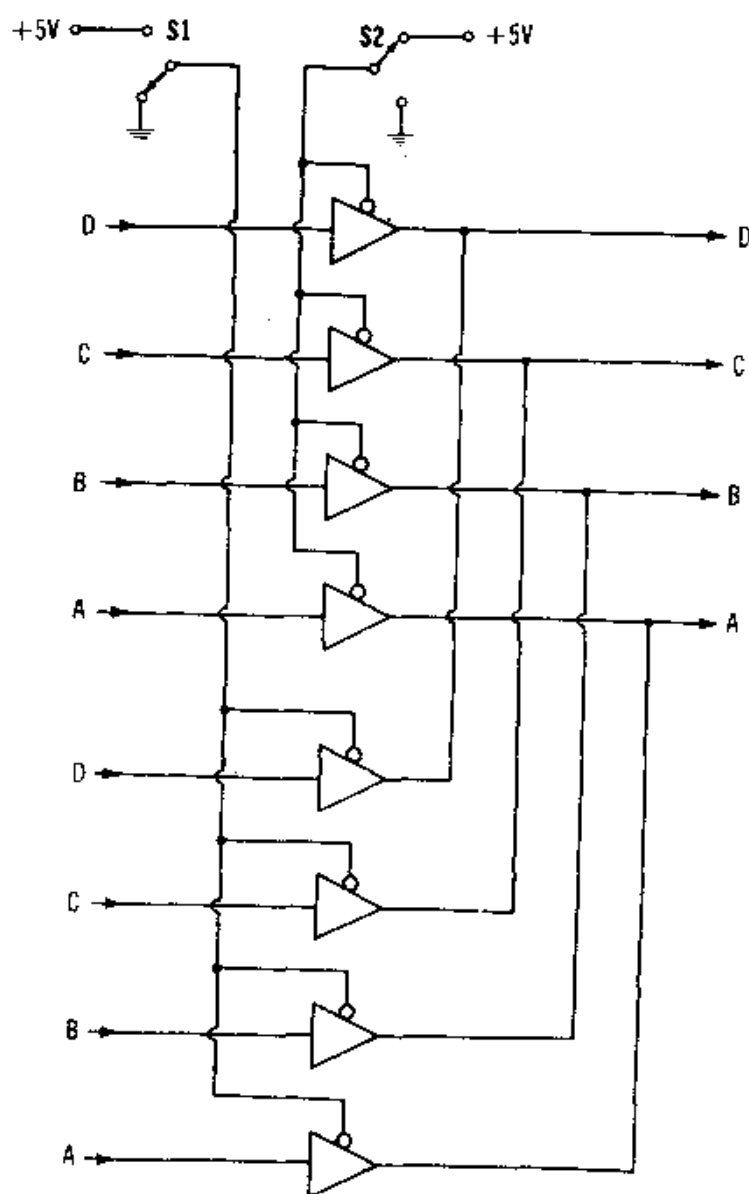


圖 4-67 使用兩個四工 3 段驅動器的 4 數元開關。

控制開關顯示於電路底部。如圖 4-66 所示電路連接，計時器脈波顯示於輸出 1。利用開關操縱，計時器脈波可以轉移至任何一個輸出。

圖 4-67 顯示，兩個 74125 四工驅動器，作為 4 數元開關的電路。BCD 碼的 DCBA 邏輯，加於上端四工器的輸入。第 2 個和不同的 BCD 碼信號，加於下方的四工器輸入。輸出合併成對，形成單個 BCD 碼輸出。

輸出選擇由允許 / 失效開關 S1 和 S2 決定。如圖上接線，開關 S1 在允許位置，下方 4 個驅動器動作，將 BCD 輸入碼加於輸出。

如果開關 S1 置於失效位置（邏輯 1），開關 S2 於允許位置（邏輯 0），上方驅動器動作，加於上方輸入端的 BCD 碼信號，出現於輸出。再提醒一次，兩個開關 S1 和 S2 決不可同時動作。如果有此種情況，兩個四工驅動器的輸出將並聯，而造成損壞。

第五章 CMOS積體電路

電路 5-1 通用時鐘和CMOS計數器

CMOS是Complementary-Symmetry Metal-Oxide Semiconductor的字頭組成，它的意思是互補對稱金屬氧化物半導體。CMOS積體電路從幾個元件到包含4個元件，種類很多，增強型MOSFET是性能卓越的一種類型。P型通道MOSFET和N型通道MOSFET組成的互補電路，只需要很小電源，可在寬範圍電壓內操作，它並且是高輸入阻抗的MOSFET。CMOS積體電路有很多衍生的驅動，最適合作邏輯，數位，和開關應用。它也是個線性的裝置。電路5-2是CMOS電路的基本介紹。

本電路是由兩個CMOS十進位計數器和555計時器組成的通用時鐘，它可作為第五章中各電路的驅動信號源。

對CMOS的控制有幾點要說明。裝置的接腳不允許與傳導性材料接觸，除非它是在測試或實際操作。避免靜電荷，輸入電壓湧浪，或其他電子裝置經CMOS放電的狀況。烙鐵尖或其他金屬工具及固定組件必須接地。電源開啓時不要將它插入或拔出。電源關閉後，裝置的輸入端不要加任何信號。所有的不用的輸入接腳，均應依情況接地或接至電源電壓。

555計時器及兩個4017十進位分頻器，可產生各種頻率的時鐘和開脈波，作為實驗室中檢查各種CMOS數位電路之用（參看圖5-1）。

555電路的功能是作為不穩定負脈波產生器。其操作頻率由電阻R1和R2，及電容器C1決定。電路4-5中，有關555信號產生器的詳細說明。

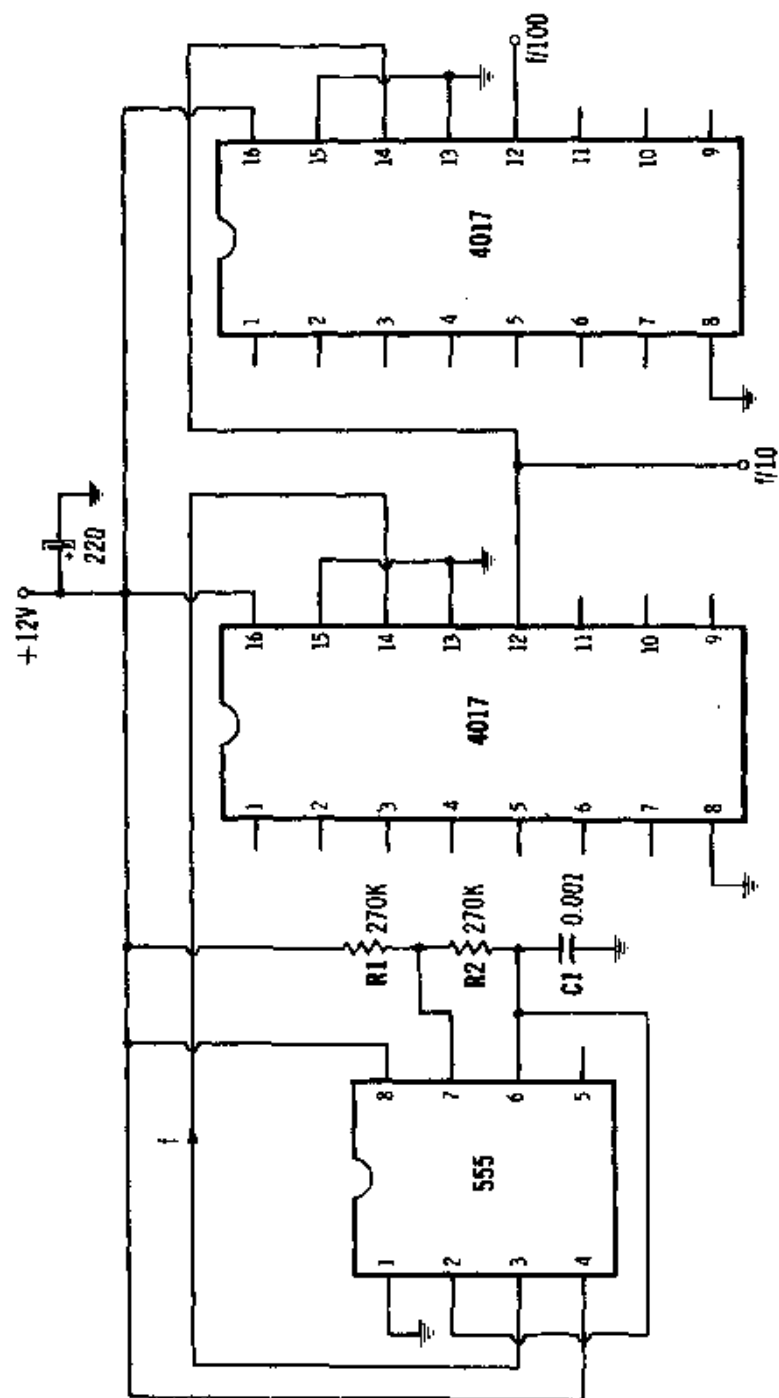


圖 5-1 通用時鐘和 CMOS 計數器。

電容器 C1 使用較大數值取代，可獲得較低操作頻率。可使用數值 $0.01\ \mu\text{F}$ ， $0.1\ \mu\text{F}$ ， $1\ \mu\text{F}$ 和 $10\ \mu\text{F}$ 者。當然，最低計數器的輸出頻率，為 555 計時器輸出的百分之一。當 555 計時器使用 $10\ \mu\text{F}$ 電容器時，後級計數器的輸出頻率非常低，可利用 LED 或 7 字段數位顯示器，觀察時鐘和閘脈波的活動。

圖 5-1 的電路，製作於免銲接電路板或印刷電路板後，可永久保存，以便檢查爾後的數位電路。參考前章的圖 4-9，作電路的設計安排。圖 4-9 右邊留下的大空間，用來安裝須要通用時鐘和脈波產生器檢查的電路。本章以後的電路，均可很方便的利用時鐘信號產生器檢查。

電源可以使用兩個 6 伏電源串聯組成。電源必須濾波，以免 CMOS 裝置誤動作。濾波電容器可使用 $220\ \mu\text{F}$ 者。

圖 4-9 下方右邊安裝的是 LED 指示器。參考圖 4-10。當時鐘產生器操作於非常低頻時，指示器的各輸出，可用來顯示邏輯 1。

將 LED 指示器連接至圖 5-1 後級計數器的第 12 腳輸出。將電源加至時鐘信號產生器。輸出頻率很低，LED 快速閃亮。如果 LED 的輸入轉接至第 1 計數器的輸出，LED 將不是閃亮，而是連續亮，表示 LED 跟不上較高的輸出頻率。再將 LED 接回後級計數器。計時器的輸出，和兩個十進位分頻器的輸出，均可用示波器觀察。

電容器 C1 以 $1\ \mu\text{F}$ 者取代。注意，此時 LED 指示器的開和關，經過時間較長。決定後級計數器輸出為邏輯 1 的時間有多少秒。輸出波形的週期是多少？這段時間是由邏輯 1 點亮開始，經過開和關，到下一個邏輯 1 出現為止。如果 C1 用 $10\ \mu\text{F}$ 電容器取代，邏輯 1 週期和脈波週期是多少。

如果有雙軌跡示波器，即可同時觀察兩個十進位計數器的輸入和輸出波形。每 10 個輸入脈波有 1 個輸出脈波。利用示波器，觀察信號產生器在高和低頻時的操作狀況。

你可利用本電路，觀察下一個 CMOS 反相器電路的操作，也可用於爾後一系列的數位閘電路。

電路 5-2 CMOS 反相器

CMOS 積體電路基本上是一個 n 通道 MOSFET 和一個 P 通道 MOSFET，連接成為互補對稱電路對。參看圖 5-2。它的操作狀況很不平常。上方的電晶體是 P 通道型；下方的是 N 通道型。並聯的閘極加上正電壓時，使 N 通道裝置導通。反過來看，當閘極對電源電壓為負時，P 通道裝置導通。

假設閘極電壓為正，數值與電源電壓 V_{DD} 相同。下方的電晶體導通，其排極和共用極之間的阻抗很低。上方的電晶體截止。其源極和排極之間的阻抗，此時大約是幾百萬歐姆。故輸出電壓約等於零。

如果使閘極電壓為零（共用極電位），上方電晶體導通，下方電晶體截止。此時上方電晶體為 V_{DD} 和輸出之間的通路，而共用極和輸出之間的阻抗約幾百萬歐姆。所以輸出電壓是正，等於 V_{DD} 的數值。因此，閘極電壓在電源電壓值和零之間擺動時，使輸出在 0 和電源電壓值之間改變。這是作為數位和開關應用時的最理想情況。

必須注意，兩種狀況時，電源電壓 V_{DD} 和共用極之間的迴路阻抗，假設輸出沒有低阻抗負載，約為百萬歐姆。所以在兩種穩定階狀態，功率消耗均很低。只有兩穩定階之間，閘極電壓在轉換時，消耗的功率較大。由於兩個穩定階狀態的電流消耗均很小，故此電路是一種很省功率的裝置。穩定態的時間比轉換時間要很多，故此電路的平均功率消耗很少。

此基本 CMOS 電路（圖 5-2）是個反相器。除輸入保護二極體之外，此電路是六工反相器 CMOS 4069 中基本電路。在邏輯語言中，輸入邏輯 1 時，輸出可得邏輯 0。這是邏輯的反相。邏輯 0 輸入時，得

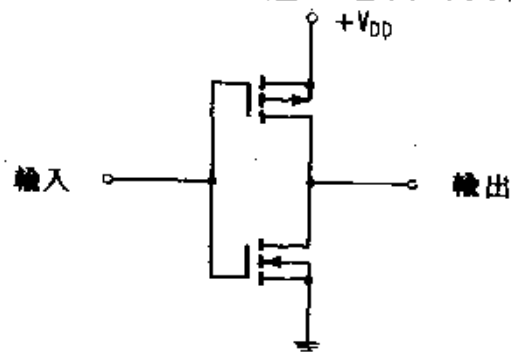
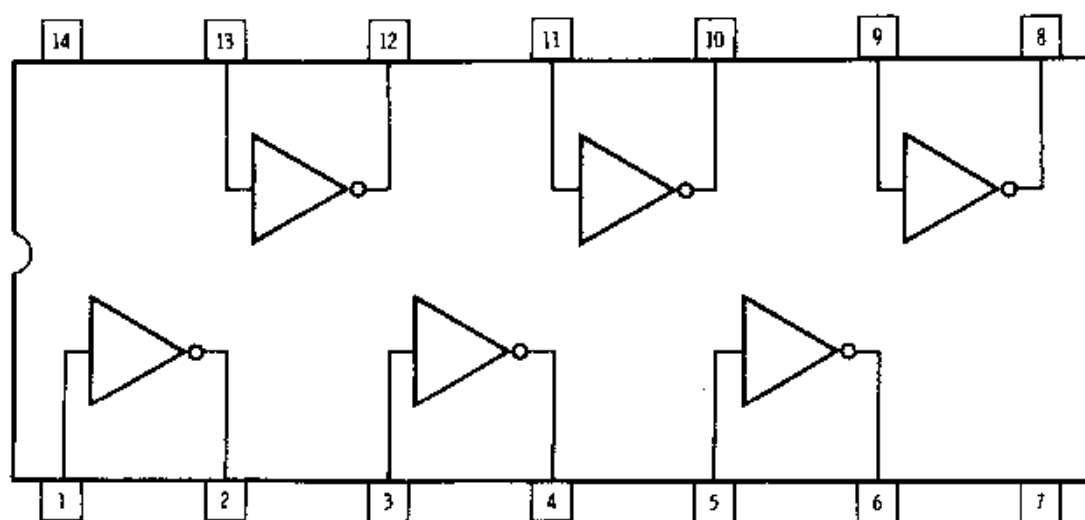
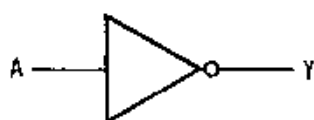


圖 5-2 使用於 4069 六工反相器中的基本 CMOS 電路。



(A) 4069 IC 電路圖



A	Y
0	1
1	0

(B) 反相器符號和真值表

圖 5-3 CMOS 4069 六工反相器 IC，和反相器符號，和真值表。

到邏輯 1 輸出。圖 5-3 是 IC 圖，反相器符號，和反相器的真值表。注意，各輸入和輸出總共有 12 個接腳。電源電壓接至第 14 腳，第 7 腳接地。

檢查圖 5-4 電路組合中一個反相器的操作時，輸入時鐘加於第 1 腳；輸出在第 2 腳檢查。檢查其操作可使用示波器，邏輯探針，或圖 4-10 的簡單 LED 指示器。信號源可用圖 5-1 所示的時鐘信號產生器。每個反相器的開路高阻抗輸入應該要接地。如此可保護 CMOS，避免錯誤操作。

以示波器觀察時，555 計時器的輸出（第 3 腳）可直接加至反相器的第 1 腳。由計時器觀察加至反相器輸入的負脈波。如果示波器連接至同個反相器的第 2 腳輸出，波形將反相變成正輸出脈波。

欲使用邏輯探針檢查反相器的操作時，須先將 555 計時器的電容器 C1 改換成 $1\ \mu\text{F}$ 者。如此輸出脈波頻率可降低。

將後級計數器的輸出，連接至反相器的輸入。此時邏輯改變的很慢，可將邏輯探針的輸入接於第 1 腳和第 2 腳之間，觀察其邏輯關係。注

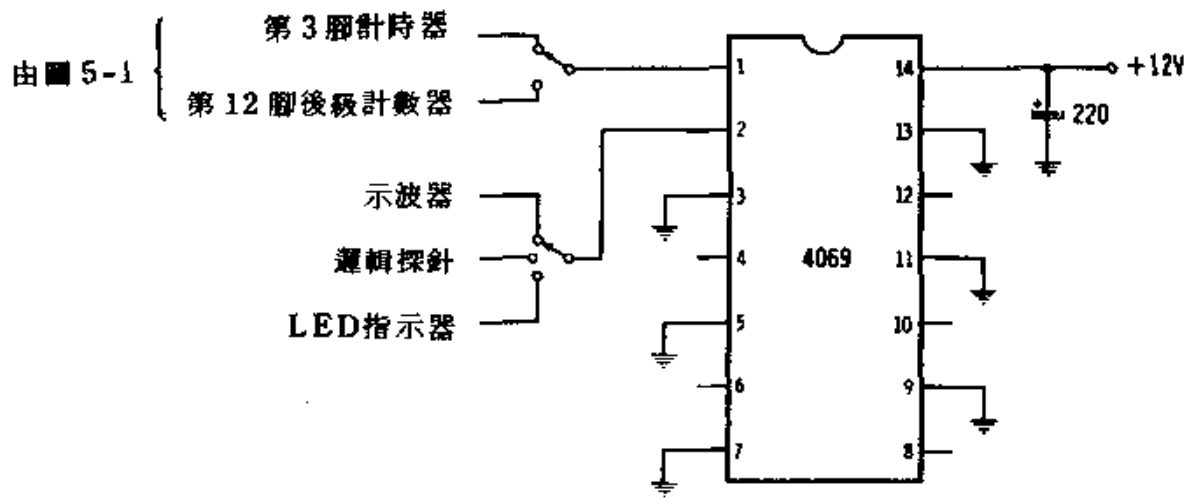


圖 5-4 CMOS反相器電路。

意，當第1腳是邏輯1時，第2腳是邏輯0。相反，當第1腳是邏輯0時，第2腳為邏輯1。

將 $1\ \mu\text{F}$ 電容器換回原來的 $0.001\ \mu\text{F}$ 電容器。此高頻狀況時，邏輯轉換很快速，邏輯探針的脈波指示器將閃亮，表示有脈波波形出現。

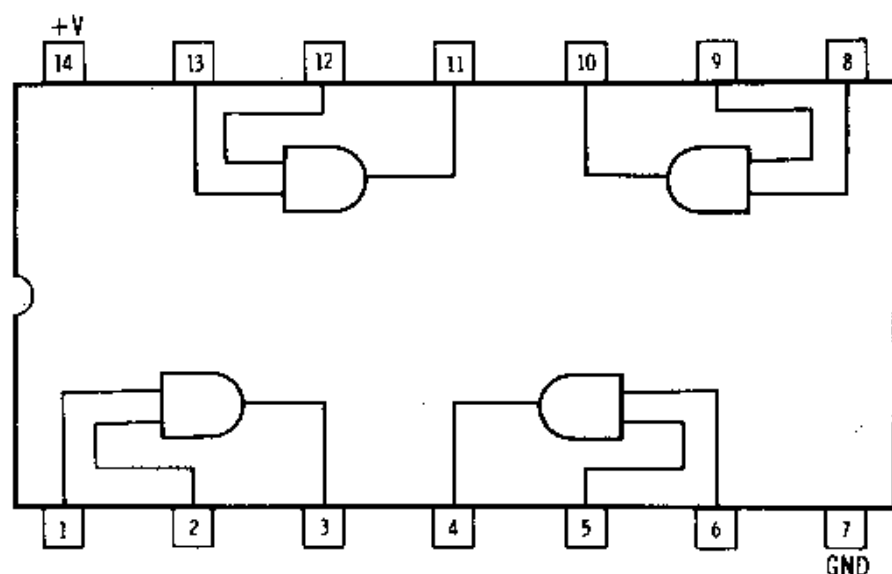
使用簡單的LED指示器（圖4-10），檢查電路的操作時，計時器電路的C1使用 $1\ \mu\text{F}$ 電容器。簡單LED指示器在邏輯1時亮，在邏輯0時不亮。

將後級計數器的輸出，連接至反相器的輸入第1腳。LED指示器的輸入，連接至反相器的輸出第2腳。LED指示應該亮或不亮。等一級時間後，其邏輯將改變。

總而言之，三種方法均可用來檢查數位反相器的輸入和輸出邏輯。

電路5-3 CMOS AND閘

當兩輸入正邏輯AND閘的A和B輸入均為高電位（邏輯1）時，輸出也是高電位（邏輯1）。參考圖5-5 B。如果兩輸入之一，或兩輸入均為低電位（邏輯0），輸出y也是低電位（邏輯0）。邏輯輸入和輸出之間關係，顯示於真值表。CMOS 4081有4個AND邏輯閘。圖5-5 A是4081的結構圖。電源電壓正端連接至第14腳；第7腳接



(A) IC 電路圖



A	B	Y
0	0	0
0	1	0
1	0	0
1	1	1

(B) AND 閘符號和真值表

圖 5-5 CMOS 四工 4081 AND 閘 IC，和 AND 閘符號，和真值表。

地。對於 CMOS 的 AND 閘電路應注意的事項，請參考電路 5-1。

AND 閘的操作可以利用幾種方法檢查。利用圖 5-6 的簡單電路，可以證明其真值表的邏輯。輸入 A 和 B 可以置於 12 伏，或接地。這兩個位置表示邏輯 1 和邏輯 0。輸出邏輯 Y 可用邏輯探針，或圖 4-10 的

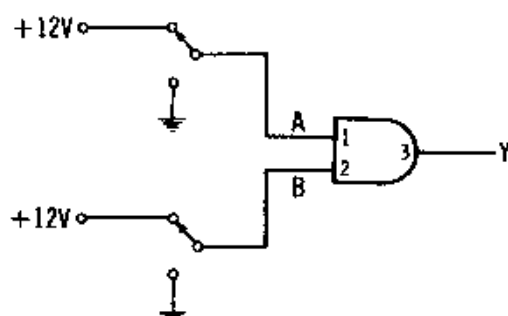


圖 5-6 CMOS AND 閘真值表的驗證電路。

簡單LED指示器檢查。

將AND閘的A和B輸入，連接至邏輯0。注意，其輸出也是邏輯0。將輸入A連接至邏輯0，輸入B連接至邏輯1。輸出仍然是邏輯0。將輸入A連接至邏輯0，輸入B接地。輸出仍然是邏輯0。將輸入A和B均連接至邏輯1。注意，此時輸出Y是邏輯1。這些步驟證實了圖5-8 B的真值表。

利用計時器的時鐘輸入脈波操作AND閘時，可使用圖5-7的電路觀察。計時器是時鐘脈波來源。最簡單方便的是電路5-1中圖5-1的通用信號產生器，和555計時器。開始檢查時，輸入B可以為邏輯1或邏輯0。在第3腳的Y輸出連接一個示波器，可以觀察其輸出。

輸入B設定於邏輯0（接地）。注意，第3腳有邏輯0輸出。將輸入B設定於邏輯1（+12伏）。此時時鐘脈波通過AND閘，以相同極性顯示於輸出Y。亦即，當輸入B置於邏輯1時，利用AND閘，時鐘脈波可非反相出現於輸出。此電路以雙軌跡示波器觀察最理想，因為它在檢查AND閘操作時，可同時觀察輸入和輸出波形。

輸入B的閘制脈波，可以將時鐘脈波閘制開啓或關閉。檢查AND

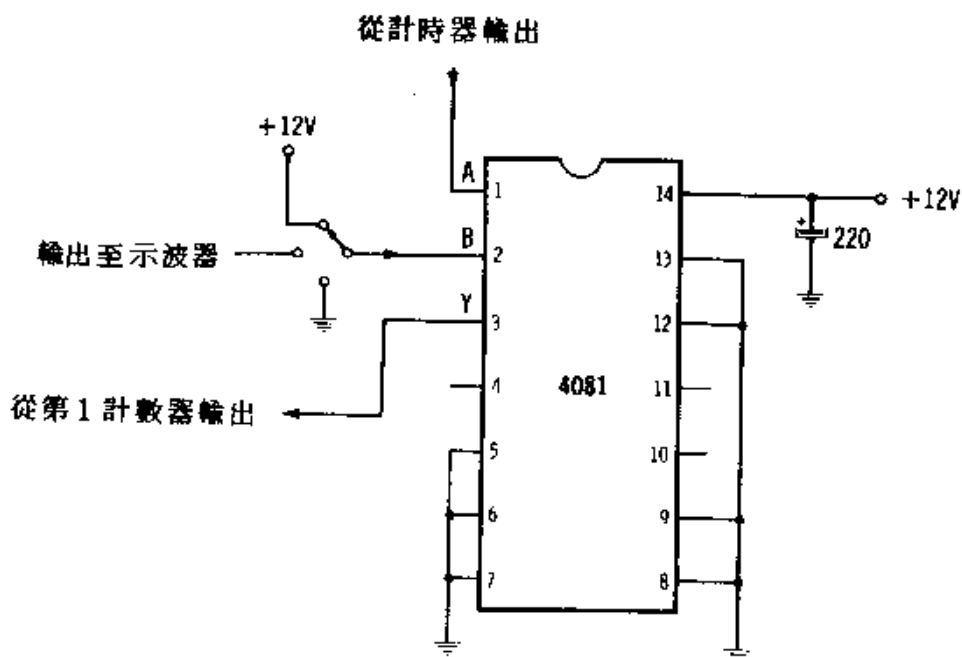


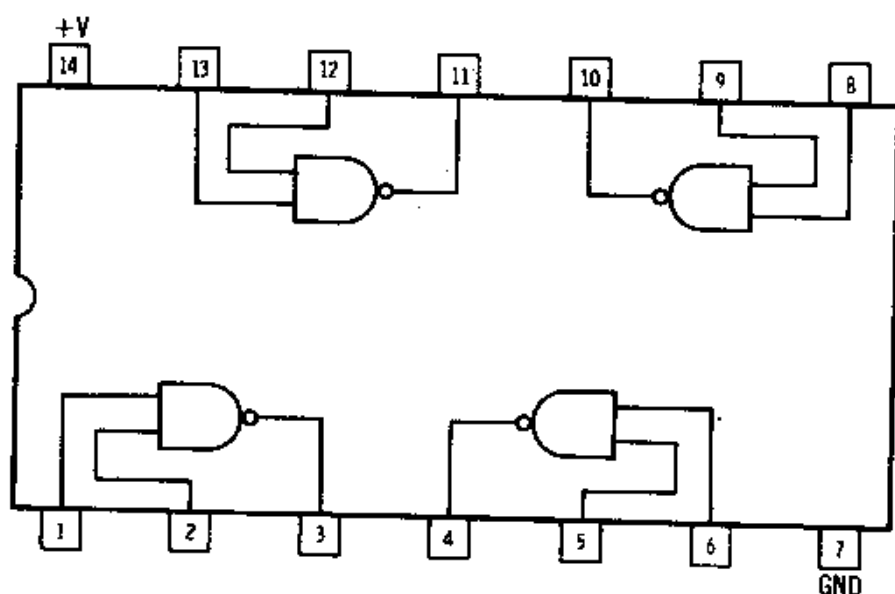
圖 5-7 CMOS AND閘電路。

開操作時，此閘制脈波可得自通用信號產生器（圖 5-1），第 1 級計數器的第 12 腳輸出。只要輸入 B 的閘制脈波為邏輯 1，時鐘脈波即經過閘至輸出。參考圖 4-16 的標準 AND 閘波形。輸入 B 的閘制脈波為邏輯 0 時，沒有時鐘脈波可以達到輸出。因此閘制脈波依其延續時間的長短，允許定量的計時脈波到達輸出。使用示波器觀察 A 和 B 輸入，及 Y 輸出的波形。圖 5-7 電路的波形顯示於圖 4-16。

電路 5-4 CMOS NAND 閘

圖 5-8 是 NAND 閘的符號和真值表。(A)圖是 4011 兩輸入正邏輯 NAND 閘的接腳及結構圖。此積體電路包含 4 個 NAND 閘。

NAND 閘的特性是，當兩輸入或兩輸入之一為低電位（邏輯 0）時，輸出是高電位（邏輯 1）。如果兩輸入均為高電位，輸出是低電位



(A) IC 結構圖



A	B	Y
0	0	1
0	1	1
1	0	1
1	1	0

(B) NAND 閘符號和真值表

圖 5-8 CMOS 4011 四工 NAND 閘 IC，和 NAND 閘符號和真值表。

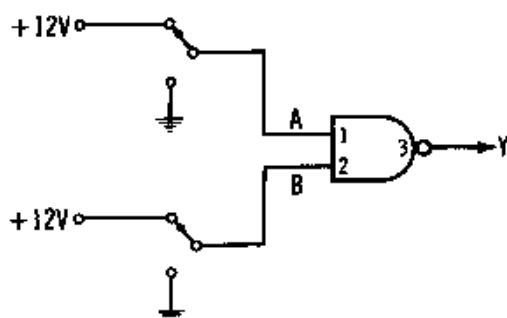


圖 5-8 證實 CMOS NAND 閘真值表的電路。

。事實上，NAND 閘可以看成是負的 AND 閘。將圖 5-8 與圖 5-5 比較，可注意到真值表 Y 欄的輸出邏輯是互補的。

如果輸入 B 是邏輯 0，當輸入資料或時鐘脈波加於輸入 A 時，輸出為邏輯 1。如果輸入 B 設定於邏輯 1，則產生的輸出信號是輸入 A 信號的反相。

製作圖 5-9 的電路，可證實真值表的邏輯。電路 5-1 中關於使用 CMOS 應注意之事項，必須切實遵守。正電源電壓是接於第 14 腳，第 7 腳接地。使用邏輯探針或圖 4-10 的簡單 LED 指示器。

先將輸入 A 和 B 接地（邏輯 0）。注意，其輸出是邏輯 1（+12 伏）。將輸入 A 置於邏輯 0，輸入 B 置於邏輯 1，輸出仍然是邏輯 1。當輸入 A 置於邏輯 1 及輸入 B 於邏輯 0，其結果仍然相同。但是當兩輸入均設定於邏輯 1 時，輸出是邏輯 0。這些簡單的步驟證實了真值表。

圖 5-10 的電路是實用的 NAND 閘。時鐘脈波可取自圖 5-1 中 555 計時器的第 3 腳輸出。如有必要，閘制脈波可得自第 1 級計數的第 12 腳。輸出可以用示波器顯示。

將輸入 B 連接至邏輯 0，將會有邏輯 1 輸出。將輸入 B 連接至邏輯 1（+12 伏），其輸出為輸入 A 時鐘脈波的反相。此現象證實了 NAND 閘的反相特性。

從第 1 級計數器將閘制脈波加於輸入 B。只要閘制脈波為邏輯 1 時，輸出為反相的時鐘脈波。參考圖 4-20 的標準波形。於輸出端觀察時鐘脈波時，注意加於輸入 A 的是互補的時鐘脈波。再一次證實 NAND 閘的反相特性。

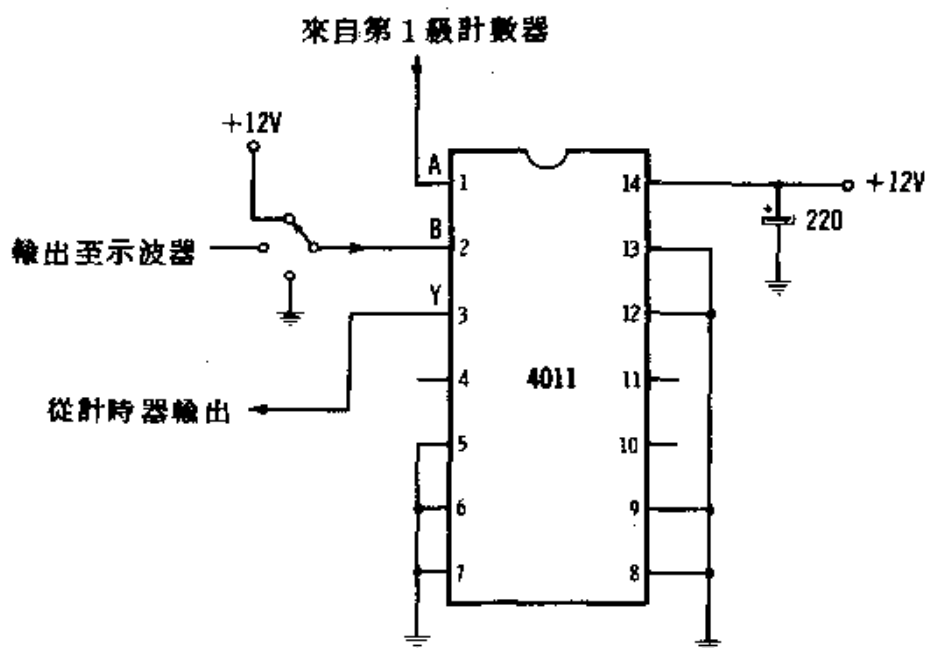


圖 5-16 CMOS NAND 閘電路。

電路 5-5 CMOS OR 閘

在 OR 閘電路中，邏輯 1 加於兩輸入或兩輸入之一，均產生邏輯 1 輸出。兩輸入均為邏輯 0 時，輸出是邏輯 0。圖 5-11 是 OR 閘符號和真值表，及 4071 四工兩輸入 OR 閘的接腳結構圖。

如果當輸入 A 和輸入 B 在邏輯 0 時，時鐘或其他輸入加於其上，輸入資料可非反相傳送至輸出。換句話說，當輸入 B 為邏輯 1 時，可阻止加於輸入 A 的資料，資料不會出現於輸出端。

加於輸入 B 的閘制信號，可作為輸出資料的開關，閘制脈波率即是其開關率。只有當輸入 B 在邏輯 0 時，資料方能傳送至輸出。其功能與電路 5-3 的 AND 閘相反。

OR 閘的操作，可以利用圖 5-12 的簡單電路檢查。它可證實 OR 閘真值表的邏輯。觀察時，可使用邏輯探針或圖 4-10 介紹的簡單 LED 指示器。注意遵守電路 5-1 中對 CMOS 的注意事項。

將 OR 閘的 A 和 B 輸入連接到邏輯 0（接地）。注意，輸出也是邏輯 0。將輸入 A 保持於邏輯 0，輸入 B 換至邏輯 1（+12 伏）。輸出

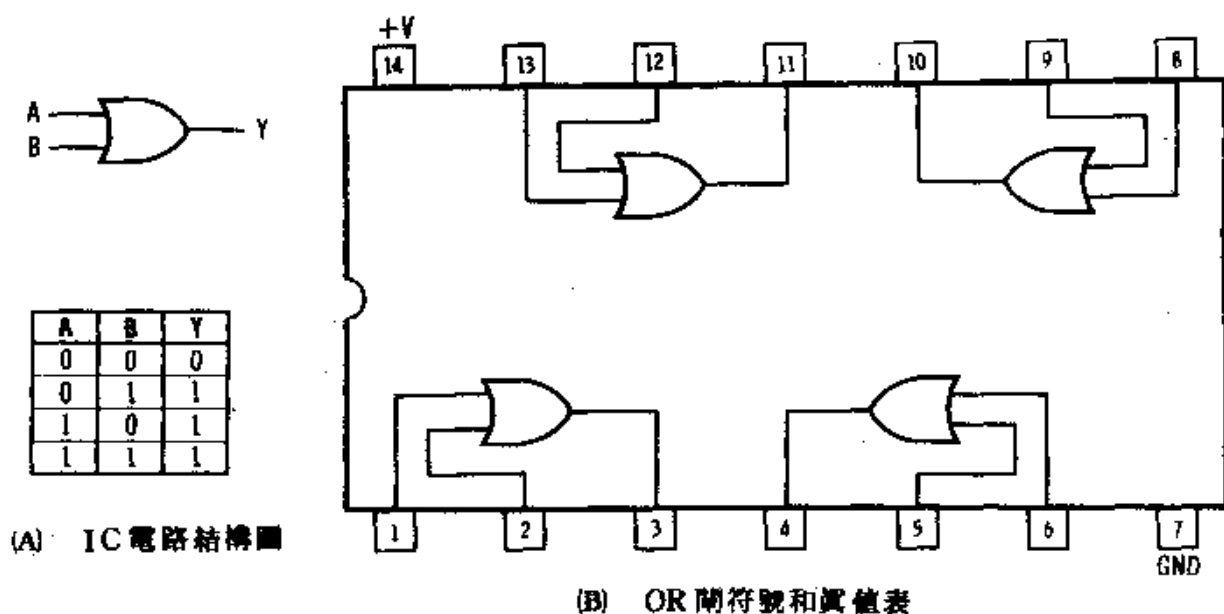


圖 3-11 CMOS 4071 四工 OR 閘 IC，和 OR 閘符號，和真值表。

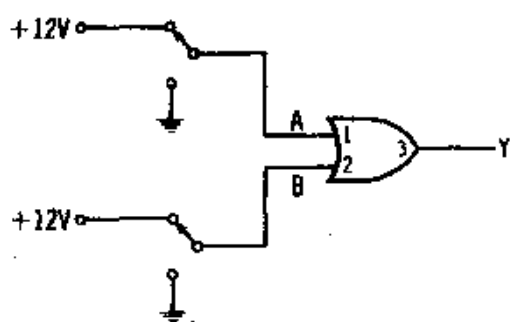


圖 3-12 證實 CMOS OR 閘真值表的電路。

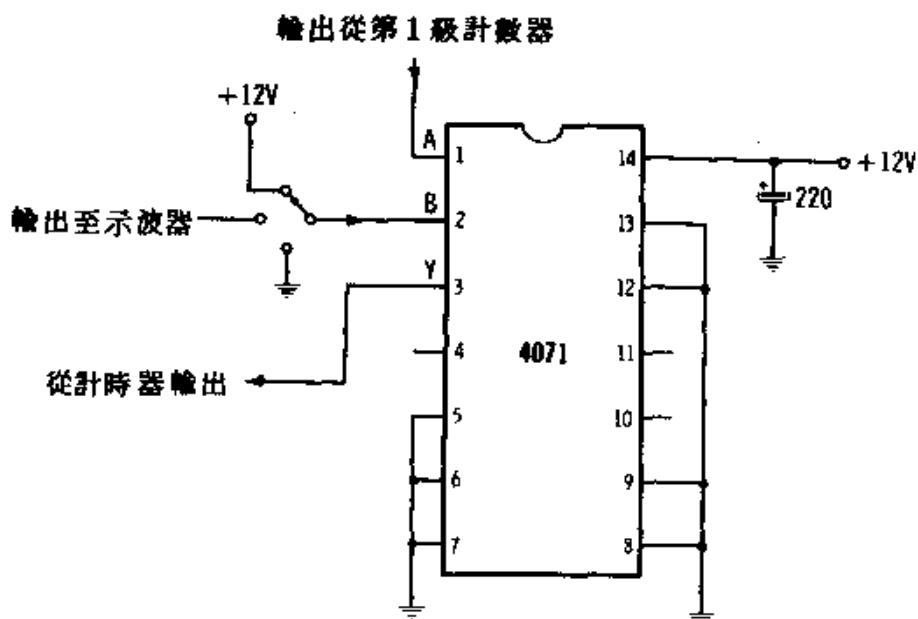


圖 3-13 CMOS OR 閘電路。

結果是邏輯 1。再將輸入 B 為邏輯 0，而輸入 A 是邏輯 1。輸出仍然是邏輯 1。將兩輸入均設定於邏輯 1，輸出仍為邏輯 1。這些步驟即證實了圖 5-11 中的真值表。

圖 5-13 是實際的 O R 閘電路。時鐘和閘制脈波可由圖 5-11 中，介紹的時鐘和通用信號產生器供應。計時器的輸出可作為輸入 A 的時鐘脈波。O R 閘的輸出，可使用連接於第 3 腳的示波器觀察。

將輸入 B 連接至邏輯 1。注意，輸入資料此時不轉送至輸出。將 O R 閘的 B 輸入連接至邏輯 0。注意，此時輸入資料轉送至輸出，並且與輸入同相。

將第 1 級計數器的閘制脈波輸出，連接至輸入 B，當閘制脈波為邏輯 0 時，時鐘脈波顯示於輸出。參考圖 4-24 的標準波形。這些波形與加於第 1 腳的時鐘脈波極性相同。注意，當閘制脈波為邏輯 1 時，將沒有輸出。

電路 5-6 CMOS NOR 閘

NOR 閘的操作時，當兩個或兩個輸入之一在邏輯 1，輸出為邏輯 0。只有兩個輸入均為邏輯 0 時，輸出為邏輯 1。圖 5-14 是 NOR 閘的符號和真值表。亦包括 4001 四工兩輸入 NOR 閘的電路結構接腳圖。

NOR 閘也可看為負的 O R 閘，因此名為 NOR 閘。如果一個輸入加上資料或時鐘，另一個輸入為邏輯 1，輸出將為邏輯 0。輸入信號以反相形式出現在輸出。輸出將為輸入的互補。

圖 5-15 的簡單電路，可以用來證實 NOR 閘的真值表。輸出可以使用邏輯探針，或圖 4-10 介紹的簡單 LED 指示器作檢查。注意連接的電源電壓，及 CMOS 的注意事項。

將 A 和 B 輸入連接至邏輯 0（接地）。輸出變成邏輯 1。當輸入 A 為邏輯 0，且輸入 B 為邏輯 1，輸出為邏輯 0。同樣的，當輸入 A 是邏輯 1，且輸入 B 為邏輯 0，輸出亦為邏輯 0。當兩個輸入均連接至邏輯 0，輸出為邏輯 1。

圖 5-16 是個完整的 NOR 閘電路。輸出 Y 連接至示波器。時鐘信號加至輸入 A，閘制信號可加於輸入 B。時鐘和閘制脈波可得自電路 5

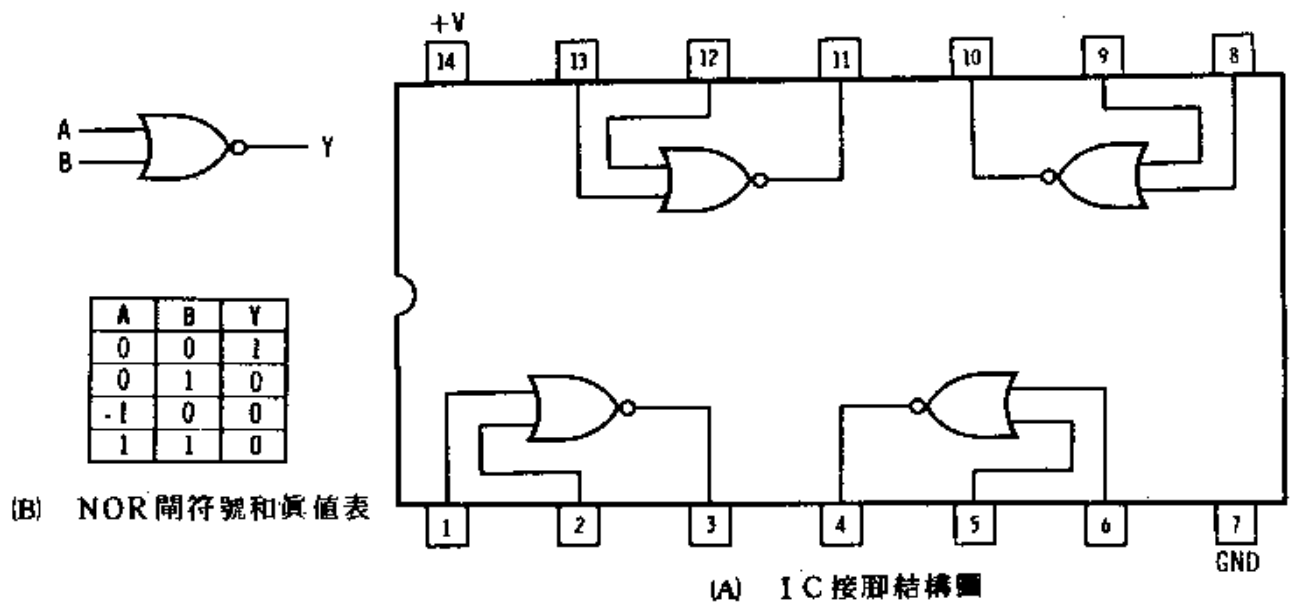


圖 5-14 CMOS 4001 四工 NOR 閘 IC，和 NOR 閘符號，和真值表。

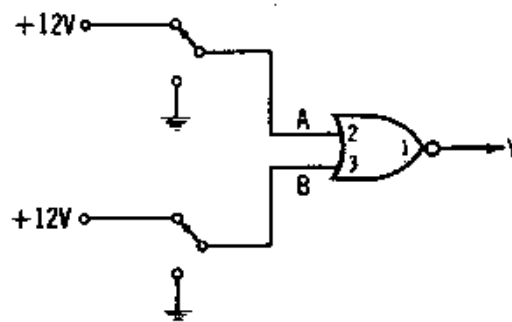


圖 5-15 證實 CMOS NOR 閘真值表的電路。

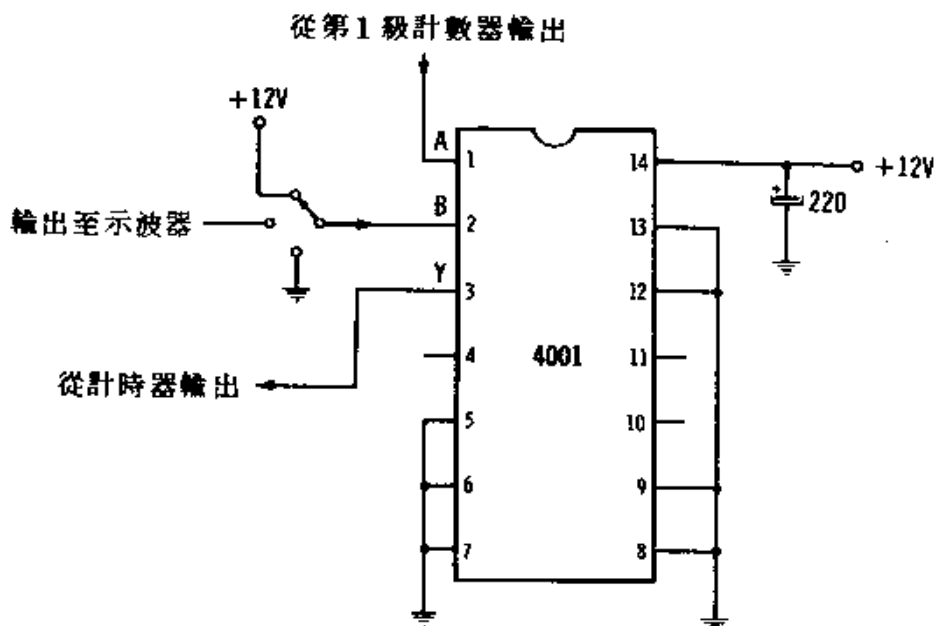


圖 5-10 CMOS NOR 閘電路。

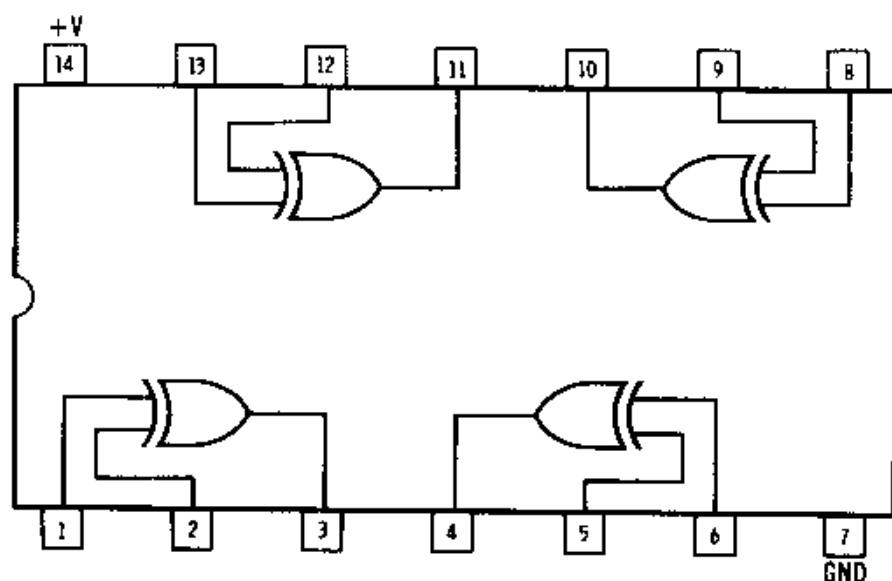
-1 中的通用信號產生器。

檢查電路時，將來自 555 計時器的時鐘脈波加於輸入 A。輸入 B 置於邏輯 1。注意，其輸出是邏輯 0。將輸入 B 連接至邏輯 0。此時時鐘脈波以反相形式出現於輸出。

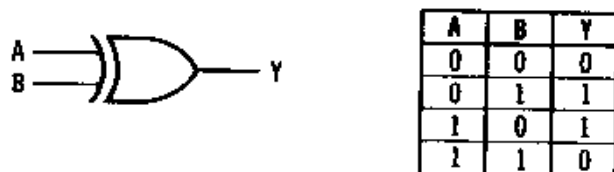
將第 1 級計數器輸出的閘制脈波加於輸入 B。觀察顯示於示波器上的波形，其波形與圖 4-28 相同，當輸入閘制脈波為邏輯 0 時，時鐘脈波顯示於輸出。這些輸出脈波與原來加於輸入 A 的時鐘脈波極性相反。

電路 5-7 CMOS XOR 閘

XOR 閘（圖 5-17）是一種獨特的邏輯電路。當輸入 A 和 B 均置於邏輯 0 時，輸出是邏輯 0。當輸入 A 和 B 均置定於邏輯 1 時，輸出也是邏輯 0。如果輸入 A 是邏輯 0，輸入 B 是邏輯 1，或 A 是邏輯 1，B



(A) IC 接腳結構圖



(B) XOR 閘符號和真值表

圖 5-17 CMOS 4070 四工 XOR 閘 IC，和 XOR 閘符號，和真值表。

是邏輯 0，輸出均為邏輯 1。圖 5-17 包括 XOR 閘的符號和真值表，及 4070 四工兩輸入 XOR 閘的接腳結構圖。

XOR 閘對於輸入資料的響應不平常。假設輸入資料是加於輸入 A。如果輸入 B 置於邏輯 0，輸入資料直接轉移至輸出，並且相位相同。如果輸入 B 置於邏輯 1，輸入資料仍然轉移至輸出，但是相位相反。

真值表的邏輯可以利用圖 5-18 的簡單電路證明。確定第 14 腳連接於 +12 伏，第 7 腳接地。遵守 CMOS 的注意事項。輸出可以利用邏輯探針，或圖 4-10 的簡單 LED 指示器檢查。將閘的 A 和 B 輸入連接至邏輯 0。注意其輸出為邏輯 0。將閘的 A 和 B 輸入連接至邏輯 1。注意其輸出仍然是邏輯 0。

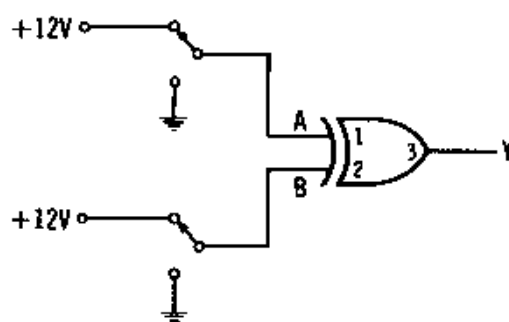


圖 5-18 證明 CMOS XOR 閘真值表的電路。

將輸入 A 連接至邏輯 0，輸入 B 連接至邏輯 1。輸出此時為邏輯 1。將輸入 A 連接至邏輯 1，輸入 B 連接至邏輯 0。輸出仍然是邏輯 0。這些步驟證實 XOR 閘的真值表。

圖 5-19 是完整的 XOR 閘電路。來自計時器的時鐘脈波可加於輸入 A，第 1 腳。Y 輸出，第 3 腳，連接至示波器。B 輸入，第 2 腳，應能在邏輯 1，邏輯 0，和閘制脈波之間變換。時鐘和閘制脈波可取自電路 5-1 的通用信號產生器。

將輸入 B 連接至邏輯 0。注意輸入資料轉移至輸出，並且極性相同。將閘的 B 輸入連接至邏輯 1。注意，時鐘脈波仍然轉移至輸出，但是極性相反。以上證明了，當第 2 個輸入的邏輯設定適當時，XOR 閘可得到反相或非反相輸出。作反相和非反相資料比較時，最好使用雙軌跡的示波器。

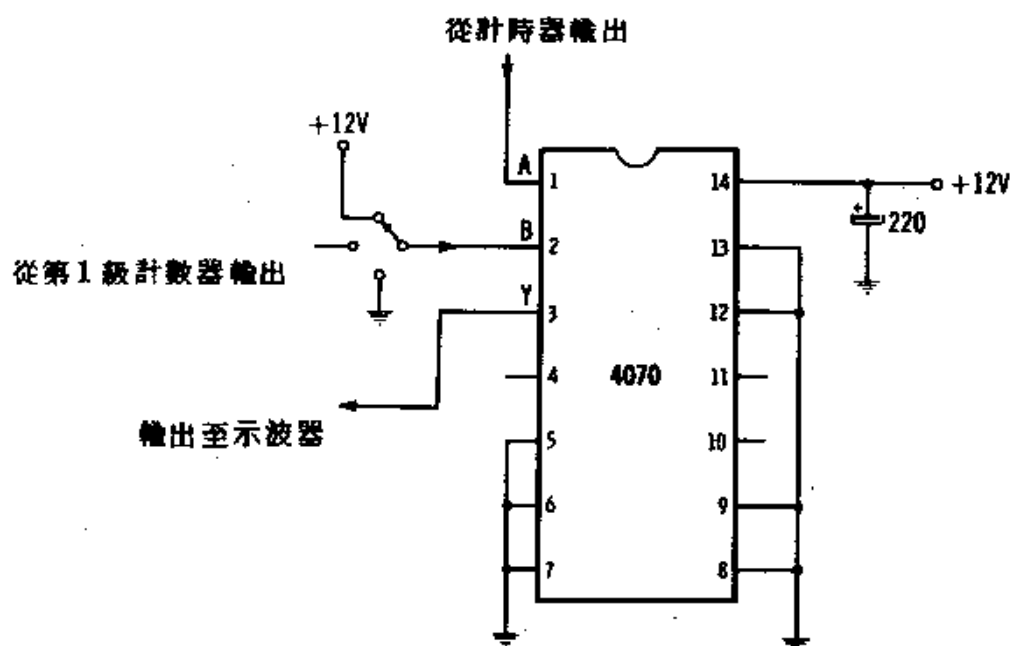


圖 5-10 CMOS XOR 閘電路。

將第 1 級計數器的輸出開制脈波，連接至輸入 B。波形顯示於圖 4-32。當輸入 B 開制脈波為邏輯 0 時，輸出時鐘脈波於 A 點輸入時鐘脈波同極性。當開制脈波為邏輯 1 時，輸出端顯示為反相的時鐘脈波。

電路 5-8 CMOS XNOR 閘

圖 5-20 是 XNOR 閘電路。當輸入 A 和 B 均設定於邏輯 0 時，輸出是邏輯 1。當輸入 A 和 B 均設定於邏輯 1 時，輸出仍然是邏輯 1。如果輸入 A 是邏輯 0，輸入 B 是邏輯 1，或 A 是邏輯 1，B 是邏輯 0，輸出均為邏輯 0。圖 5-20 包括 XNOR 閘符號和真值表，及 4077 四工兩輸入 XNOR 閘的接腳結構圖。

XNOR 閘對輸入資料的響應很不平常。假設輸入資料加於輸入 A。如果輸入 B 置於邏輯 1，輸入資料直接轉移至輸出，並且極性相同。如果輸入 B 置於邏輯 0，輸入資料仍然出現於輸出，但是極性相反。

真值表可以利用圖 5-21 的簡單電路證明。第 14 腳連接於 +12 伏，第 7 腳接地。遵守 CMOS 的注意事項。輸出可以用邏輯探針，或圖 4-10 的簡單 LED 指示器檢查。將閘的 A 和 B 輸入連接至邏輯 0。注意，輸出是邏輯 1。將閘的 A 和 B 輸入連接至邏輯 1。注意，輸出仍然

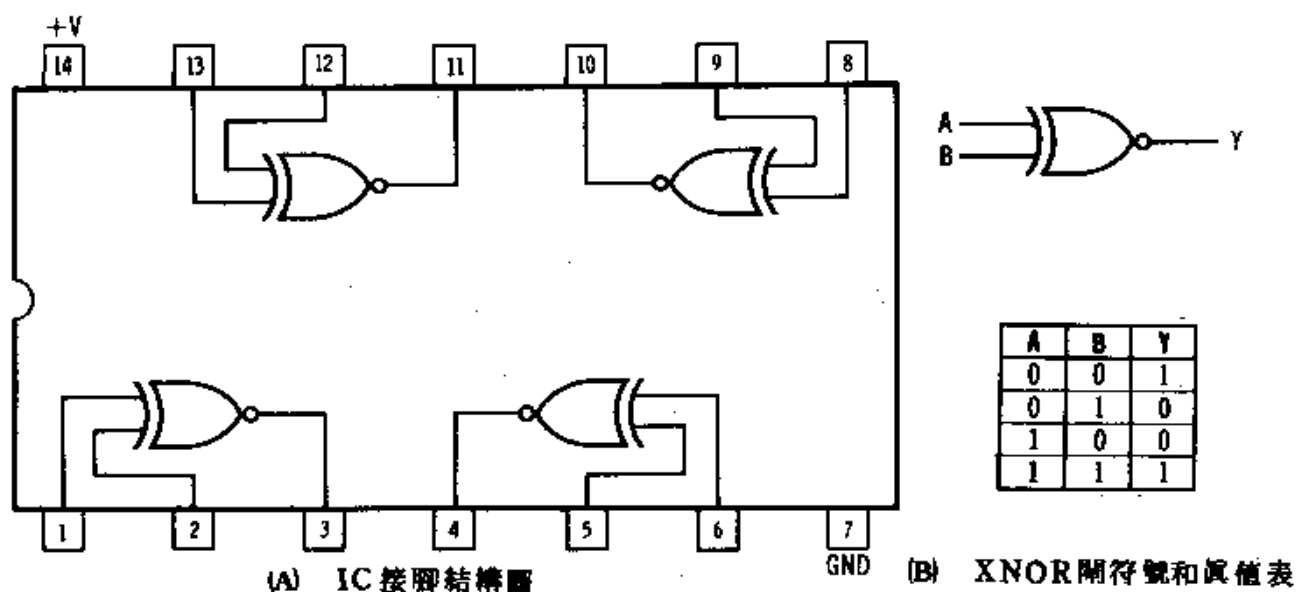


圖 5-20 CMOS 4077 四工 XNOR 閘 IC，和 XNOR 閘符號，和真值表。

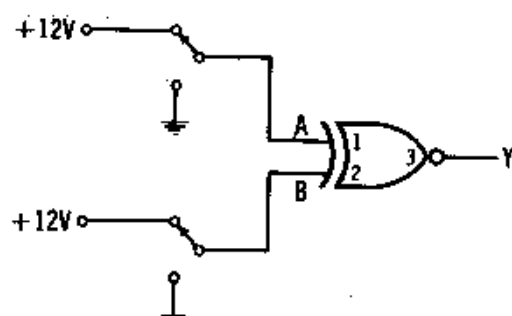


圖 5-21 證明 CMOS XNOR 閘真值表的電路。

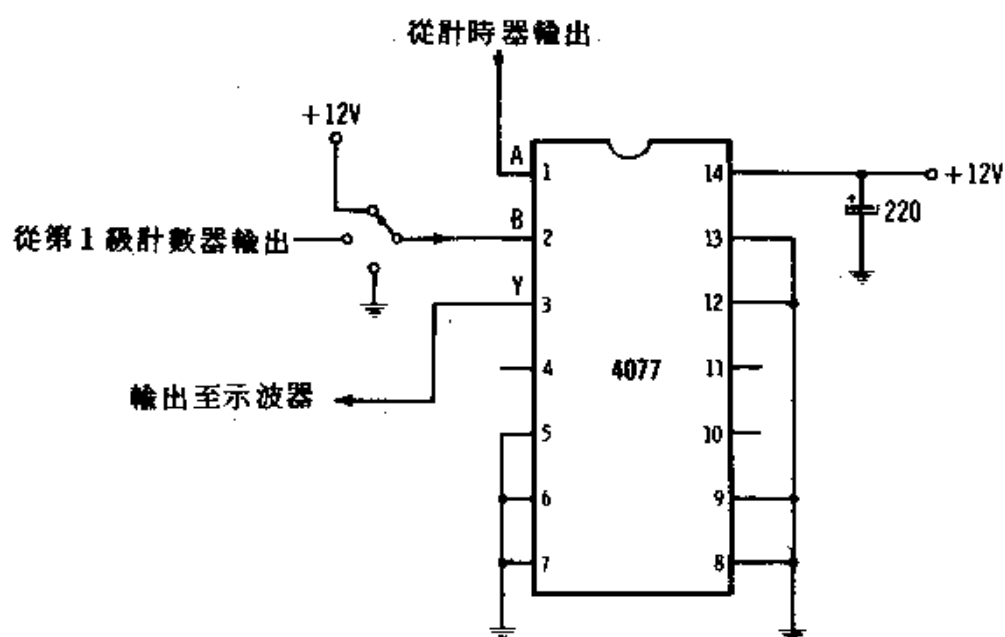


圖 5-22 CMOS XNOR 電路。

是邏輯 1。

將輸入 A 連接至邏輯 0，輸入 B 連接至邏輯 1。此時輸出為邏輯 0。將輸入 A 連接至邏輯 1，輸入 B 連接至邏輯 0，輸出仍然為邏輯 0。這些步驟證明了 XNOR 閘的真值表。

圖 5-22 是 XNOR 閘的完整電路。從計時器來的時鐘脈波可以加至第 1 腳，A 輸入。Y 輸出，第 3 腳，連接至示波器。B 輸入，第 2 腳，必須能在邏輯 1，邏輯 0，和閘制脈波之間轉換。時鐘和閘制脈波可取自圖 5-1 的通用信號產生器。

將輸入 B 連接至邏輯 1。輸入資料轉移至輸出，並且極性相同。將閘的 B 輸入連接至邏輯 0，時鐘脈波仍然轉移至輸出，但是此時極性相反。由以上步驟可看出來，第 2 個輸入的邏輯設定適當時，XNOR 閘可允許反相或非反相輸入。比較反相和非反相資料時，可使用雙軌跡示波器。

將第 1 級計數器的輸出閘制脈波，連接至輸入 B。注意，當 B 的閘制脈波為邏輯 1 時，輸出的時鐘脈波與 A 點輸入時鐘脈波極性相同。當閘制脈波為邏輯 0 時，輸出端顯示為反相的時鐘脈波。

電路 5-9 CMOS 預置計數器

用途廣泛的 4017 十進位計數器 / 分頻器，可以預置作為 2 至 1 和 10 至 1 之間任何集合計數。4017 是一個 5 級十進位計數器。它有 10 個解碼輸出，並且作為計數器時，偶數和奇數計數最高可以達到 10 至 1 範圍。

4017 作為 10 至 1 計數器的操作狀況，在電路 5-1 中曾加以介紹。圖 5-23 顯示的電路，是 4017 作為 2 至 1 和 9 至 1 之間任何積算時的計數器電路。時鐘脈波加至第 14 腳。時鐘信號產生器可利用圖 5-1 的 555 計時器，或其他時鐘信號源。分頻後輸出由第 8 腳取得。

欲得到 2 至 1 計數，第 15 腳和第 4 腳之間應該使用跳線連接。欲得到 7 至 1 計數，第 15 腳和第 6 腳之間應該使用跳線連接。其他計數時，跳線可連接在第 15 腳和所需計數指示之接腳之間（參考圖 5-23

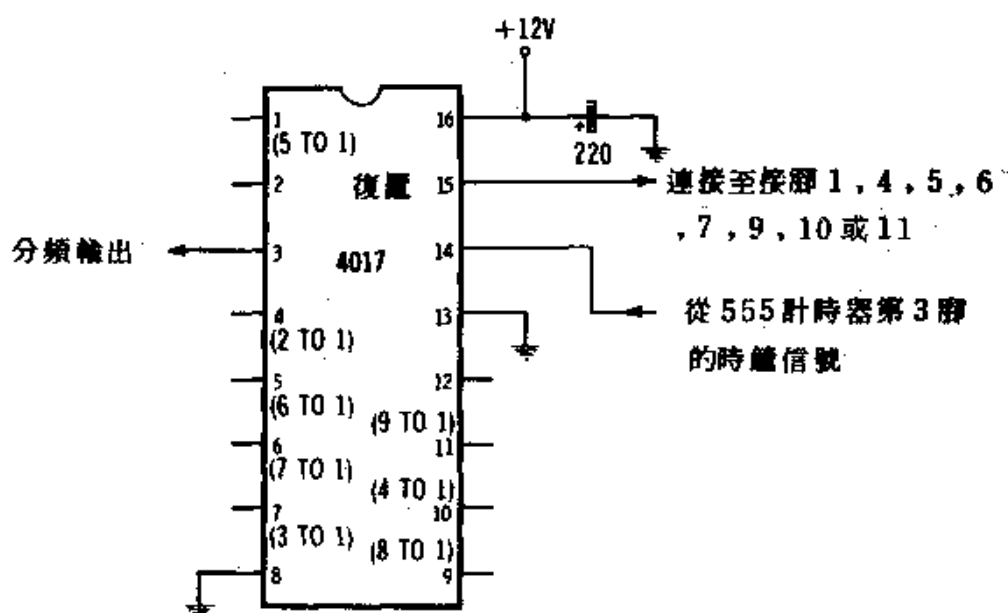


圖 5-23 CMOS 預置計數器。

如何得到計數 3 至 1？可將跳線連接於第 15 腳和第 7 腳之間。如果需要在各不同計數之間轉換時，可以利用一個單極 8 位置開關，作各位置的設定。

電路 5-10 7 字段共陰極數位顯示器

7 字段顯示器由 7 個 LED 字段組成一個數字，每次亮兩個以上字段，顯示 0 至 9 的數字（圖 5-24）。例如，如果字段 f，g，b 和 c 亮，顯示數字為 4。如果字段 a，b，g，c 和 d 亮，產生數字 3。Radio Shack 的 276-1644 或類似顯示器，可以插入 14 接腳插座，適用於普通免銲接電路板。共用或接地在第 3 和 14 腳。各別 LED 字段在其接腳經過限流電阻接至正（+V）電壓時點亮。注意圖 5-24 中，各字段的接腳是第 1，2，7，8，10，11 和 13 腳。小數點接腳是第 9 腳。

點亮一個數字時，相對應組合的接腳必須連接至正電壓（+V），限流電阻可降低電流，保護 LED。圖 5-25 的例子裏，限流電阻使用 1 K Ω 者。故電源為 12 伏時，各字段電流小於 20 毫安。

欲點亮數字 4，字段 f，c，g 和 b 必須動作。對應接腳如圖上所

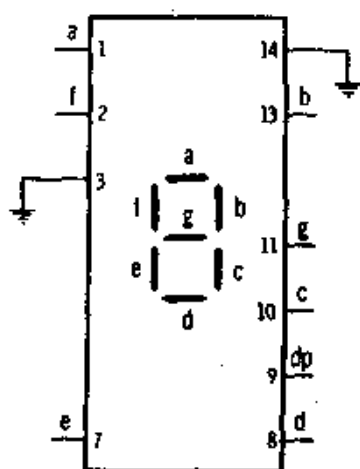


圖 5-24 Radio Shack 276-1644
7 字段共陰極顯示器。

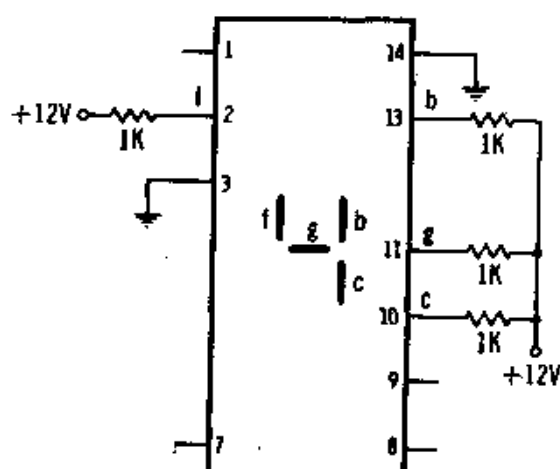


圖 5-25 顯示數字 4 時的接線。

示，為第 2，10，11 和 13 腳。

電路製作完成後，多試幾個其他數字，以瞭解 LED 顯示的各數字與接腳關係。同時也必須檢查小數點的顯示，方法同樣是將該對應接腳，連接至 +12 伏。

將此共陰極顯示器與電路 4-12 的共陽極顯示器比較。參考圖 4-35。注意，它的正電源電壓是連接於第 3 或第 14 腳，各字段電阻接地，而非接於正電源電壓。圖 5-25 中電阻值較高，因為它的電源是 12 伏，而非 +5 伏。

電路 5-11 4511 BCD 至 7 字段解碼器

4511 CMOS 積體電路是個正的 BCD 解碼器。輸入脈波經過轉換成適當序列後，點亮 7 字段共陰極顯示器。如圖 5-26 所示，bcd 輸入加於第 1，2，6 和 7 腳。從第 9 腳至第 15 腳是驅動顯示器各字段輸出 (Radio Shack 276-1644)。電源電壓連接於第 16 腳。

第 9 到 15 腳連接至正電源電壓時，可點亮各顯示字段。我們以數字 4 作例子。它的 bcd 碼組合是 0100。這組輸入碼使第 11，12，14 和 15 腳動作，點亮字段 b，c，f 和 g，顯示數字為 4。

製作圖 5-27 的電路。利用開關 S1 到 S4，建立需要的 bcd 組合

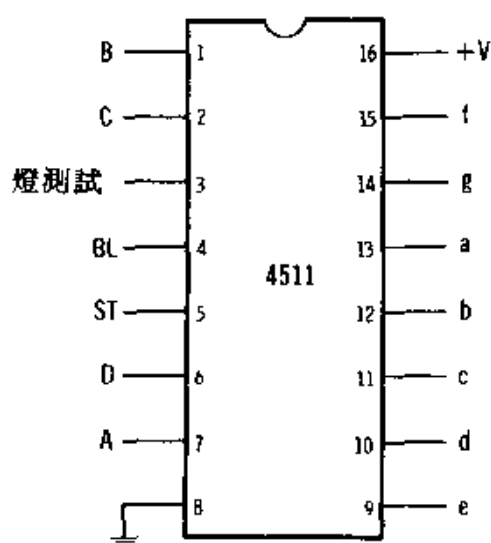


圖 5-26 4511 bcd 至 7 字段解碼器。

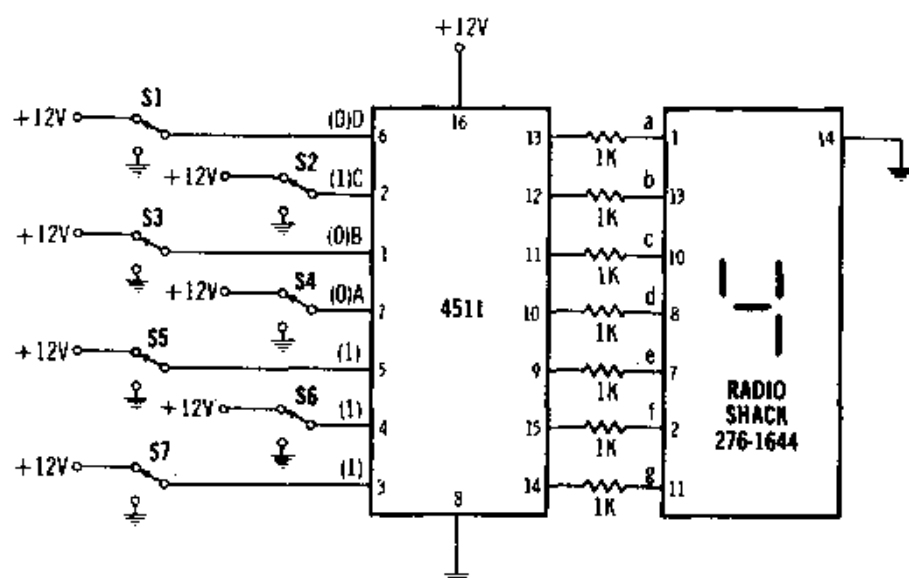


圖 5-27 解碼器和 7 字段顯示器。

順序。此時的開關 S2 是連接至邏輯 1，而開關 S1，S3 和 S4 連接至邏輯 0。此 bcd 的 0100 組合，可在 4511 中建立適當轉換，顯示數字 4。限流電阻連接在 4511 輸出和 7 字段顯示器的字段輸入之間。開關 S5 連接至邏輯 0；開關 S6 和 S7 是連接至邏輯 1。

4511 的第 3 腳是燈測試接腳，可檢查顯示系統的所有字段。將第 3 腳的開關 7 暫時連接至邏輯 0。所有的字段均應亮。然後再將此開關

放回邏輯 1 位置。

將第 4 腳的開關 S6 接地。所有顯示字段均熄滅。第 4 腳和第 5 腳是作熄滅用，可連接至其他 4511 裝置。它可在不需要顯示時，將所有字段熄掉。如此可減少功率消耗。

使用開關 S1 至 S4 檢查電路於其他數字的操作。注意在數字 8 時，所有字段均應亮。同時試驗 0 及其他數字。

參考電路 4-13，比較其電路及操作狀況。

電路 5-12 BCD 正 / 倒十進位計數器

電路 5-11 中，說明了 CMOS 4511 bcd 解碼器驅動共陰極 7 字段顯示器的方法。bcd 碼是使用 DCBA 輸入接腳第 6，2，1 和 7 腳的邏輯開關，以手動方式置定。本電路將介紹十進位計數器與時鐘脈波的組合，它可自動作 7 字段的順序顯示。電路 5-1 的通用信號產生器所產生的低頻脈波，可作為圖 5-28 中十進位計數器的時鐘。計數器的時鐘 DCBA 輸出，作為 4511 解碼器的輸入。如上一個電路所示，4511

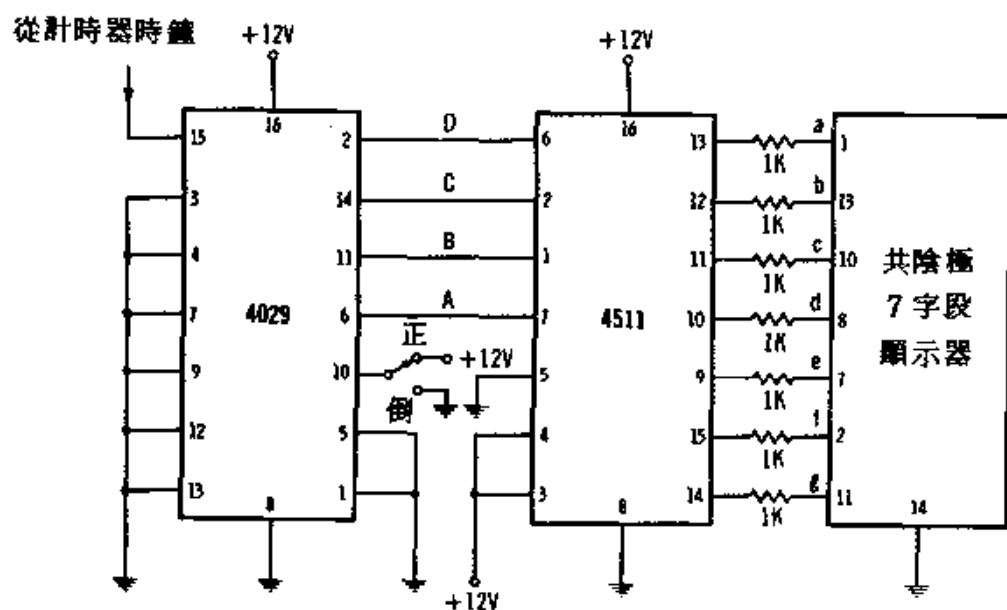


圖 5-28 正 / 倒計數器及 7 字段顯示器的組合。

的 7 個輸出供給 7 字段顯示器使用。

開始計數時，第 1 個到達第 15 腳的時間脈波使 D, C, B 輸出為邏輯 0, A 輸出為邏輯 1，即 0001。這是對 CMOS 4029 的響應，使 CMOS 4511 的第 11 和 12 腳為邏輯 0 輸出。接着電流流經 7 字段顯示器的 b 和 c 字段，顯示數字 1。

從計時器第 2 個到達的時鐘脈波，使第 CMOS 4029 的第 2, 14 和 6 腳為邏輯 0，第 11 腳輸出是邏輯 1，DCBA 順序設定成為 0010。此種情況下，CMOS 4511 的第 13, 12, 14, 9 和 10 腳輸出為邏輯 0。於是 7 字段顯示器的 a, b, g, e 和 d 字段動作，顯示數字 2。時鐘脈波連續到達第 15 腳後，順序依照 1, 2, 3, 4, 5, 6, 7, 8, 9 和 0 進行。每到一個脈波產生一個新的數字。

圖 5-28 的電路可以製作於免銲接電路板。只需將 CMOS 4029 的電路加於圖 5-27 的電路上即可。圖 5-28 是完整的電路。4029 的第 10 腳，必須連接至邏輯 1 (+12 伏)。

將電路 5-1 中，時鐘和通用信號產生器的 555 計時器輸出，連接至 CMOS 4029 的第 15 腳輸入。555 電路中，使用 $0.1\ \mu\text{F}$ 計時電容器。將此電路接電源使其工作。注意到這個 7 字段顯示器從 0 至 9 的數字改變的很快。

將通用信號產生器的第 1 級計數器輸出，連接至 4029 的第 15 腳。計數現在慢了下來，因為第 1 級計數器的輸出脈波率，是 555 計時器輸出重複率的十分之一。再轉接到第 2 計數器的輸出。計數率又降低十倍。後級計數器的輸出脈波重複率是 555 計時器的輸出的 100 分之 1。

回到第 1 級計數器的輸出。將 CMOS 4029 正 / 倒計數器的第 10 腳，連接至邏輯 0 (接地)。計數方式有何改變？現在順序變成 9, 8, 7, 6, 5, 4, 3, 2, 1 和 0。此步驟顯示了正計數和倒計數動作之間的差異。

電路 5-13 計數器，解碼器 / 驅動器組合

CMOS 4026 是計數器和解碼器組合在一塊外殼內的積體電路。它包含有限流電阻，故可直接驅動共陰極 7 字段顯示器。參考圖 5-29

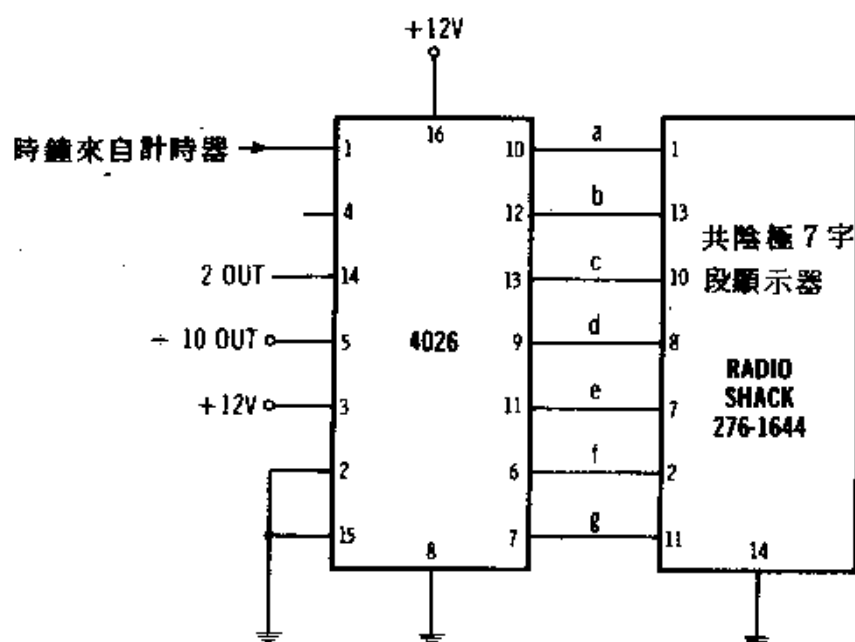


圖 5-20 計數器，解碼器／驅動器組合。

。可看到解碼器輸出和 7 字段顯示器之間，沒有限流電阻。4026 可同時作為計數器和驅動器。圖 5-28 和圖 5-29 兩個電路可作個比較。圖 5-28 中，計數器級作為時鐘輸入和 DCBA 輸出之間的轉換。4511 解碼器作為加於輸入的 DCBA 信號，和驅動 7 字段顯示器的邏輯輸出之間的轉換。圖 5-29 中，則直接由時鐘脈波輸入，至顯示器所需的 7 字段邏輯信號。

檢查圖 5-29 電路的操作時，所需時鐘信號得自圖 5-1 的通用計時器。此信號來自第 1 級計數器的輸出。555 計時器的電阻電容器電路，使用 $0.1 \mu\text{F}$ 電容器。計數器此時應該從 0 至 9 作緩慢的正計數顯示。

由解碼器的第 5 腳，可得到除以 10 的輸出。每次 DCBA 邏輯數字 2 出現於解碼器輸出時，第 14 腳有邏輯 0 輸出。第 3 腳如果為低電位或邏輯 0，字段 a 至 g 產生邏輯 0，而將顯示器關閉。

電路 5-14 CMOS RS 正反器

4001 NOR 閘可以連接成為正反器，它是個雙穩態裝置，有兩個穩定階。加一個適當信號後，它可由一種狀態轉變至另一種狀態。即使

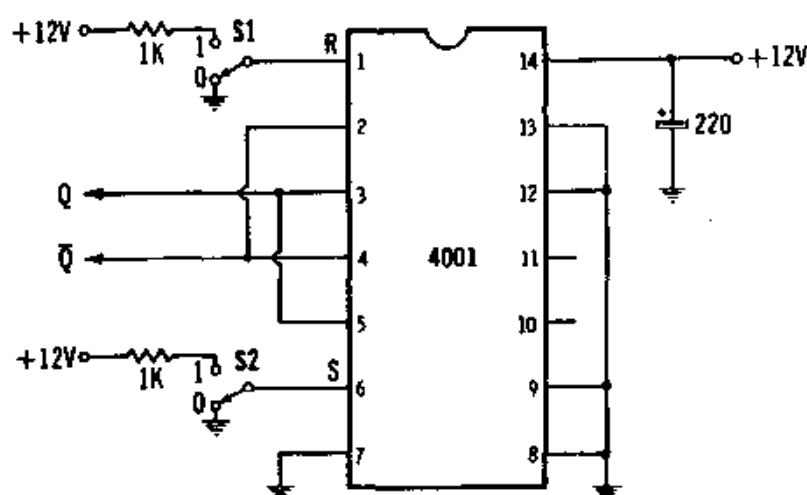


圖 5-30 連接成 RS 正反器的 CMOS 4001。

輸入信號消失後，正反器仍然能維持在新的狀態。再加上另一個控制信號後，正反器改變回到原來狀態。

因為正反器能夠在輸入信號消除後，仍然維持於該狀態，故可作為基本記憶元件。它可儲存輸出狀態，不論邏輯 1 或邏輯 0。數位閘和正反器不同，因為在邏輯 0 或邏輯 1，只有輸入信號維持才能保持輸出。

電路 4-18 中，曾討論使用 NOR 閘的正反器基本電路。通常 Q 輸出是邏輯 0，非 Q 輸出是邏輯 1。邏輯 1 加於 S 或“置”輸入時，使電路變正，Q 輸出為邏輯 1，非 Q 輸出為邏輯 0。將邏輯 1 加於 R 或“復置”輸入時，正反器返回原來狀態。

圖 5-30 是使用 4001 的 RS 正反器。製作此簡單電路可以檢查其邏輯操作。先將開關 S1 和 S2 均置於邏輯 0（接地）。Q 輸出將為邏輯 0；非 Q 輸出為邏輯 1。邏輯狀態可以用邏輯探針，或圖 4-10 的 LED 簡單指示器檢查。

將開關 S2 置於邏輯 1。Q 輸出將變成邏輯 1，非 Q 輸出為邏輯 0。雖然“置”開關回到它的邏輯 0 位置，這兩個輸出邏輯仍然保持。只有將復置開關 S1 放至邏輯 1，輸出才可轉換成原來狀態。即 Q 輸出回至邏輯 0；非 Q 輸出回至邏輯 1。即使開關 S1 回到邏輯 0 位置，正反器仍保持此邏輯狀態。

電路 5-15 CMOS NAND RS 正反器

4011 正反器是一種雙穩態裝置。它有兩個穩定態。輸入信號適當時，它可由一種狀態轉換至另一種狀態。即使輸入信號移除後，正反器仍然能保持該狀態。另一個控制信號加入時，正反器返回原來狀態。

由於正反器在輸入信號消除後，仍然能保持該狀態，其功能與基本記憶元件相同。它可以儲存輸出狀態，不論是邏輯 1 或邏輯 0。一般數位開電路與正反器不同，因為必須有輸入信號，方能維持邏輯 1 或邏輯 0 輸出。

使用 NAND 閘的基本正反器電路曾於電路 4-16 中討論。基本 RS 正反器電路中，Q 輸出通常是邏輯 0，非 Q 輸出是邏輯 1。當邏輯 0 加於 S 或“置”輸入時，電路改變，使 Q 輸出變成邏輯 1；非 Q 輸出變成邏輯 0。邏輯 0 加於 R 或“復置”輸入時，正反器復置。Q 輸出返回至邏輯 0，非 Q 輸出至邏輯 1。即使復置信號消除，正反器仍維持於此狀況。邏輯 0 再加至“置”輸入時，第 2 種狀況（Q 於邏輯 1）可重新建立。

圖 5-31 是使用 4011 NAND 閘的 RS 正反器電路。可製作此簡單電路檢查正反器的操作。先將開關 S1 和 S2 均置於邏輯 1。Q 輸出將

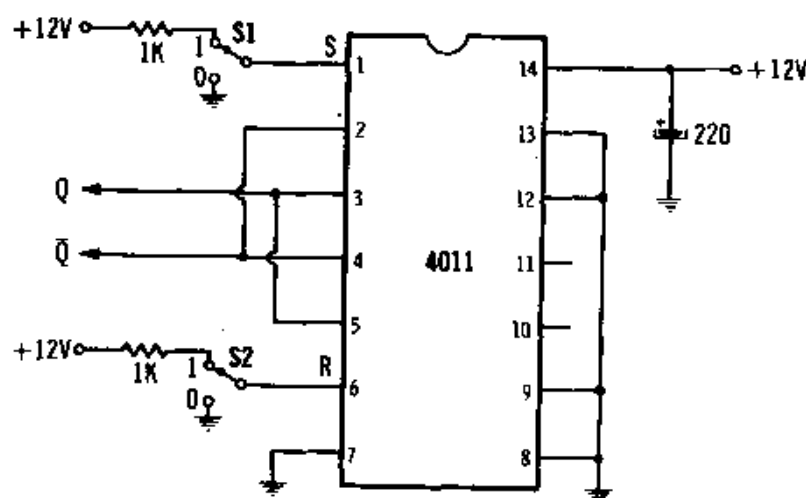


圖 5-31 連接成 RS 正反器的 CMOS 4011。

為邏輯 0，非 Q 輸出為邏輯 1。邏輯位準可用邏輯探針，或圖 4-10 的簡單 LED 指示器檢查。

將置開關 S1 轉換成邏輯 0。Q 輸出將變成邏輯 1，而非 Q 輸出變成邏輯 0。即使開關 S1 回至其邏輯 1 位置，此兩輸出邏輯仍維持此狀態。故其輸出被儲存。將復置開關 S2 轉換成邏輯 0，輸出可轉變成原來狀態。Q 輸出變成邏輯 0，非 Q 輸出變成邏輯 1。即使開關 S2 現在返回其邏輯 1 位置，正反器將仍維持此狀態。

電路 5-16 CMOS 鎖定 RS 正反器

在鎖定 RS 正反器中，輸入時鐘脈波用來將輸出狀態於準確時間，改變成另一種狀態。電路 5-15 是一個使用 4011 四工 NAND 閘的標準電路。圖 5-32 中的 RS 正反器方塊，代表電路 5-15 的正反器。4011 的其他兩個 NAND 閘，作為輸入置，復置，和時鐘脈波的輸入閘。

你應該記得，當邏輯 0 加於正反器的置輸入時，Q 輸出改變成邏輯 1。在時鐘正反器的情況中，邏輯 0 加於正反器的置輸入之前，邏輯 1 必須加於 S 輸入，及 C 或時鐘輸入在上方 NAND 閘。因此 Q 輸出轉換成邏輯 1，S 和 C 輸入必須同時為邏輯 1。

轉換完成後且 Q 為邏輯 1，它將保持此狀態，不再受輸入至上方閘的 S 和 C 輸入影響。欲轉換成原來狀態，只有將邏輯 1 加於下方 NAND 閘的 R 和 C 輸入方可。轉換回原來狀態後，Q 輸出為 0，非 Q 輸出為邏輯 1，它將不再改變，除非邏輯 1 再加於上方 NAND 邏輯閘的 S 和 C 輸入。

總而言之，時鐘 RS 正反器可以置定從一種邏輯狀態轉換成另一種

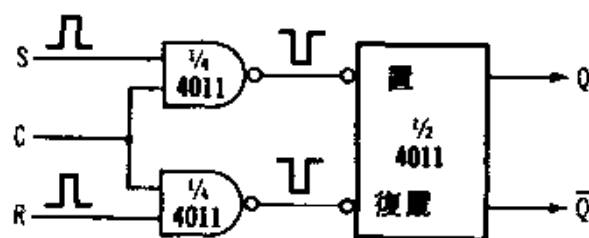
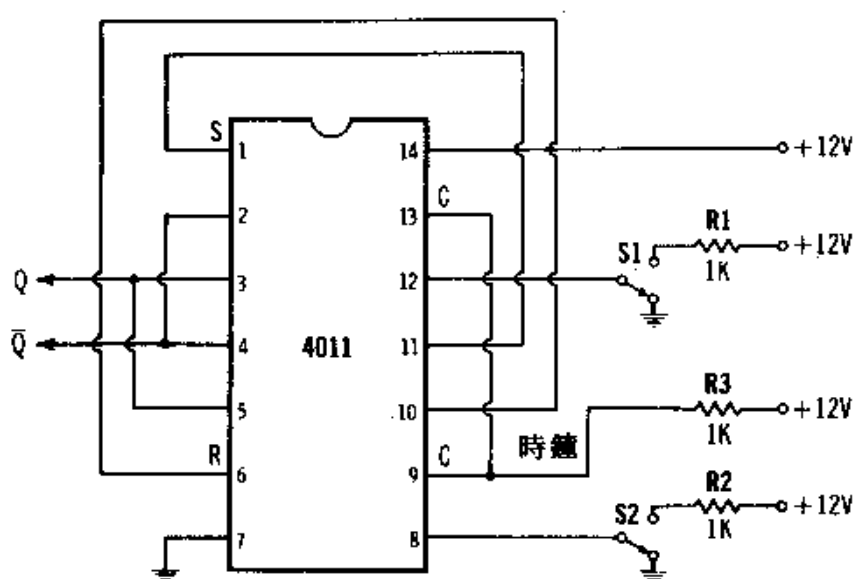


圖 5-32 CMOS 時鐘 RS 正反器 IC。



■ 5-23 CMOS 時鐘 RS 正反器。

。這種轉換以時鐘輸入，來設定穩定準確的轉換時間。

圖 5-33 是實用的完整時鐘 RS 正反器。開關 S1 和 S2 可以改變開輸入的邏輯。開始的時鐘輸入是設定於邏輯 1，如圖所示。邏輯位準可以使用邏輯探針，或電路 4-5 的圖 4-10 介紹的兩種 LED 指示器作檢查。

將邏輯探針連接至 Q 輸出。它將不亮。將開關 S1 改變至邏輯 1 位置。結果 Q 輸出為邏輯 1，非 Q 輸出為邏輯 0。如果開關 S1 在邏輯 1 和邏輯 0 之間來回改變，這些邏輯狀態將不改變。

將開關 S1 置於邏輯 0（接地）。現在將開關 S2 移至其邏輯 1 位置。注意此時 Q 輸出回至邏輯 0，非 Q 輸出至邏輯 1。此狀態設定後將保持，不再受開關 S2 置定的影響。開關 S1 置定於邏輯 1 位置時，Q 端將得到邏輯 1 輸出。

如果你希望觀察時鐘脈波的影響，可由電路 5-1 介紹的時鐘產生器之後級計數器取得輸出。計時電路使用 $1\mu\text{F}$ 電容器，可從後級計數器的輸出得到低頻計時脈波。

將圖 5-33 電路中的電阻 R3 拆除，後級計數器的輸出直接連接到時鐘或 C（第 9 和 13 腳）輸入。將開關 S1 和 S2 設定於邏輯 0。

開啓時鐘信號產生器，和時鐘 RS 正反器電路。使用邏輯探針觀察後級計數器的輸出。當後級計數器輸出轉換至邏輯 0 時，立刻將開關 S1 移至邏輯 1 位置。注意此時 Q 輸出仍然在邏輯 0，而不改變成邏輯 1。

後級計數器的輸出時鐘脈波改變成邏輯 1 時，Q 輸出才能改變成邏輯 1。一旦改變完成後，Q 輸出將維持於邏輯 1，不再受開關 S1 設定，或時鐘脈波的邏輯影響。

將開關 S1 置於邏輯 0。等待時鐘脈波改變成邏輯 0。此刻將開關 S2 置於邏輯 1。Q 輸出將維持於邏輯 1 不變。時鐘脈波變成邏輯 1 時，正反器立刻改變狀態，Q 輸出變成邏輯 0，非 Q 輸出變成邏輯 1。此狀態又不再受開關 S2 的設定，或時鐘脈波的邏輯改變影響，而維持不變。

時鐘脈波有控制 RS 正反器準確操縱時間的能力。換句話說，時鐘可以控制記憶器資料的建立或釋放，不論是邏輯 1 或邏輯 0 形式。

電路 5-17 CMOS J-K 正反器

電路 4-19 中曾介紹三種基本複振器形式（不穩定、單穩態、雙穩態）。J-K 雙穩態正反器於電路 4-20 中曾介紹。請復習這些資料。特別注意圖 4-48 的波形，和圖 4-49 有關的討論。

使用 4027 雙 J-K 正反器製作圖 5-34 的電路。時鐘信號可由圖

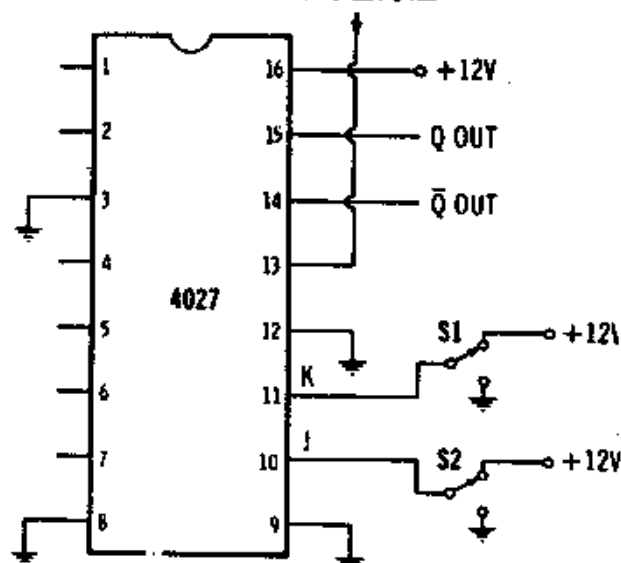


圖 5-34 CMOS J-K 正反器。

5-1 的通用計時器得來。555 計時器電路中使用 $1\ \mu\text{F}$ 電容器。將第 2 個計時器的輸出，連接至 4027 第 13 腳的時鐘輸入。

將 J 和 K 開關，S1 和 S2，連接至邏輯 1（+12 伏）。此種情況下，雙穩態電路在兩穩定態之間跳動，其輸出可將邏輯探針，或圖 4-10 的簡單 LED 指示器，連接至正反器的 Q 輸出第 15 腳作觀察。將 LED 指示器連接至 Q 輸出，邏輯探針連接至時鐘輸入，可觀察到其輸出頻率是時鐘頻率的一半。每次時鐘脈波的正前緣從邏輯 0 擺至邏輯 1 時，輸出改變。

將 K 的開關 S1 設定於邏輯 0。注意 Q 輸出變成邏輯 1，並維持於該處。它是當第 1 次時鐘脈波從邏輯 0 擺至邏輯 1 時轉變。如普通 J-K 正反器相同，J 輸入轉移至 Q 輸出。非 Q 輸出是 Q 输出的補數。

將 K 開關置於邏輯 1，J 開關 S2 置於邏輯 0。第 1 次時鐘由邏輯 0 轉換成邏輯 1 時，於 Q 輸出產生邏輯 0，非 Q 輸出為邏輯 1。Q 輸出邏輯又與 J 邏輯相同。

555 計時器中，將 $1\ \mu\text{F}$ 電容器以 $0.001\ \mu\text{F}$ 者代換。將示波器連接於 J-K 正反器的 Q 輸出。開關 S1 和 S2 連接至邏輯 1 時，可觀察到實際的掠跳。注意，Q 輸出是時鐘頻率的一半。

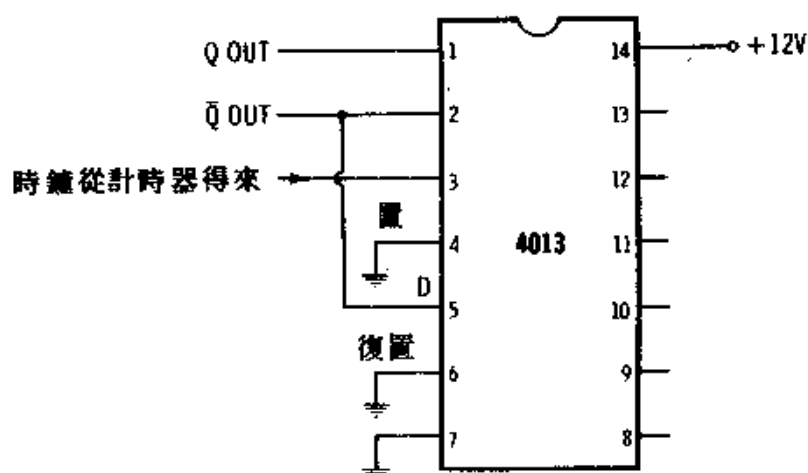
電路 5-18 CMOS D 類正反器

CMOS 4013 是一個有趣的正反器，因為只有時鐘信號前緣從低電位轉變到高電位（邏輯 0 至邏輯 1），加在 D 輸入的資料才能轉移至 Q 輸出。請參考電路 4-21 介紹的材料。並復習圖 4-51，瞭解 D 類前緣觸發正反器的一般操作。

製作圖 5-35 的電路。Q 輸出由第 1 腳得來。注意 D 接頭第 5 腳和非 Q 輸出之間的連接線路，它使電路彈跳。

時鐘脈波加於第 3 腳。它可從圖 5-1 的通用信號產生器得來。555 計時器電路使用 $1\ \mu\text{F}$ 計時電容器。將後級計數器的輸出連接至 D 類正反器第 3 腳。邏輯位準可使用邏輯探針，或圖 4-10 介紹的簡單 LED 指示器檢查。

將電路通電操作。注意，Q 輸出被時鐘脈波彈跳時，改變其邏輯狀



■ 5-35 CMOS前緣觸發正反器。

態。觀察第3腳和第1腳的邏輯，注意到每次時鐘在轉變時，輸出邏輯即改變。實際上，Q輸出頻率是時鐘頻率的一半。此狀況可用示波器觀察，但是555計時器電路，必須以 $0.001\ \mu\text{F}$ 電容器取代原來的 $1\ \mu\text{F}$ 者。

如果第6腳的置輸入置定於邏輯1，Q輸出變成邏輯1，非Q輸出變成邏輯0，並維持該狀態。將置輸入回至邏輯0。結果Q輸出固定在邏輯0，非Q輸出固定為邏輯1。這些情況表示，第4和6腳的邏輯可控制和超過時鐘。時鐘通常在第4和6腳接地（邏輯0）時產生。

電路 5-19 CMOS 100 kHz 或 1 MHz 晶體振盪器

CMOS 4069 六工反相器（電路 5-2），可以連接成普通晶體振盪器，作為頻率源。圖 5-36 電路中，兩個反相器連接成為回授晶體振盪器。第3個作為緩衝器。其他三個反相器並聯，作為輸出驅動器。

電路的晶體振盪器輸出在第2腳，加至第3反相器的輸入5。它的輸出在第6腳，加至其他三個反相器的並聯輸入，第9，11和13腳。

此振盪器在100 kHz和1 MHz時性能良好。正弦波輸出在第2腳。正弦波或近乎正弦波，顯示在緩衝器的第6腳輸出。方波出現在驅動器的第8，10和12腳輸出。

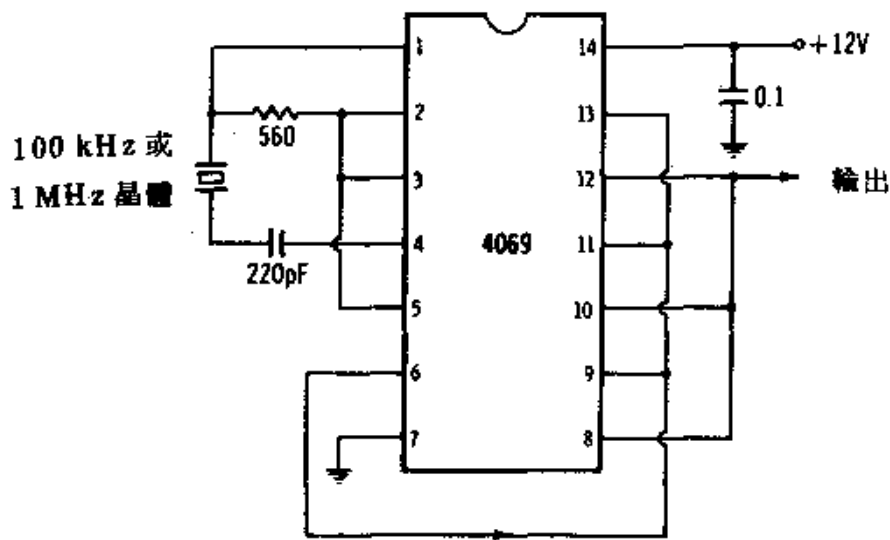


圖 5-30 CMOS 晶體振盪器。

這個晶體振盪器的輸出非常良好，故可用來檢查和校準全波段收音音。接收機應靠近此振盪器，使用最短的導線，及較低值電容器，於振盪器輸出。這個 CMOS 晶體振盪器可以作為後面幾個電路的信號源。

電路 5-20 晶體控制複頻率產生器

CMOS 晶體振盪器的組合在電路 5-19，和電路 5-9 的 4017 計數器均可作為高頻脈波產生器。請復習這兩個電路。

圖 5-37 的電路中，信號源是圖 5-36 的振盪器輸出，加於計數器的輸入第 14 腳。此信號產生器可產生 1 MHz 方波，或 100 kHz 方波，由振盪器電路使用的晶體頻率而定。

分頻輸出在 4017 的第 3 腳取得。於第 15 腳和適當的分頻接腳之間，連接一條跳線，即可得到所需的分頻輸出。例如輸入頻率是 1 MHz，需要 500 kHz 頻率，可在第 15 腳和第 4 腳之間連接跳線。

如果需 20 kHz 的標示信號，而振盪器電路使用 100 kHz 晶體。分頻電路的跳線應該連接在第 15 和 1 腳之間。則 100 kHz 信號除以 5，在第 3 腳得到所需的 20 kHz 輸出。正輸出脈波在第 3 腳取得。

4017 可以得到除以 10 的分頻。此種情況的電路連接，如圖 5-1 所示，它是電路 5-1 的附圖。

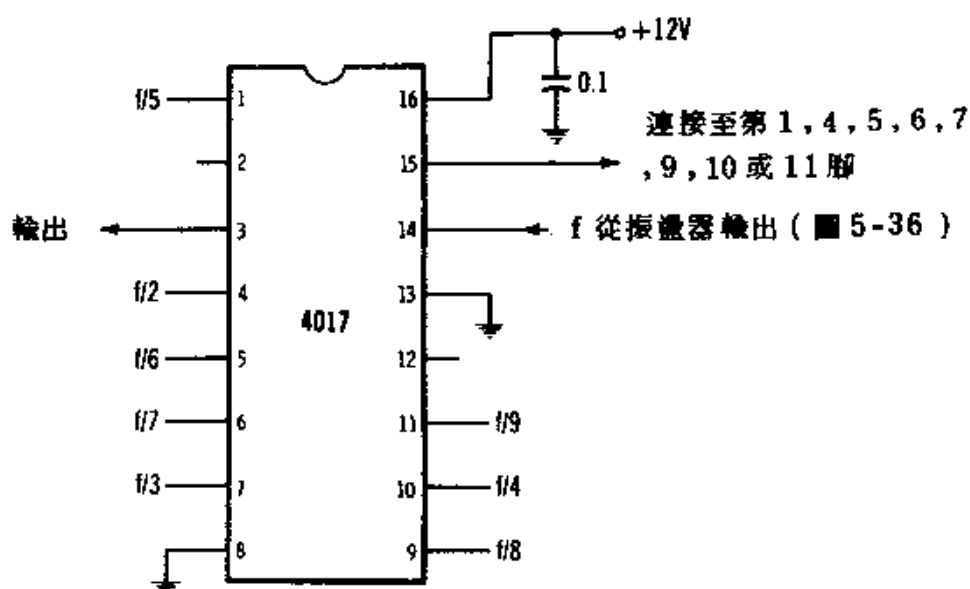


圖 5-37 晶體控制複頻率產生器。

電路 5-21 100 kHz - 50kHz-25kHz 或 1 MHz - 0.5 MHz
- 0.25MHz 晶體頻率校準器

雙D類 4013 正反器可以與圖 5-36 的晶體振盪器合併，形成普通晶體校準器，供收音機或 sw 1 接收機使用。4013 的兩部分合併形成 $f/2$ 和 $f/4$ 分頻器，如圖 5-38 所示。晶體振盪器的輸出，送至第 1 級

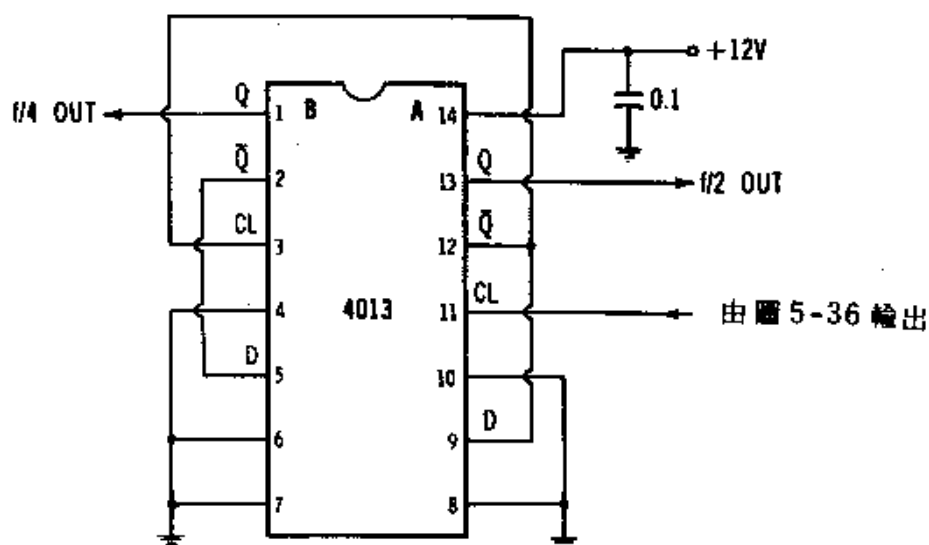


圖 5-38 校準用雙 D 類二進位分類器。

D 正反器的第 11 腳時鐘輸入。D 和非 Q 接頭之間的連接線路，使正反器 A 作二進位分頻器操作。除以 2 的輸出，在正反器 Q 接頭的第 13 腳。

非 Q 輸出供給 4013 第 2 級正反器的時鐘輸入（第 12 腳至第 3 腳的接線）。此 D 類正反器亦除以 2，所以在 Q 輸出的第 1 腳，可以得到除以 4 的輸出。

方波輸出亦可得到，其諧波很多。亦可獲得寬間隔或窄間隔的校準點（依 CMOS 晶體振盪器電路使用 1 MHz 或 100 kHz 晶體而定）。

電路 5-22 二進位級進計數器 / 分頻器

CMOS 4024 是個 7 段二進位級進計數器。輸入時鐘頻率除以某個二進位數字。這些數字在 2^1 和 2^7 之間。即實際的分頻為：

$$\begin{array}{llll} 2^1 = 2 & 2^3 = 8 & 2^5 = 32 & 2^7 = 128 \\ 2^2 = 4 & 2^4 = 16 & 2^6 = 64 & \end{array}$$

如圖 5-39 所示，可得到各分頻的輸出。例如，第 12 腳輸出是時鐘頻率除以 2。第 9 腳輸出是時鐘頻率除以 8。最高次計數在第 3 腳，這時除以 128 的分頻。

檢查級進分頻器輸出，可使用圖 5-36 的 CMOS 晶體振盪器，或圖 5-1 通用信號產生器的輸出，這是較低頻率之用。

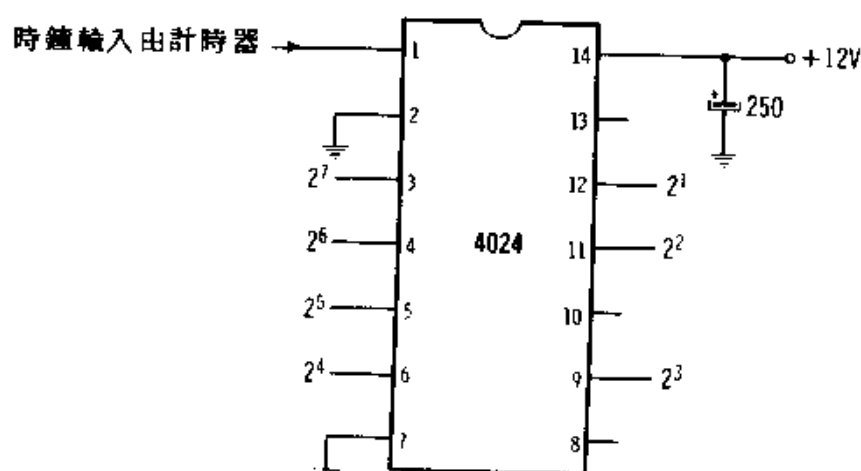


圖 5-39 二進位級進計數器 / 分頻器

這種分頻電路可以將高頻振盪器頻率，降低至聲頻範圍。例如，圖 5-36 的 1 MHz 晶體振盪器輸出，加至時鐘輸入第 1 腳，可在第 3 腳得到 7812.5 Hz 方波輸出。如果使用 100 kHz 晶體，可得到 781.25 Hz 輸出。

第 12，11 和 9 腳可得到除以 4，8 和 16 輸出。作輸出比較時，可以使用雙軌跡示波器。

電路 5-23 60Hz 晶體控制信號產生器

National Semiconductor 的 MM 5369 (Radio Shack 的 276-1769) 是個 17 級的可程式振盪器 / 分頻器。它由晶體振盪器級組成，可在輸出端得到最低 60 Hz 方波。晶體振盪器本身工作於 3.58 MHz (3.579545 MHz)，這是彩色電視使用的次載波。

積體電路是 8 腳雙排型。圖 5-40 是其電路結構。全部電路只有 4 個活性接腳。第 3 和 4 腳不連接。

晶體振盪器電路在第 5 和 6 腳。元件數值由 National 半導體提供，電路使用 3.58 MHz 晶體。為得到準確操作，電容器 C1 使用小型可變者，而不用固定數值電容器。

第 7 腳輸出是 3.5 MHz。如欲測量頻率是否準確，可將頻率計數

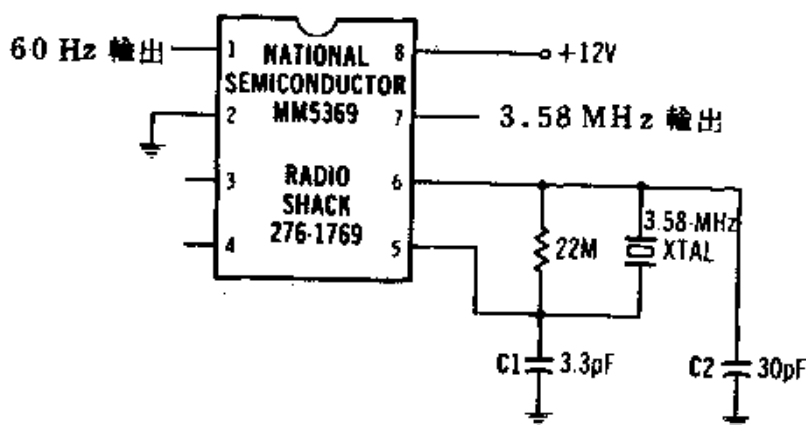


圖 5-40 60 Hz 晶體控制信號產生器。

器連接於此點。如果電容器C1是可變者，可以調節到準確的彩色電視次載波操作頻率。

第1腳是60 Hz方波。此輸出可用示波器觀察，其頻率可用示波器60 Hz水平掃描，或內部60 Hz線性同步作準確測量。必須說明的是，電源的60 Hz比IC輸出的60 Hz更容易漂移。欲得到IC的準確60 Hz輸出，必須將晶體振盪器調節準確操作於3.579545 MHz。如此準確度是很少使用的。此振盪器可以作為信號源，供後面幾個電路使用。

電路 5-24 12 級級進計數器 / 分頻器

CMOS 4040 是個12級二進位級進計數器。輸入時鐘頻率除以某個二進位數字。這些二進位數值在 2^1 和 2^{12} 之間。實際的分頻數字是：

$$\begin{array}{llll} 2^2 = 4 & 2^5 = 32 & 2^8 = 256 & 2^{11} = 2048 \\ 2^3 = 8 & 2^6 = 64 & 2^9 = 512 & 2^{12} = 4096 \\ 2^4 = 16 & 2^7 = 128 & 2^{10} = 1024 & \end{array}$$

圖 5-41 是各接腳的分頻輸出狀況。例如，第9腳的輸出是時鐘頻率除以2。此裝置的最高計數在第1腳，是除以4096。

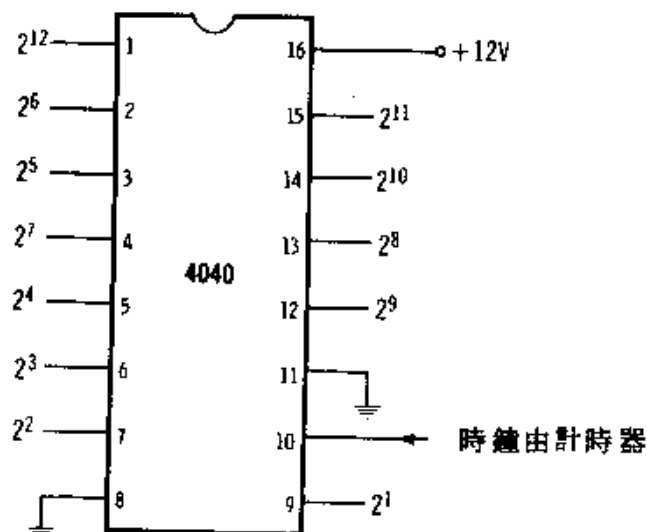


圖 5-41 12 級級進計數器 / 分頻器。

檢查級進分頻器，可以使用圖 5-40 的 60 Hz 晶體控制信號產生器。此電路可將 60 Hz 輸出頻率，轉換成非常低的頻率。例如，第 1 腳是最高的計數， 2^{12} ，輸出波形週期約 68 秒 ($1/60 \times 4096$)。

低計數時可以使用示波器觀察。例如，在第 9，7，6 腳可以很容易使用雙軌跡示波器作計數觀察。

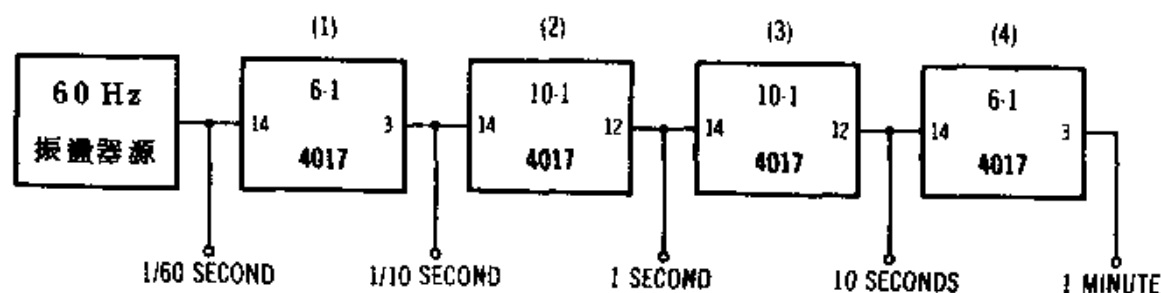
CMOS 4040 也可以使用圖 5-1 的通用信號產生器的輸出驅動。它對高頻時鐘的分頻特性，可以使用圖 5-36 的晶體控制振盪器輸出來檢查。

電路 5-25 1 秒至 1 分鐘計時器

圖 5-40 的 60 Hz 晶體控制信號產生器，與四工 4017 計數器，可以用來製作一個準確的計數器。CMOS 4017 曾經說明並且用於前面的電路 5-1，5-9 和 5-20。它可作為十進位分頻器，或計數比例在 2 至 1 和 10 至 1 之間的電路。電路的接線情形，決定製作的計數電路功能。

圖 5-42 是計時器的功能設計。60 Hz 晶體振盪器的輸出週期為一秒的 60 分之一。此輸出先加於 4017，它是 6 至 1 計數器。故其輸出是圖 5-42 的十分之一秒。此輸出再加至下一個連接成 10 至 1 計數器的 4017 電路，輸出變成每秒一次。其輸出再驅動另一個 10 至 1 計數器，產生輸出週期為 10 秒。最後的 6 至 1 計數器再將其分頻為 6，得到輸出週期為 60 秒，或 1 分鐘。

圖 5-43 是其實際的完整電路。你可以將它與圖 5-42 的功能設計作個比較。注意，時鐘的 60 Hz 脈波是加在(1)計數器的第 14 腳。此電



■ 5-42 計時器的功能設計。

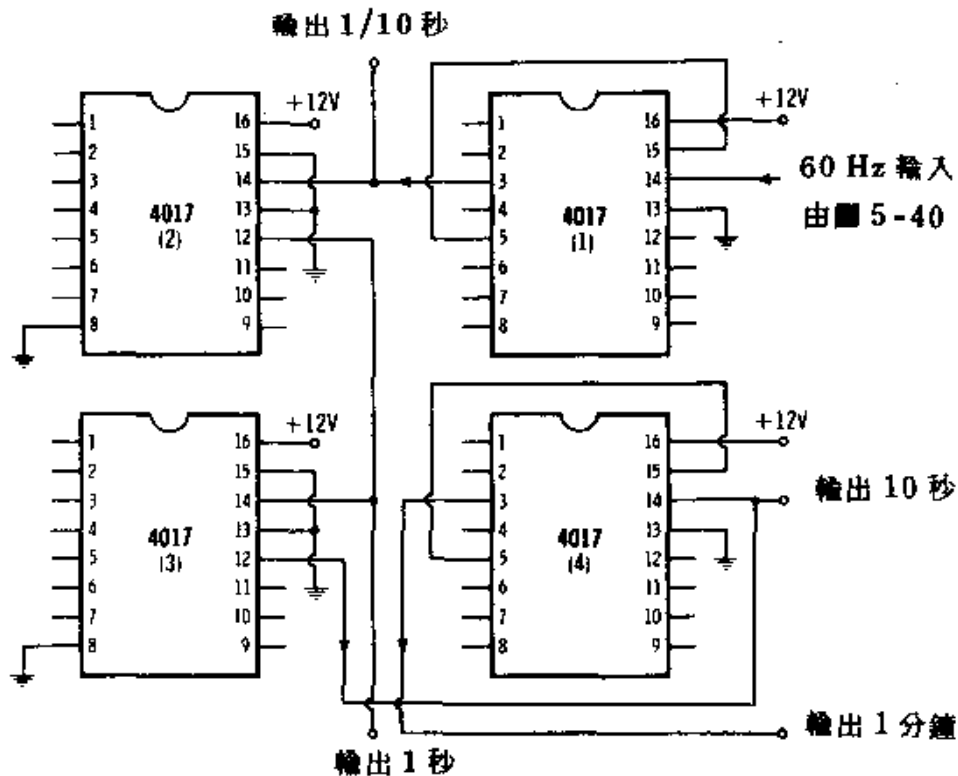


圖 5-43 1 分鐘計時器的計數級。

路連接成 6 至 1 計數器，其輸出第 3 腳加至(2)計數器的第 14 腳。依次(2)計數器輸出第 12 腳，加於(3)計數器。最後由(4)計數器的第 3 腳得到輸出。

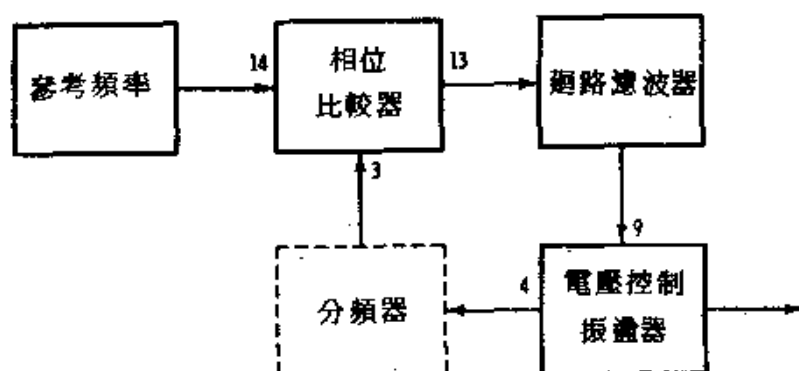
各輸出可使用邏輯探針，或電路 4-5 的 LED 指示器檢查。後級計數器的輸出是每 60 秒週期開啓 10 秒。它在高電位 10 秒，在低電位 50 秒。使用一個碼表，測量最後輸出的邏輯 1，或高電位週期的開始點。

如果改變 4017 電路的計數連接狀況，可得到不同的時間週期。

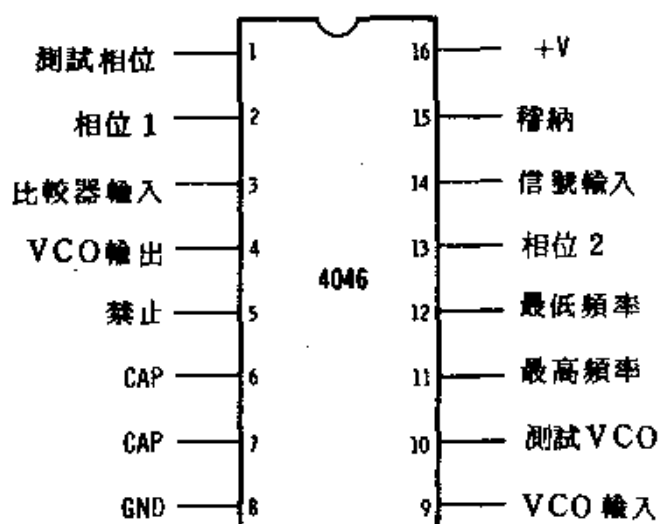
電路 5-26 鎖相迴路

鎖相迴路有兩種主要用途。一種是作為電壓控制振盪器，其頻率和相位依輸入信號的頻率和相位決定。第二種應用中，電壓控制振盪器的頻率保持固定，此頻率由外加的固定頻率參考信號決定。如果使用計數器或計數器串，此固定頻率也可為參考頻率的倍數。後者應用中，鎖相迴路及其相關電路，通常稱為頻率合成器。

圖 5-44 A 是使用 CMOS 4046 作為鎖相迴路系統的基本設計圖。



(A) 功能設計



(B) 使用 4046 的電路

圖 5-44 使用 4046 的基本 PLL 系統。

積體電路包含相位比較器和電壓控制振盪器。如方塊圖所示，鎖相迴路 (PLL) 是個回授系統。電壓控制振盪器的輸出是加在相位比較器。其相位與參考頻率相位在此作比較。相位比較器的輸出電壓平均值，等於兩輸入信號的頻率和相位差值。差值電壓經迴路濾波器濾波後，加於電壓控制振盪器作為直流校正電壓。

此校正電壓的大小和極性，決定頻率改變的大小和方向（正頻率或倒頻率）。相位比較器的輸入參考頻率，決定電壓控制振盪器設定頻率的大小和方向。

分頻器是電路中可取捨的部分。如果電壓控制振盪器的輸出直接加

於相位比較器，則電壓控制振盪器和參考頻率相同。但是如果使用分頻器，則電壓控制振盪器的頻率為參考頻率的倍數。例如，如果分頻率的比例是 10 比 1，電壓控制振盪器的頻率將為參考頻率的 10 倍。公式如下：

$$f_{\text{vco}} = N \times f_{\text{ref}}$$

其中：

f_{vco} 是電壓控制振盪器的頻率

N 是分頻器比

f_{ref} 是參考頻率

在圖 5-44 的基本 P P L 系統中，參考頻率信號是加於 4046 的第 14 腳。如此情況的參考信號是加於相位比較器的輸入之一。相位比較器的輸出在第 13 腳，經過一個外加迴路濾波器，加於電壓控制振盪器的第 9 腳輸入（接腳號數亦顯示於圖 5-44 的方塊圖）。電壓控制振盪器的輸出在第 4 腳，可直接加至相位比較器的第 2 個輸入，以跳線連接於第 3 和第 4 腳之間。這個完整的回授電路，使電壓控制振盪器操作於參考信號的相同頻率。

此外第 4 腳的 V C O（電壓控制振盪器）輸出，可加於外加分頻器。分頻器的輸出再加至相位比較器的第 3 腳輸入。電壓控制振盪器的頻率因此分成與參考信號相同頻率，它們在相位比較器中比較。此種方式的電壓控制振盪器，操作頻率為 $N f_{\text{ref}}$ 。

電壓控制振盪器是 4046 的一部分，其頻率由連接於第 6 和 7 腳之間的電容器，第 9 腳電壓，和第 11 腳與地之間連接的電阻決定。振盪器操作的頻率範圍，由連接於第 12 腳和地之間的電阻決定。

圖 5-45 是完整的鎖相迴路系統。V C O 的頻率由電容器 C 1，和電阻 R 3 的數值決定。這些元件決定振盪器的自激振盪頻率，它設定的頻率可被 P L L 系統捕捉，並與加於第 14 腳的頻率或頻率的倍數相同。迴路濾波器由電容器 C 2 和電阻 R 1 和 R 2 組成。這些元件數值決定鎖定穩定性，和 V C O 在參考頻率改變時，所需的響應時間。

V C O 的輸入在第 9 腳。V C O 的輸出在第 4 腳，加於 4017 分頻器的輸入，它連接成除以 10 的形式。第 12 腳的分頻後輸出，加於相

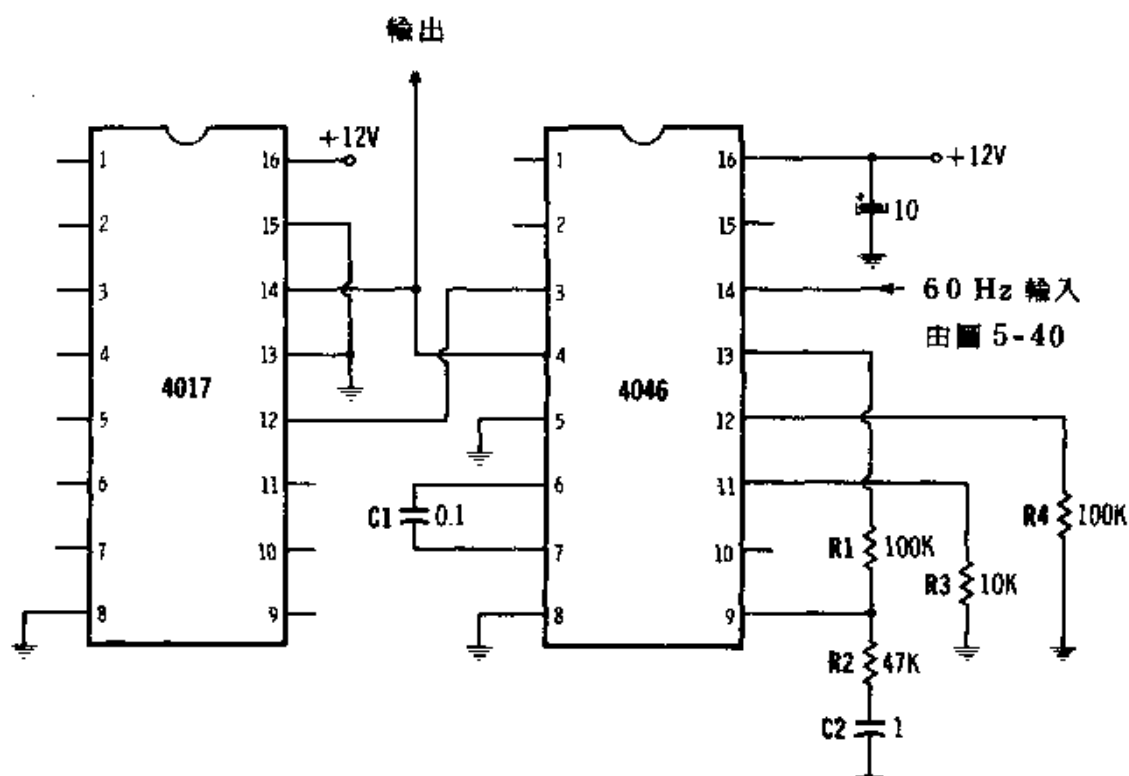


圖 5-45 鎖相迴路系統。

位比較器的第 3 腳輸入。

P L L 系統的信號源，可為電路 5-23 晶體控制信號產生器的 60 Hz 輸出（圖 5-40）。使用 10 比 1 計數器時，V C O 頻率將為 600 Hz（ 10×60 ）。此輸出在 CMOS 4046 的第 4 腳。

電路可使用示波器檢查。注意，第 4 腳的頻率是加於第 14 腳頻率的 10 倍。將第 14 腳的參考信號暫時拆除，輸出跳至較高頻率，V C O 變成自激振盪。參考信號再加至第 14 腳時，電路立刻再鎖定於 600 Hz 處。

可使用此電路作更多實驗。將 4017 連接成 4 比 1 計數器。如圖 5-37，4 比 1 計數器是將 4017 的第 15 腳連接至第 10 腳。輸出由第 3 腳取得，4017 的第 13 腳必須接地。連接此電路，並注意 V C O 頻率現在變成 240 Hz（ 4×60 ）。很明顯可程式計數器串可以製作成任何數字的準確 V C O 頻率，此頻率可由鎖相迴路系統鎖定。此種電路稱為“頻率合成器”。

圖 5-1 的計時器可以用來檢查 P L L 電路。將 4017 拆除，在 4046

的第 3 和 4 腳間連接一條跳線。將 555 計時器的第 3 腳輸出，連接至 4046 的第 14 腳。555 電路中使用 $0.001 \mu\text{F}$ 計時電容器。注意，4046 中 VCO 的第 4 腳輸出頻率，與加至第 14 腳的頻率相同。故可知 VCO 被鎖定於計時器頻率。暫時將計時器由第 14 腳拆除，注意 VCO 在其自激振盪頻率振盪。再將計時器連接回第 14 腳。

現在來看 555 計時器頻率改變的影響。555 計時器中改用 $0.002 \mu\text{F}$ 電容器。注意，4046 VCO 頻率也相對改變。此證明 VCO 頻率是隨加至第 14 腳的頻率而變。以此種方式，可用外加信號頻率來控制 VCO 頻率。

電路 5-27 四工雙投開關

CMOS 4016 雙投開關積體電路包含有 4 個開關（圖 5-46）。拿開關 S1 作為例子。邏輯 1 加至第 13 腳時，將第 1 和 2 腳之間的開關關閉。開關閉路時電阻為 300 歐姆。邏輯 0 加在第 13 腳時，開關 S1 開啟。4 個開關中的其他開關則以其他電路，控制其開或關。

輸入可加於第 1 腳，而由第 2 腳取出。或將輸入加至第 2 腳，而由第 1 腳取出。操作形式是雙向的。

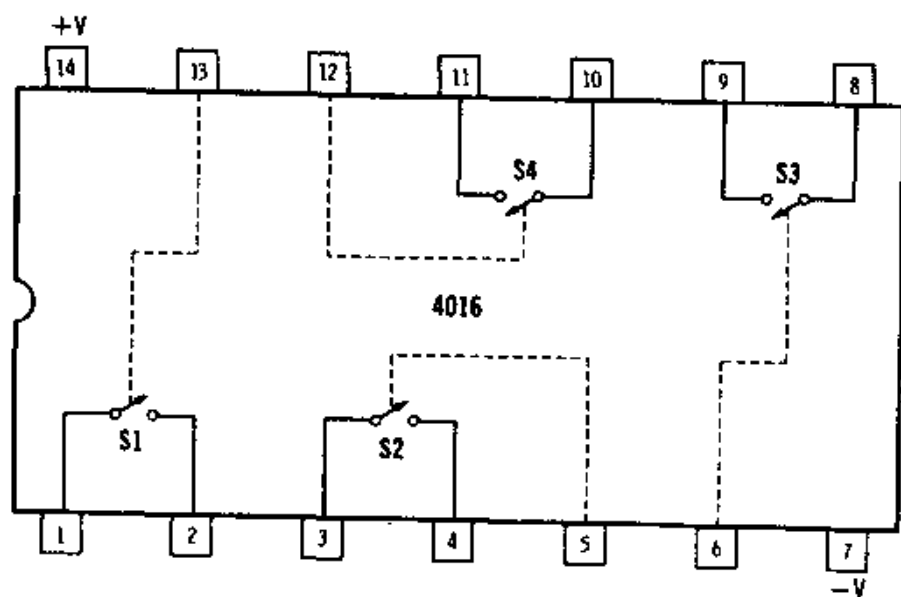


圖 5-46 四工雙投開關的基本電路。

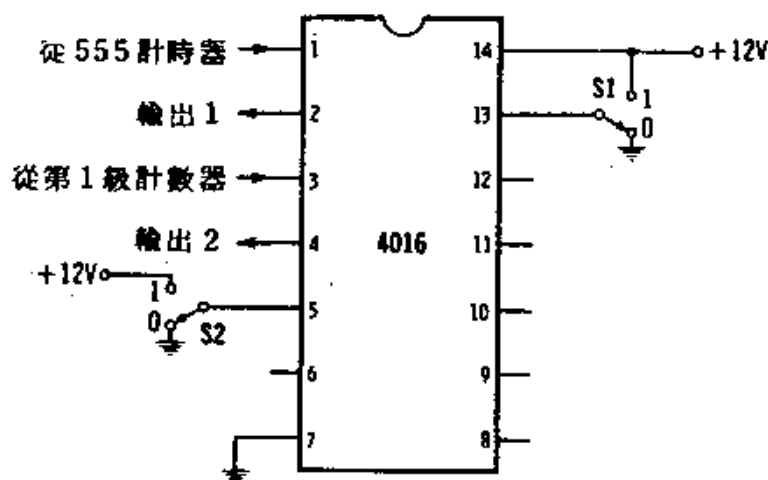


圖 5-47 雙投開關電路。

4016 的主要優點是它可以放置靠近信號源，信號與積體之間不需要很長的連接線。開關功能由連接於第 13，5，6 和 12 腳的線路控制。控制線路加上邏輯 0 或邏輯 1 的信號，可相對控制其動作。

圖 5-47 是完整的電路。信號由圖 5-1 中通用信號產生器的 555 計時器，加至第 1 腳。計時電容器使用 $0.001\mu\text{F}$ 者。使用示波器觀察第 1 腳的輸入信號。注意，當開關 S1 置於邏輯 0 時，第 2 腳沒有輸出。當開關 S1 轉換至邏輯 1 時，即顯示輸出。

開關可以在兩個方向操作。將信號由計時器加至第 2 腳，使用示波器觀察第 1 腳的輸出。

將示波器連接於第 4 腳的輸出。開關 S2 置於邏輯 1，並注意第 1 級計數器的輸出顯示於第 2 腳。開關 S3 和 S4 沒有動作。但是在需要時，這兩個開關也可由其附屬電路的信號動作。

電源電壓的連接方式顯示於圖 5-47，它使 4016 作數位方式操作。類比信號也可以使用 4016 交換。此種情況，必須加 +5 伏至第 14 腳，和 -5 伏至第 7 腳。此時正弦波或其他強度適當的類比信號，可利用此裝置交換。

電路 5-28 資料選擇器和分配器

電路 5-27 中說明的 CMOS 4016，也可以作為資料選擇器或分配器。當各開關的輸出並聯時，4 個輸入中任何一個；可以利用開關選擇，將其信號送至輸出。此種操作形式稱為資料選擇。並且，4 個輸入也可以並聯，加入的信號可使用選定的開關，送至 4 個輸出之一。

圖 5-48 A 是將 4016 連接成為資料選擇器的電路。計時器的輸出，第 1 級計數器，和第 2 計數器，均來自圖 5-1 的通用信號產生器，加至 4016 的第 1，3 和 8 腳。第 10 腳已置於邏輯 1。依電路所示，開關 S1 連接於邏輯 1，由 555 計時器加至第 1 腳的信號，顯示於輸出。

將開關 S1 置於邏輯 0，開關 S2 置於邏輯 1。現在是第 1 計數器的輸出加於第 3 腳，顯示於輸出。

將開關 S2 放回邏輯 0，開關 S3 設定於邏輯 1。如此將第 2 計數器的信號送至輸出。將開關 S3 放回邏輯 0，開關 S4 設定於邏輯 1。此時顯示於輸出的邏輯 1，可以使用邏輯探針來顯示。

同樣的電路可以作為資料分配器，如圖 5-48 B 所示。注意，連接在一起的 4 個接腳，第 2，4，9 和 11 腳，現在是輸入。加於這個輸入的信號，可以利用適當的控制開關，送至 4 個輸出中的任何一個。如圖上所示，開關 S1 連接於邏輯 1 時，輸入信號將顯示於輸出 1。

將開關 S1 設定為邏輯 0，開關 S2 於邏輯 1。現在輸入信號顯示於輸出 2。利用開關組合，也可將信號送至輸出 3 或輸出 4。

圖 5-48 A 和圖 5-48 B 兩個電路的比較，可看出 CMOS 4016 開關有雙向特性。因為這個雙向特性，必須強調，不論它是作資料選擇器或分配器操作，每次只能有一個開關開啓。亦即開關 S1 至 S4 之中，每次只能有一個設定於邏輯 1。

電路 5-29 振盪器和 14 級二進位計數器

CMOS 4060 是一個二進位計數器，它包含一個內部的振盪器。此振盪器可用晶體控制，或操作如電阻電容器（RC）振盪器。二進位計數部分如下：

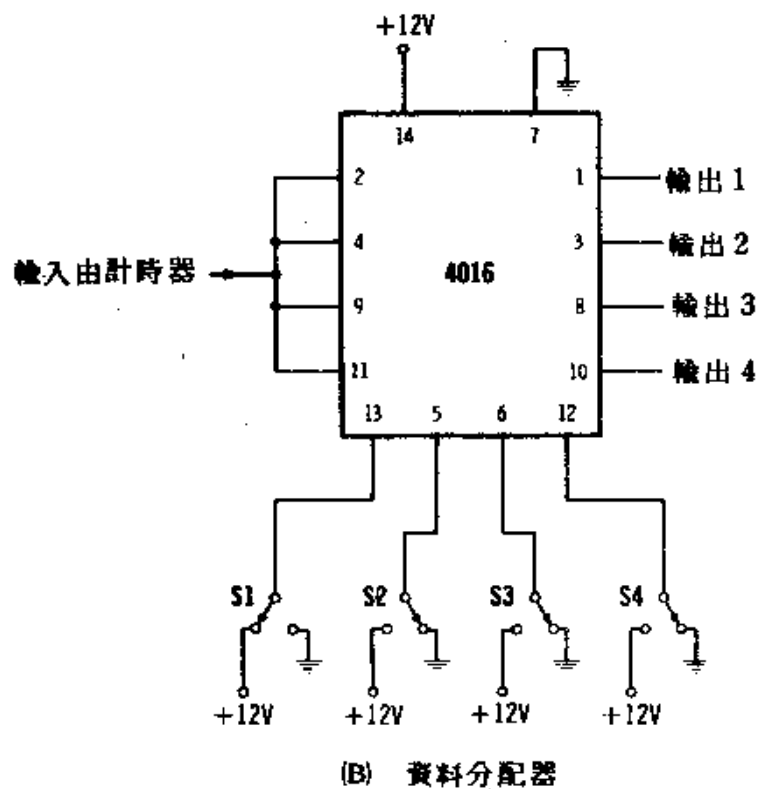
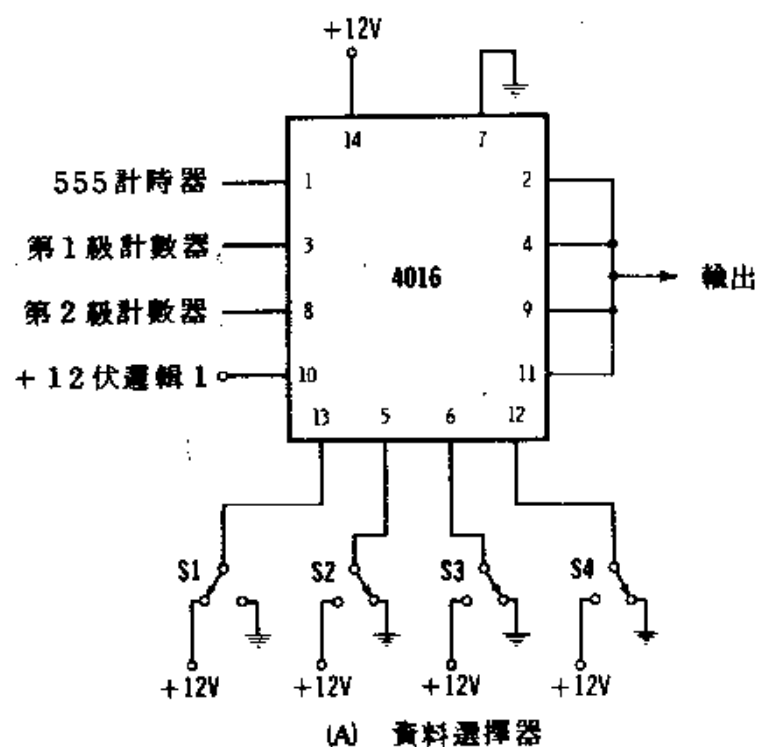


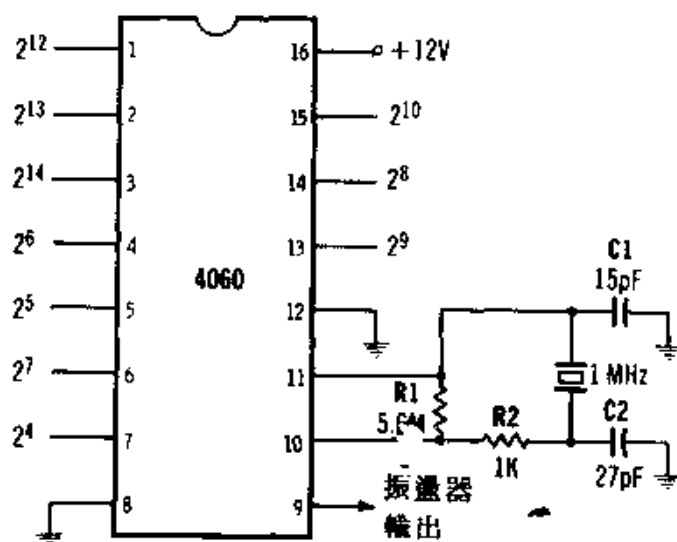
圖 5-44 資料選擇器和分配器。

$2^4 = 16$	$2^8 = 256$	$2^{12} = 4096$
$2^5 = 32$	$2^9 = 512$	$2^{13} = 8192$
$2^6 = 64$	$2^{10} = 1024$	$2^{14} = 16,384$
$2^7 = 128$		

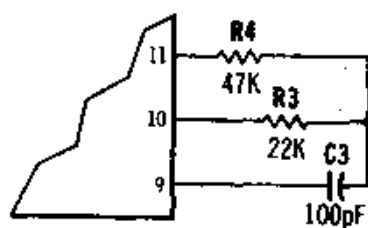
圖 5-49 A 的電路中，晶體電路位於第 10 和 11 腳之間，第 11 腳實際上是時鐘輸入。時鐘脈波在晶體電路中產生。振盪器的操作可以在第 9 腳檢查。如果晶體頻率準確設定，電容器 C2 可以為可變式。可利用計數器測量第 9 腳的晶體振盪頻率。

晶體振盪器的頻率操作範圍很廣。將電路頻率設定於 100 kHz 和 2 MHz 之間的晶體均可使用。

方波可以在不同的計數器輸出觀察。第 7 腳的方波是晶體頻率的 16 分之 1。第 3 腳的輸出頻率最低。



(A) 完整之電路



(B) RC 振盪器電路

■ 5-41 振盪器和二進位計數器。

振盪器作RC操作時性能良好。作此種操作時，將接於第10和11腳之間的晶體振盪器電路拆除。第9，10和11腳亦同時需改變。這三個接腳的改變，如圖5-49 B所示。圖上所示元件數值，操作頻率約100 kHz。

電阻R3和電容器C3組成的時間常數，決定電路的操作頻率。欲改變頻率可以改變電容器C3的數值。電路試驗時，10 pF和1 μ F之間數值均可使用。電阻R3的數值可使1 M Ω 者。很明顯，RC振盪器的操作頻率範圍亦很廣。

電路5-30 CMOS 9400 電壓至頻率轉換器

Teledyne 9400或Radio Shack 276-1790 作為電壓至頻率，或頻率至電壓轉換器，均能有良好性能。其輸出頻率跟隨加於輸入的直流電壓作線性改變。加於輸入的正電壓較高時，輸出頻率亦較高。CMOS裝置也可接收幾乎任何輸入頻率波形，其輸出電壓與輸入

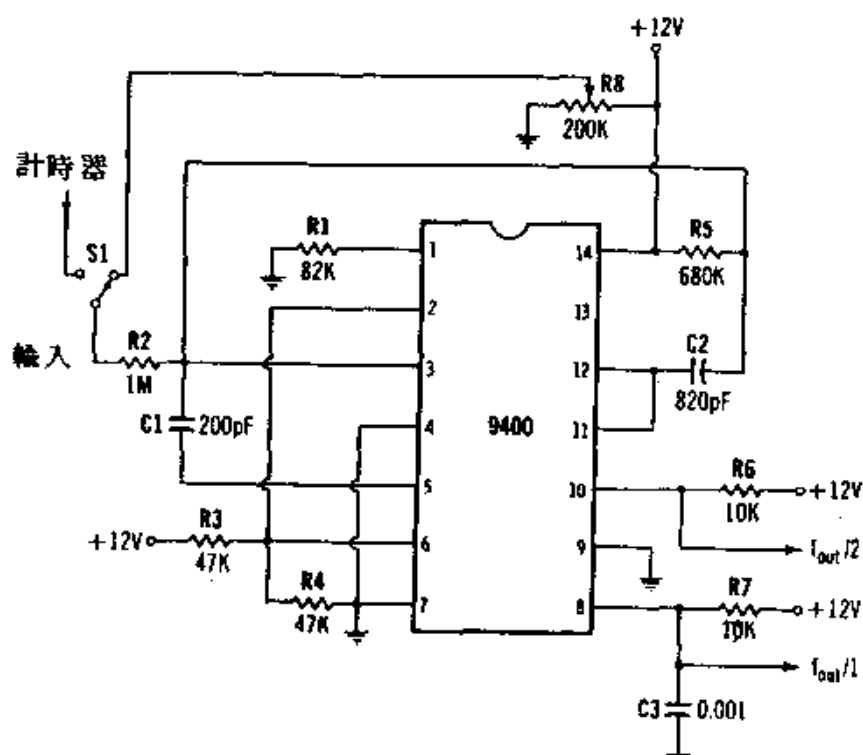


圖 5-30 電壓至頻率轉換器。

呈線性反應。

圖 5-50 是基本的電壓至頻率轉換器。輸入加於第 3 腳。加於此腳的直流電壓，可以利用電位計 R8，在電源電壓和地之間作調節。輸出由第 8 和 10 腳取出。第 8 腳是很尖銳的負脈波。為了便於在示波器螢光幕上觀察，此脈波可以使用例如 C3 的小電容器收集。第 10 腳有良好的方波。方波頻率是第 8 腳輸出脈波頻率的一半。

操作頻率大部分由電容器 C1 和電阻 R5 決定，電容器 C2 和 C3 的數值，對它也有影響。電阻 R2 的數值，最好維持在 $1\text{ M}\Omega$ 。

使用圖 5-50 所示的元件數值，電路大約在 1 kHz 和 6 kHz 之間操作。如欲增加操作的高頻限制，可降低電容器 C1 的數值。如欲降低操作的低頻限制，可增加電阻 R5 的歐姆值，最大可以到 $1\text{ M}\Omega$ 。

為顯示操作頻率轉移的方法，可將通用信號產生器（圖 5-1）的第 2 計數器輸出，連接至電壓至頻率轉換器的輸入。通用信號產生器的 555 計時器，可使用 $1\mu\text{F}$ 計時電容器。如此第 2 計數器的輸出邏輯，將緩慢轉移，對轉換器頻率的影響很容易觀察。將示波器連接於轉換器的第 10 腳輸出。當第 2 計數器的輸出為邏輯 0 時，示波器螢幕上顯示 4 個方波。注意，當計數器邏輯轉換成邏輯 1 時，顯示在螢幕上的方波為原來的 6 倍。

電路 5-31 CMOS 順序產生器

CMOS 4017 是個視覺信號積體，它的各種應用曾於電路 5-1，5-9，5-25 和 5-26 中介紹。它作 10 進位分頻器操作時，於第 12 腳供給除以 10 的方波，如圖 5-51 所示。輸入是加於第 14 腳。相同重複率的脈波，出現於第 1 至 7 腳和第 9 至 11 腳。這些脈波的延續時間，約為輸出方波週期的 10 分之 1。圖 5-52 的波形，顯示其時間關係。注意，這些脈波的輸出，是一個接一個的順序產生。

第 3 腳的脈波前緣與第 12 腳的方波前緣同時。但是它的延續時間較短。圖上的脈波標誌 1 者，於第 2 腳產生。脈波 2 在第 4 腳產生。事實上，脈波輸出是由 0 至 9 的順序，一個接一個產生。第 1 至第 7，和第 9 至 11 腳，每次均只能有一個脈波在邏輯 1 狀態。

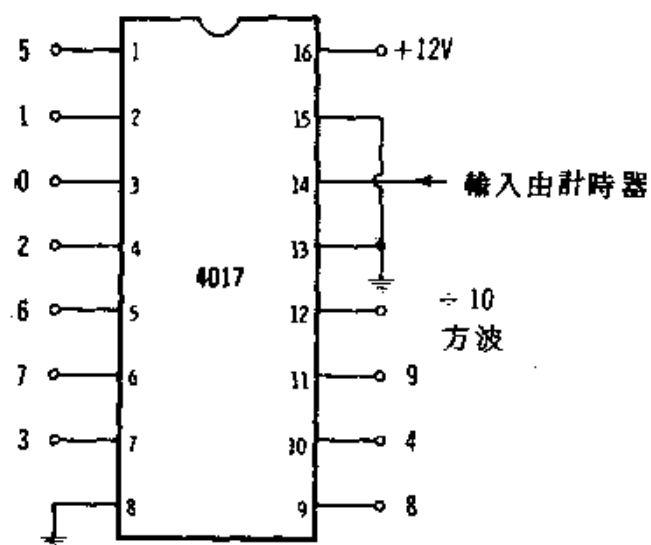


圖 5-51 CMOS 4017 連接成順序產生器。

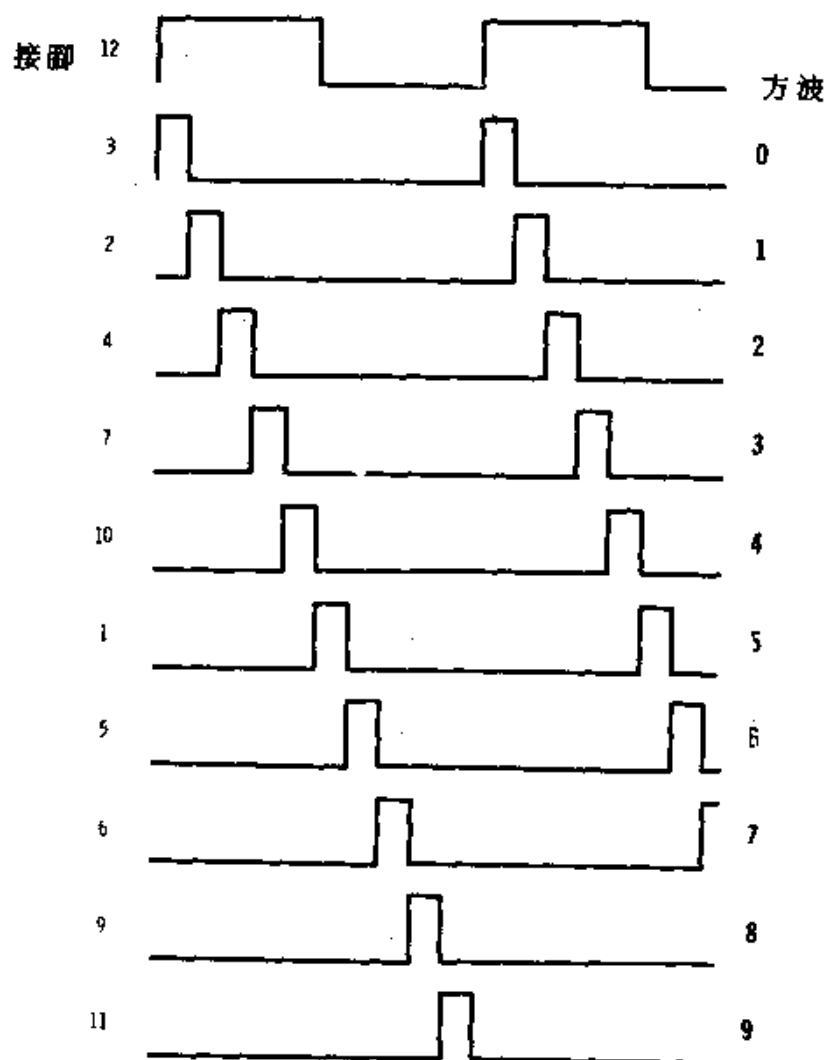


圖 5-52 順序產生器輸出。

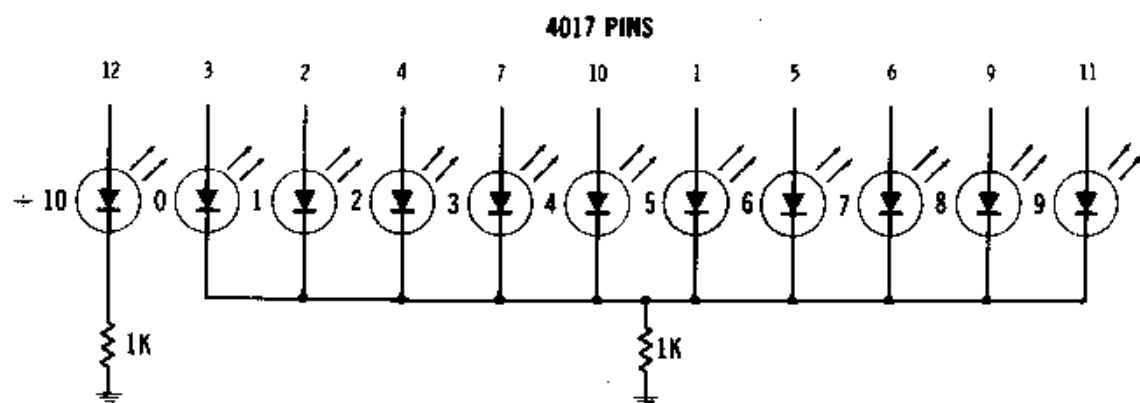


圖 5-53 順序產生器的顯示器。

注意第 12 腳的輸出，它的邏輯 1 狀態是脈波週期的一半。所以它在脈波 0 至脈波 4 時，均保持邏輯 1 狀態。脈波 5 至 9 時，第 12 腳均在邏輯 0。

檢查圖 5-51 的電路，可以使用一個示波器，和圖 5-1 通用信號產生器的 555 計時器輸出。555 電路中，計時電容器可用 $0.001\mu\text{F}$ 者。

觀察第 12 腳的方波輸出。注意各接腳的脈波輸出，觀察其方波的重複率均相同。使用有觸發掃描和雙軌跡的示波器，可以看到各脈波的時間轉移關係。各接腳可得到不同數量的脈波。

圖 5-53 是一個以 LED 作視訊顯示的電路。將 LED 以 0 至 9 作直線或其他形狀的排列。如圖指示將其連接至 4017 的各接腳。因為 LED 每次只亮一個，所以只需要一個限流電阻。第 12 腳的方波輸出需另用一個電阻。

555 電路中使用 $1\mu\text{F}$ 電容器，將計時器頻率降低至很低數值。令電路動作，LED 將以 0 至 9 的順序一個一個點亮。觀察第 12 腳的 LED 點亮情形。它在 LED 0 至 4 的點亮期間點亮，在 LED 5 至 9 的點亮時期熄滅。

如果降低第 14 腳的輸入時鐘脈波，此點亮順序可減慢。將第 1 計數器的輸出（圖 5-1），連接至 4017 順序產生器輸入，即可達成此目的。