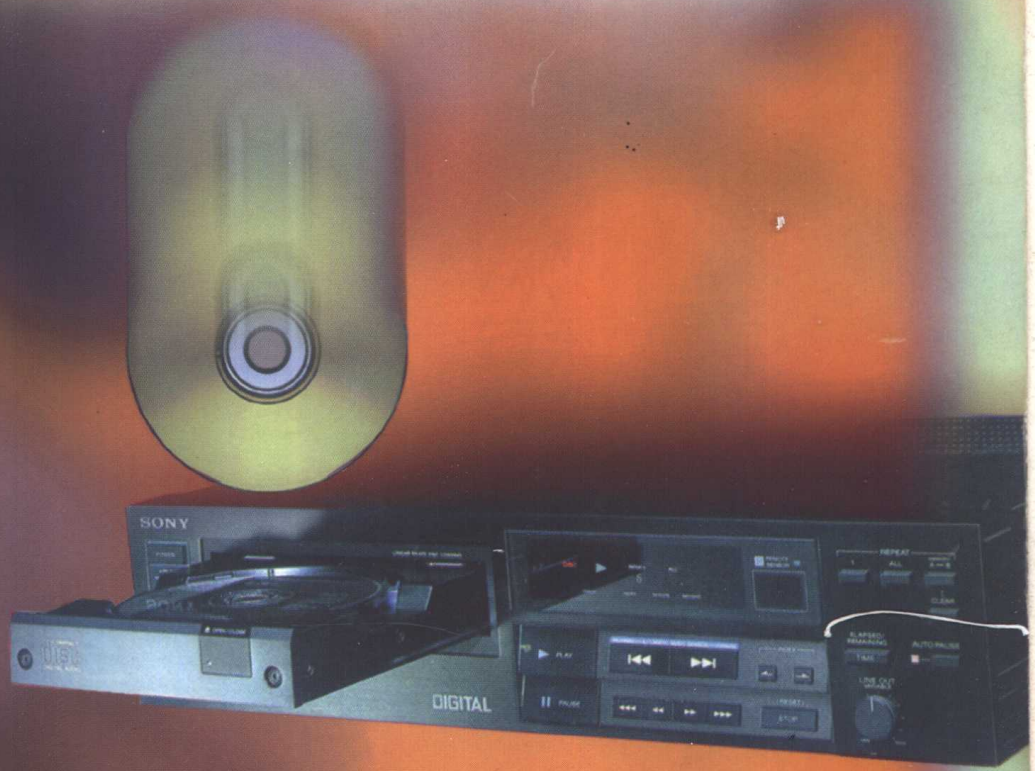
VCD

集成电路及元器件维修代换手册 下

袁光明　袁光华　主编

杨旭明　主审



重庆大学出版社

VCD
集成电路及元器件维修代换手册

·下　册·

袁光明　袁光华　主编
杨旭明　主审

重庆大学出版社

内 容 提 要

VCD 小型激光影碟机是当今“音影市场”的热点，国内的拥有量逾千万台，不少音影发烧友还不断地将CD 唱机、LD 影碟机改装为VCD 机。VCD 作为高、精技术产品，在使用中难免会出现故障，那么怎样才能简捷、快速地进行调试、维修呢？本书针对VCD 的特点，介绍了几十个品牌VCD 机的控制微处理器、解码解调器、音频视频电路、接口卡、数模转换器等300 余种集成电路的特点、电路参数、内部功能方框图、引脚排列、引脚功能、电路应用及代换方法等。书中还对VCD 机的重要零部件，激光头、显示器、运算放大电路、模拟电路和常用的元器件作了介绍，并推荐了一批最新产品。读者在调试、维修VCD 机时，可以一一查找，对号入座，使调试、维修工作迎刃而解。

本书分上、下两册出版，全书近80 万字，是专业调试、维修VCD 机的一本实用工具书和重要参考资料。

VCD 集成电路及元器件维修代换手册

·下册·

袁光明　袁光华　主编

杨旭明　主审

责任编辑　刘茂林　于　玲

*

重庆大学出版社出版发行

新　华　书　店　经　销

成都市盲哑学校印刷厂印刷

*

开本787×1092 1/16　印张 14.125　字数 340 千字

1997 年8 月第1 版　1997 年8 月第1 次印刷

印数 1—5000 册

ISBN 7-5624-1435-1/TN·26

定价(压膜)：55.00 元(上、下册)

(上册29.00 元　下册26.00 元)

目　录

概　述……（1）
一、VCD 影碟机集成电路……（3）
1. AN2662K（时基校正控制电路）……（3）
2. AN2751FAP（视频信号处理电路）……（6）
3. AN8290S（主轴电机驱动电路）……（9）
4. AN8373S（伺服放大电路）……（10）
5. AN8819NFB（伺服驱动与直流/直流转换器）……（11）
6. AN8832SBE1（伺服放大集成电路）……（12）
7. BA6191（音频控制电路）……（13）
8. BA6287（驱动电路）……（14）
9. BA6392FP（伺服驱动电路）……（14）
10. BA6396FP（聚焦寻迹伺服电路）……（15）
11. BA9700AF（稳压电路）……（16）
12. BP5020（视频电源转换电路）……（16）
13. BT121（数/模转换电路）……（16）
14. BU12102（OD 时钟信号发生器）……（16）
15. BU2092F（扩展器集成电路）……（19）
16. CA00002AM（FM 声音解调器）……（19）
17. CAT514256B-70JS（动态存储器）……（20）
18. CL680（新型VCD 解码芯片）……（20）
19. CS5339-KS（数字滤波器A/D 转换器）……（23）
20. CX2016A（遥控接收电路）……（25）
21. CX20197（RF 放大电路）……（25）
22. CXA1372S（RF 信号处理伺服放大器）……（26）
23. CXA1571S（RF 放大电路）……（28）
24. CXA1821M（RF 放大电路）……（29）
25. CXA8020Q（视频处理电路）……（30）
26. CXD1178Q（视频数/模变换电路）……（32）
27. CXD1782BQ（检测控制电路）……（32）
28. CXD2560M（数字滤波器）……（32）
29. CXD2561BM（数/模转换器）……（33）
30. CXD8404Q（数字时基校正电路）……（34）
31. CXD8405Q（A/D、D/A、Y/C 分离电路）……（36）

32. CXP5058H-587Q(微处理器) …… (36)
33. CXP82224-027Q(系统控制电路) …… (36)
34. CD74HC07(数字电路) …… (39)
35. GPIE32T(光纤输出插口电路) …… (40)
36. FA7611A(影碟机集成电路) …… (40)
37. HA11529(激光头伺服电路) …… (40)
38. HD6433042-KTOF(数据传送与伺服控制处理器) …… (41)
39. HD6433256A12F(MPEG 微处理器) …… (43)
40. IX1504AF(状态控制电路) …… (45)
41. IX1846AF(LCD 电路) …… (46)
42. IX2031(功能控制电路) …… (47)
43. IX2210AF(系统微处理器) …… (48)
44. KA3842(固定频率电流控制器) …… (51)
45. LA1267S(FM/AM/IF 放大器) …… (52)
46. LA5602(VCD 集成电路) …… (53)
47. LA5667(电源稳压器) …… (54)
48. LA6510(双向电机驱动电路) …… (54)
49. LA9215(模拟音频放大与滤波及静噪逻辑控制电路) …… (54)
50. LA9216(VCD 集成电路) …… (55)
51. LA9420M-MT(伺服电路) …… (55)
52. LA9425(RF 放大器) …… (58)
53. LC7872E(CD-G 解码电路) …… (59)
54. LC9600AM-C(数/模转换器) …… (62)
55. LC32464M-80(动态存储器) …… (63)
56. LC78681E-MT(数字信号处理器) …… (63)
57. LC78815(数/模变换器) …… (66)
58. LC83025E(数字信号处理器) …… (68)
59. LH5317YD(512K bit PROM 电路) …… (70)
60. LM324(主轴误差放大电路) …… (71)
61. LR37632(CD 集成电路) …… (71)
62. M72H051(系统控制电路) …… (73)
63. M5218AFP(前置放大电路) …… (75)
64. M5293L(电源稳压电路) …… (75)
65. M37451M8-133SP(微处理器) …… (75)
66. M38002M2138F(微处理器) …… (79)
67. M38123M6(系统控制微处理器) …… (81)
68. M38184MA-149FP(微处理器) …… (83)
69. M38184MA-193FP(微处理器) …… (85)
70. M38184M8(微处理器) …… (88)

71. M38198MC-063FP(微处理器) …… (90)
72. M50197P(数字延时电路) …… (94)
73. M50455-196FP(字符发生器) …… (95)
74. M50423P(CD 集成电路) …… (95)
75. M51598FP(前置放大器) …… (98)
76. M52131FP(伺服控制电路) …… (98)
77. M65820FP(CD 信号控制电路) …… (98)
78. M65845FP(麦克风放大器) …… (101)
79. M65830AP(数字回声电路) …… (102)
80. M35040056FPT(OSD 集成电路) …… (102)
81. MB89095(模式控制电路) …… (104)
82. MC74C00AF(数字信号电路) …… (106)
83. MC74HC244AF(缓冲放大器) …… (107)
84. MC1377(PAL 编码器) …… (108)
85. MC14052BF(主轴误差混合器) …… (108)
86. MC14053BF(电子开关电路) …… (109)
87. MC141621(梳状滤波器) …… (109)
88. MM1227XFF(视频信号选择电路) …… (111)
89. MN6475A-T1(音频D/A 变换器) …… (111)
90. MN6479(数字滤波器) …… (113)
91. MN6570TF(视频D/A 变换器) …… (115)
92. MN8811(数字时基校正电路) …… (116)
93. MN89101AM(MPEG 视频/音频解码器) …… (118)
94. MN662740RE(数字信号处理电路) …… (121)
95. MSC6420B-025GS-VIK(系统控制及显示驱动器) …… (123)
96. MSM72H032(系统控制电路) …… (124)
97. MSM514256B-JS(动态存储器) …… (125)
98. NJM2244M(视频选通放大器) …… (126)
99. NJU3711M(扩展器电路) …… (126)
100. P51572B(复位电路) …… (127)
101. PCM56P-L-1(D/A 变换器) …… (127)
102. PCM 1710U(D/A 变换器) …… (128)
103. PCM1712U(D/A 变换器) …… (128)
104. PCM1715U(D/A 变换器) …… (130)
105. PCM63(音频DAC 电路) …… (130)
106. PCM69AU(D/A 转换电路) …… (130)
107. PD0034(数字滤波器) …… (132)
108. PD006D(数字滤波器) …… (132)
109. PD0192A(数字视频处理电路) …… (132)

110. PST572D(复位电路) …… (137)
111. SAA7345(多功能DSP 芯片) …… (138)
112. SC424589FU(系统控制与显示驱动微处理器) …… (139)
113. SM5871A(1 比特数/模变换器) …… (142)
114. SN74HC138ANS(地址选通电路) …… (143)
115. SN74HC157ANS(串行数据选择电路) …… (144)
116. SN74HC245(自锁电路) …… (144)
117. TA7129P(加载电机驱动电路) …… (144)
118. TC7W32FU(VCD 集成电路) …… (145)
119. TC74U04F(倒相放大电路) …… (145)
120. TC4066(数字/模拟输出选择电路) …… (146)
121. TC4094(电机控制电路) …… (146)
122. TC4094(音频控制电路) …… (146)
123. TC9213(音量控制电路) …… (147)
124. TDA1311T(CD 集成电路) …… (147)
125. RC4558(双运算放大器) …… (148)
126. TLC29321PW(压控振荡电路) …… (148)
127. TLC29321PW-E20(压控振荡电路) …… (148)
128. W05-0475-00(显示及操作控制微处理器) …… (148)
129. YM3623B(VCD 接口电路) …… (150)
130. YSS205-F(CD-G 解码器) …… (154)
131. YVZ152B(CD-G 解码器) …… (158)
132. μPC339(主轴PWM 电路) …… (161)
133. μPC4558(主轴PWM 电路) …… (162)
134. μPD16311(荧光驱动控制器) …… (162)
135. μPD75P516GF(影碟机集成电路) …… (163)
136. μPD6375CU(数据处理器) …… (166)
137. μPD6461(画面显示与字符显示控制器) …… (168)
138. μPD42280V-30(存储器) …… (168)
139. μPD75216ACW-A94(微处理器) …… (170)
140. μPD75217CW-199(微处理器) …… (170)
141. μPD78045AGF025(微处理器) …… (173)
142. 74HC4046(高速锁相环电路) …… (175)
二、数模转换器和解码器电路 …… (177)
1. 数/模转换器电路参数 …… (177)
2. 音频解码器电路参数 …… (179)
3. 视频解码器电路参数 …… (179)
4. 音频/视频解码器电路参数 …… (179)
三、VCD 影碟机集成电路的代换 …… (183)

四、VCD 影碟机显示屏的引脚功能 …… (185)
五、VCD 影碟机万能接口卡的功能和应用 …… (189)
1. 科达VCD-CM Ⅲ型万能卡 …… (189)
2. V13 型万能卡 …… (189)
3. 台湾V9 型万能卡 …… (189)
4. V-9 型万能卡维修电路 …… (190)
5. CD-VCD 万能卡 …… (190)
六、VCD 影碟机解码板功能及应用 …… (192)
1. 国科VCD-ⅡA 型VCD 解码板 …… (192)
2. 先科SAST-08 型VCD 解码板 …… (192)
3. 四通2.0 型VCD 解码板 …… (193)
4. SONY 2.0 型VCD 解码板 …… (193)
5. 合智4 型VCD 解码板 …… (193)
6. 科达KD-9B 型VCD 解板板 …… (194)
7. 科达KD-4A 型VCD 解码板 …… (194)
8. 维斯顿VCD 解码板 …… (195)
9. 讯通VCD 解码板 …… (195)
10. VL-Ⅱ型VCD 解码板 …… (195)
11. S 型VCD 解码板 …… (196)
七、VCD 影碟机电源变压器 …… (197)
附录 …… (199)
1. DSP 芯片的EFM 引脚一览 …… (199)
2. DSP 芯片的MUTE 与DOTX 引脚一览 …… (200)
3. DPS 芯片的BCK、DATA 与LRCK 引脚一览 …… (201)
4. 可配接光纤/同轴VCD 解码器的CD 机及LD 机 …… (202)
5. 音响集成电路的代换 …… (203)
6. D/A 转换器电参数 …… (215)

概　述

VCD 影碟机是1994 年进入我国市场的，在短短的三年多的时间里，国内外厂商即推出了几十个品牌，竞相争妍。

VCD 影碟机以其高分辨率的优质画面，启动和搜索画面的快速度，暂停时画面稳定，纠错能力较强，音响和音质较好，具有交互式互控功能以及轻盈小巧、软件出得快、使用方便、碟源丰富、价格便宜等巨大优势，很快受到消费者的青睐。据不完全统计，截止1996 年底，我国家庭VCD 影碟机的拥有量达到数百万台之巨，而且许多音影发烧友，还不断地将自己的CD 机、LD 机改制成VCD 机，加入到新的"音影天地"中来，专家们认为，VCD 影碟机在未来的3～5 年内，还将继续成为走俏家庭的音影产品之一，市场潜力是巨大的。

VCD 影碟机无论从CD 部分、MPEG 解码部分及功能控制部分来看，都是以数字信号处理为其主要工作方式。换句话说，主要采用了数字化电路，虽然目前在音频DAC 和视频DAC 以后的电路还有少许是模拟信号电路，但我们相信，VCD 影碟机的全盘数字化也为时不久了。基于VCD 影碟机的结构特点，调试和维修的方法也将与电视机、录像机等以模拟信号电路为主的家用音影产品有所不同。

VCD 影碟机从功能上划分，由VCD 机芯、解码板、遥控组合电路、电源等4 部分组成，其核心是解码板和CD 机芯。而CD 机芯的核心又是由激光头、伺服组合电路、光电信号模数转换电路、DSP 电路等4 个模块组成。CD 机芯的故障率较高，其中激光头出现的故障率更高，为此，VCD 影碟机的调试和维修重点在CD 机芯上。

为了适应于广大VCD 影碟机使用、维修人员在调试、维修VCD 影碟机时的需要，本书收集了国内外几十个品牌VCD 影碟机的集成电路300 余种，激光头、显示器、激光二极管、电源变压器等元器件数十种，而且对每种集成电路、器件和元件，详尽地介绍了其电路特点，内部功能结构，电路的引脚排列、引脚名称、引脚功能、电参数以及电路的实际应用、应急代换处理和器件及元件的连接方法等。为了方便读者，书末的附录中，向读者推荐了几十种新型运算放大器和ADXX 系列模拟电路。

本着实用、方便的原则，对每一种集成电路都绘制了内部功能方框图，引脚排列图，并以列表的形式列出每一个引脚的名称、输入和输出关系、功能等必需的资料，对一些特殊情况还作了相应的解释。读者在调试和维修VCD 影碟机（包括CD 唱机和LD 影碟机）时，可以一一查找，对号入座，收到事半功倍的效果。

本书分上、下两册出版。

上册内容为：

（1）VCD 影碟机集成电路（120 余种）介绍；

（2）VCD 影碟机激光头元器件介绍，推荐VCD/LD 影碟机激光头适用的60 余种机型，国内外10 余种激光二极管和光电二极管的电参数、使用特点和外型；

（3）VCD 影碟机常用的16 种显示器的引脚功能及其连接方法；

（4）VCD 影碟机常用的10 余种电源变压器数据；

(5)VCD 影碟机常用的6 种新型运算放大器和10 种ADXX 模拟电路的电路参数、电路特点和生产厂家。

下册内容为：

(1)VCD 影碟机集成电路(120 余种)介绍；

(2)VCD 影碟机数模转换器、音频解码器、视频解码器、音频/视频解码器的电路参数和电路特点；

(3)VCD 影碟机集成电路的代换；

(4)VCD 影碟机新型显示器的引脚功能及其连接方法；

(5)VCD 影碟机万能接口卡的功能和应用；

(6)VCD 影碟机2.0 型等10 余种解码板的功能及应用；

(7)DSP 芯片引脚功能介绍；

(8)CD 激光唱机集成电路的代换。

本书既是一本专业调试和维修VCD 影碟机的工具书，又是一本影碟机集成电路、器件和元件大全，而且所推荐的电路、器件和元件是最新、最流行、最实用的产品，对于广大生产、使用、维修VCD 影碟机的有关人员和广大音影爱好者，不失为一本难得的好书。

一、VCD影碟机集成电路

1. AN2662K(时基校正控制电路)

AN2662K是多功能VCD影碟机执行时基校正的集成电路，亦称为TBC(时基校正器)。其功能包括同步分离、行系统相位误差检测、突发系统相位误差检测和压控振荡器(VCO)，其内部功能方框图如图1-1-1所示。

(1)特点

①电压：±5V；

②从PB信号分离同步信号；

③参考同步信号与行系统中PB同步信号相位误差电压输出；

④具有行系统误差输出静噪；

⑤参考副载波与突发系统中PB突发串信号相位误差电压输出；

⑥具有突发系统误差输出静噪或保持；

⑦采用突发串相位逆转。

(2)电参数

如表1-1-1所示。

($V_{CC}/V_{EE}=\pm5V$, Ta=25℃)　　**表** 1-1-1

项　目	符　号	测　试　条　件	最小值	典型值	最大值	单 位
总电流	I_{17}	⑪脚+⑰脚	24	36	46	mA
	I_1	①脚+⑬脚	−68	−52	−36	
同步分离L	V_{SYL}	输入0.5V视频信号	−0.1	0	0.5	V
同步分离H	V_{SYH}	输入0.5V视频信号	4.7	4.9	5.15	V
行系统静噪	V_{LNM}	静噪控制下输出	−5	7	25	mV
行系统误差检测1	V_{LN1}	比参考H信号延迟20ns的视频信号	−2.75	−2.5	−2	V
行系统误差检测2	V_{LN2}	比参考H信号超前20ns的视频信号	2.1	2.7	3.3	V
行系统保持	V_{LNH}	在检测2条件下保持和测量	3.7	4.2	4.7	V
突发串检波电平	V_{BD}	输入3.58MHz 140mV_{P-P}，视频信号参考SC于峰值测量	0.35	0.6	0.8	V
突发系统误差检测1	V_{BST}	输入突发串(参考SC90°相位延迟，相位校正接V_{CC})	+4.5	−4.1	−3.4	V
突发系统静噪1	V_{BSTM1}	输入突发串(参考SC90°相位延迟，相位校正接地，静噪)	−5	12	35	mV
突发系统保持	V_{BSTH}	转变到上述条件下保持状态后，保持上述的误差检测	3.5	4	4.6	V
突发系统静噪2	V_{BSTM2}	上述误差检测条件下的静噪	−20	5	25	mV
突发系统关闭	V_{BSTOF}	上述误差检测条件下的关闭突发系统	3.7	4.1	4.4	V

控制灵敏度	β	输入－2V 和2V，外电阻R＝64Ω，平均控制灵敏度	1	1.16	1.35	MHz/V
振荡频率2	f_{VOC4}	开路输入，外电阻R＝400Ω	18.1	20.2	22.2	MHz
VCO 输出幅度2	V_{VCO2}	开路输入，外电阻R＝400Ω	3.2		4.6	V_{P-P}
放大器静噪	V_M	外电阻10kΩ，20kΩ，静噪状态输出	－10	0	10	mV
放大器增益1	C_{OP1}	外电阻10kΩ，20kΩ 时的增益	5.5	6.2	7	dB
放大器增益2	C_{OP2}	外电阻10kΩ，20kΩ 时的增益	5.5	6.2	7	dB
放大器增益3	C_{OP3}	外电阻10kΩ，20kΩ 时的增益	5.5	6.2	7	dB

(3)引脚功能

如表1-1-2 所示。

表 1-1-2

引脚号	名　称	输入/输出	功　能
①	V_{EE1}	I	相位检波V_{EE}电源
②	BST_{Det}	O	突发性检波输出
③	SC_{Ref}	I	参考副载波输入
④	BST_{CNTL}	I	突发相位调整输入
⑤	PD	O	突发相位比较输出
⑥	PD_{HLD}	O	突发相位检波保持输出
⑦	PD_{ER}	O	突发相位彩色输出
⑧	L1	I	设置各系统的静噪和同步
⑨	L2	I	
⑩	VCO_R	I	用外围电阻设置中央振荡频率
⑪	$V_{CC}2$	I	VCO 电源V_{CC}
⑫	VCO_{OUT}	O	VCO 输出
⑬	$V_{EE}3$	I	VCO 电源V_{EE}
⑭	VCOC1	O	连接VCO 电容
⑮	VCOC2	O	
⑯	VCO10	I	VCO 输入
⑰	$V_{CC}1$	I	相位检波电源输入
⑱	OP_{OUT}	O	带静噪控制功能的运放输入
⑲	OP	O	
⑳	OP_+	I	
㉑	LN_{ER}	O	行相位误差输出
㉒	LN_{HLD}	O	行相位检波保持输出
㉓	LN_{TPZ}	O	连接电容产生梯形波
㉔	MM_{RefH}	O	连接单稳多谐振荡器电容
㉕	H_{Ref}	I	参考H 输入
㉖	MM_{BST}	O	连接总线门、单稳多谐振荡器
㉗	V_{SYNC}	O	PB 同步信号输出
㉘	VIDEO	I	PB 视频信号输入
㉙	GND	I	地
㉚	BST	I	再生突发信号(副载波)输入

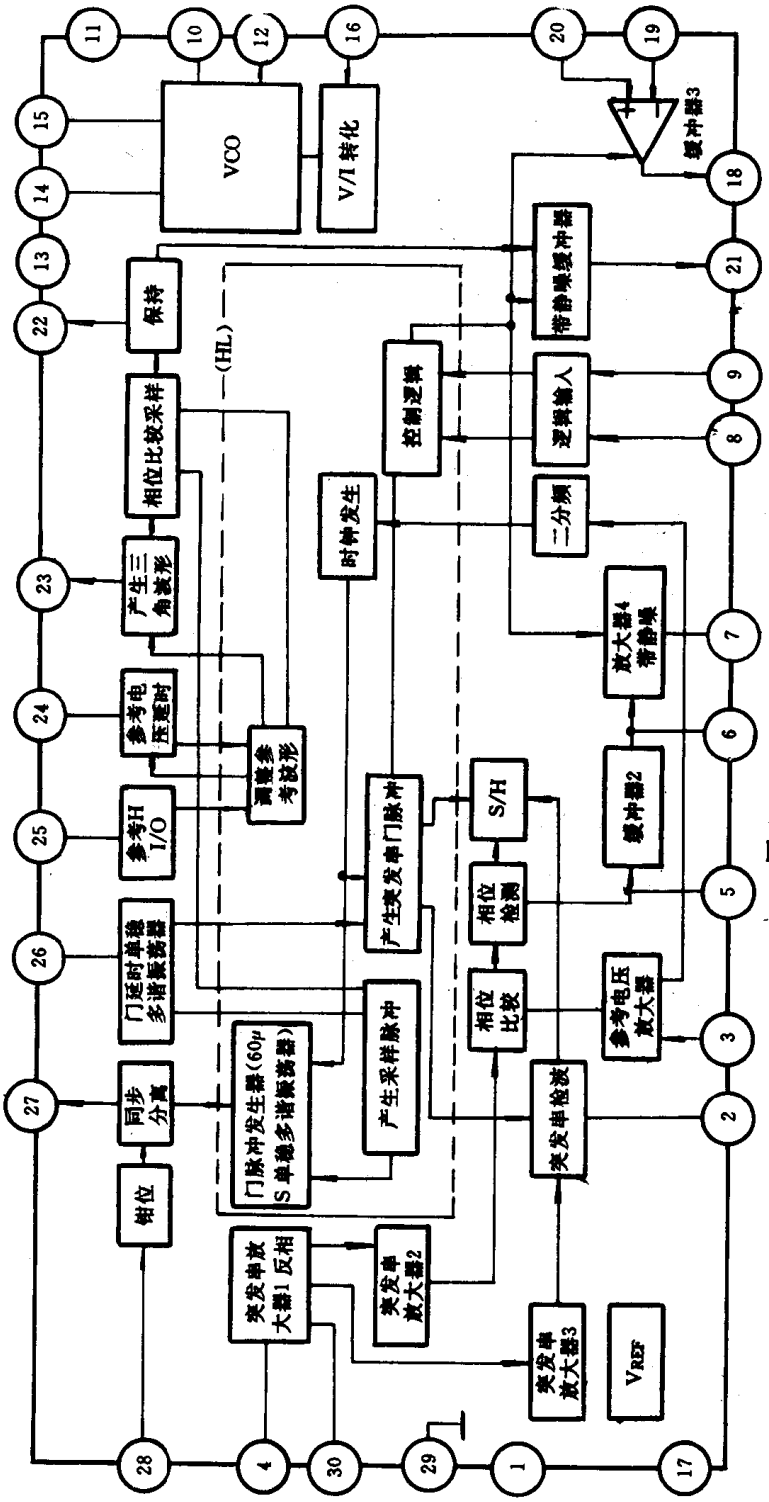

VCO
V/I 转化
缓冲器3
保持
相位比较采样
产生三角波形
参考电压延时
参考H I/O
调整参考波形
门延时单稳多谐振荡器
同步分离
钳位
门脉冲发生器(60μs单稳多谐振荡器)
产生采样脉冲
突发串放大器1 反相
突发串放大器2
突发串放大器3
VREF
(HL)
时钟发生
控制逻辑
产生突发串门脉冲
S/H
相位检测
相位比较
突发串检波
带静噪缓冲器
逻辑输入
二分频
放大器4 带静噪
缓冲器2
参考电压放大器
11
10
12
16
20
19
15
14
13
22
23
24
25
26
27
28
4
30
29
1
17
18
21
9
8
7
6
5
3
2

图 1-1-1

(4)典型应用电路

AN2662K 的典型应用电路如图1-1-2 所示。

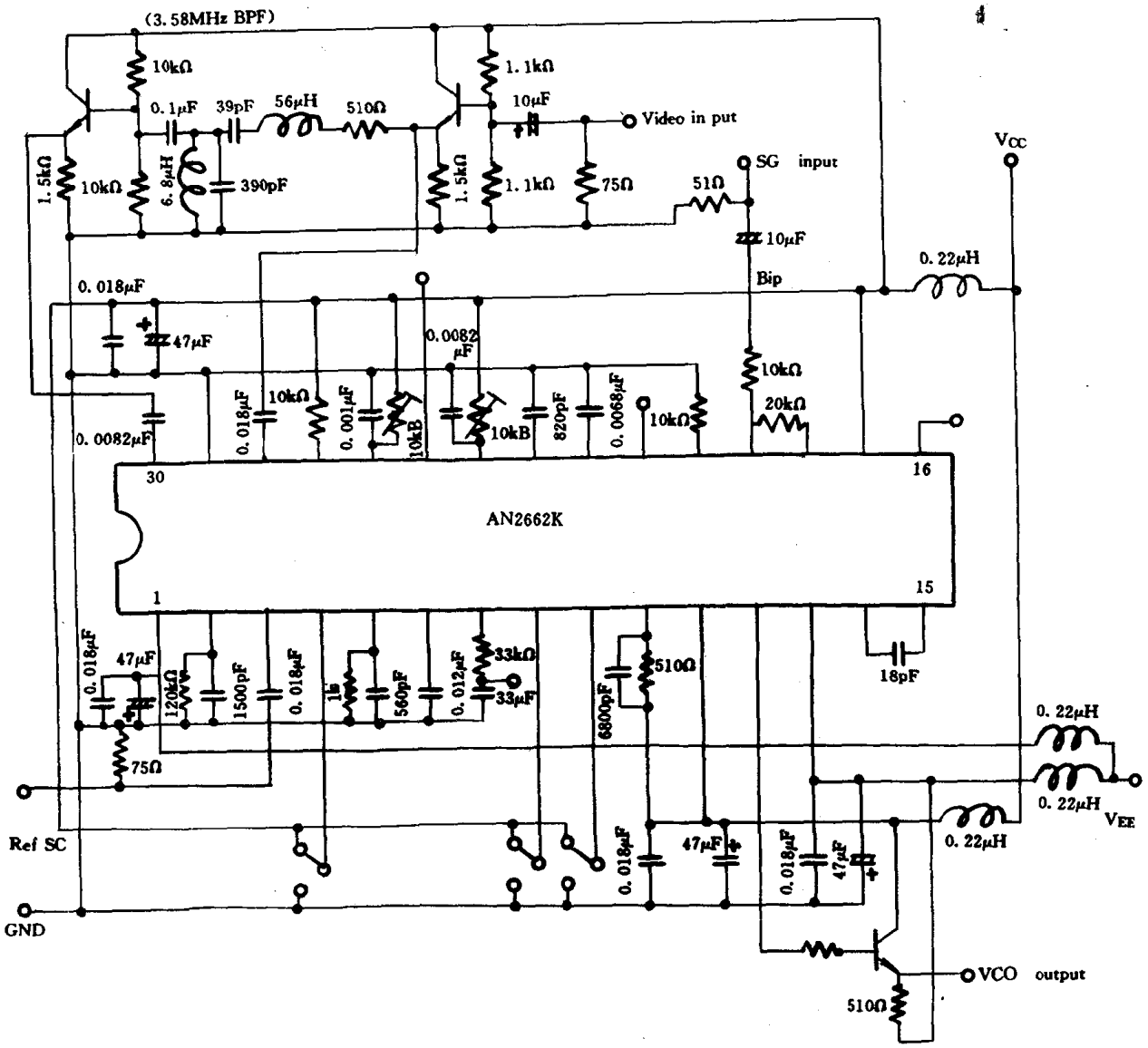


图 1-1-2

2. AN2751FAP(视频信号处理电路)

AN2751FAP 是控制电子静止摄像机的视频彩色处理集成电路,功能包括FM 解调,彩色编码等,其内部功能方框图如图1-2-1 所示。

(1)特点

①采用5V 单电源工作;

②具有频率变换(平衡变换);

③采用FM 解调;

④具有信号失落补偿开关；
⑤具有轮廓校正电路(可改变)；
⑥具有色差检测和色差转换开关；
⑦采用彩色编码器。

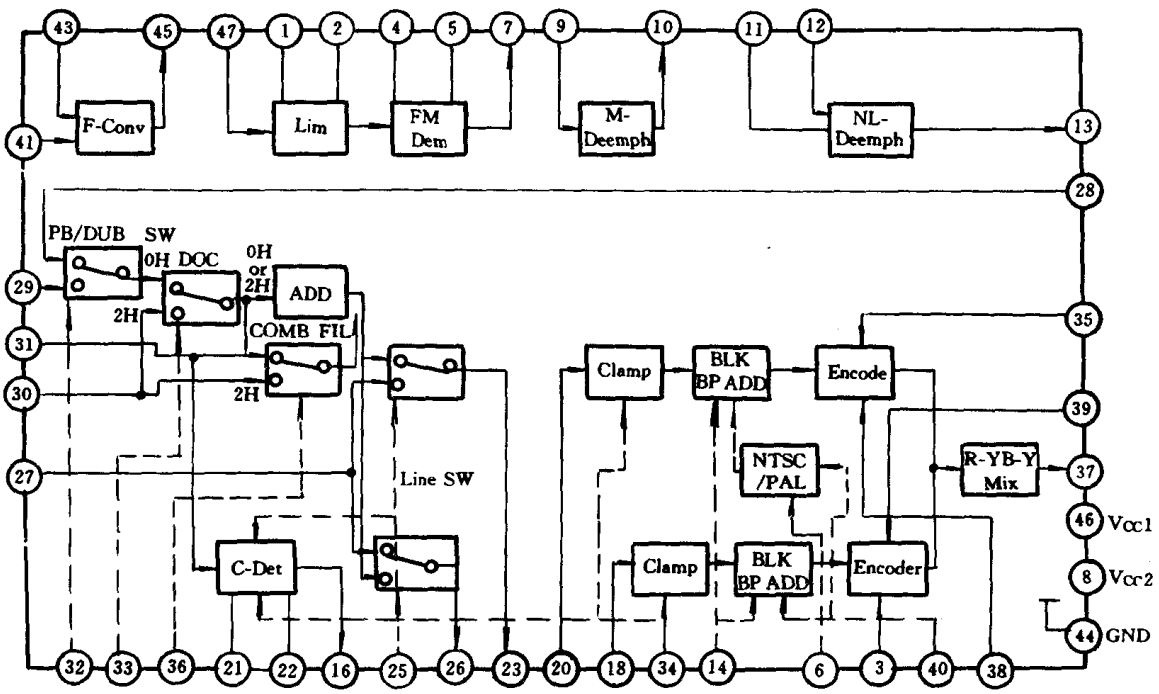


图 1-2-1

(2)引脚功能

AN2751FAP 的引脚功能如表1-2 所示。

表 1-2

引脚号	名　称	输入/输出	功　能
①	LIC1	I	连接限制电路
②	LIC2		
③	N/P1	I	切换PAL/NTSC 模式
④	FDC1	I	连接PM 解调电容
⑤	FDC2		
⑥	BF1	I	突发串钳位输入
⑦	FDO	O	FM 解调输出
⑧	$V_{cc}2$	I	电源
⑨	MDE1	I	主去加重输入
⑩	MDE0	O	主去加重输出

⑪	NDE1	I	非线性去加重输入
⑫	NL1	I	非线性去加重输入
⑬	NDE0	O	非线性去加重输出
⑭	BLKI	I	消隐脉冲输入
⑯	CCTO	O	色差检测信号输出
⑱	B-YI	I	B-Y 色差信号钳位输入
⑳	R-YI	I	R-Y 色差信号钳位输入
㉑	CDC1	I	连接色差检测电路保持电容
㉒	CDC2	I	
㉓	R-YO	O	R-Y 色差信号输出
㉕	CCOI	I	同步脉冲输入
㉖	B-YO	O	B-Y 色差信号输出
㉗	IHD1	I	IHD1 色差信号输出
㉘	PBC1	I	再生的色差信号输入
㉙	1/2 HDI	I	1/2 HDL 色差信号输入
㉚	2HDI	I	2HDL 色差信号输入
㉛	DOCO	O	D.O.C 色差信号输出
㉜	SKSW	I	歪斜校正控制信号输入
㉝	DOPI	I	信号失落脉冲输入
㉞	CPI	I	钳位脉冲输入
㉟	SCI	I	副载波输入
㊱	C-FI	I	轮廓校正转换输入
㊲	CO	O	载波彩色信号输出
㊳	R-YCB	I	R-Y 编码器载波平衡输入
㊴	$SC1_2$	I	副载波输入
㊵	B-YCB	I	B-Y 编码器载波平衡输入
㊶	CPMI	I	彩色信号的FM 调制信号输入
㊸	COSI	I	平衡调制器载波输入
㊹	GND	I	地
㊺	COO	O	平衡调制器输出
㊻	$V_{CC}1$	I	电源1
㊼	LII	I	FM 限制器输入

(3)典型应用电路

AN2751FAP 的典型应用电路如图1-2-2 所示。

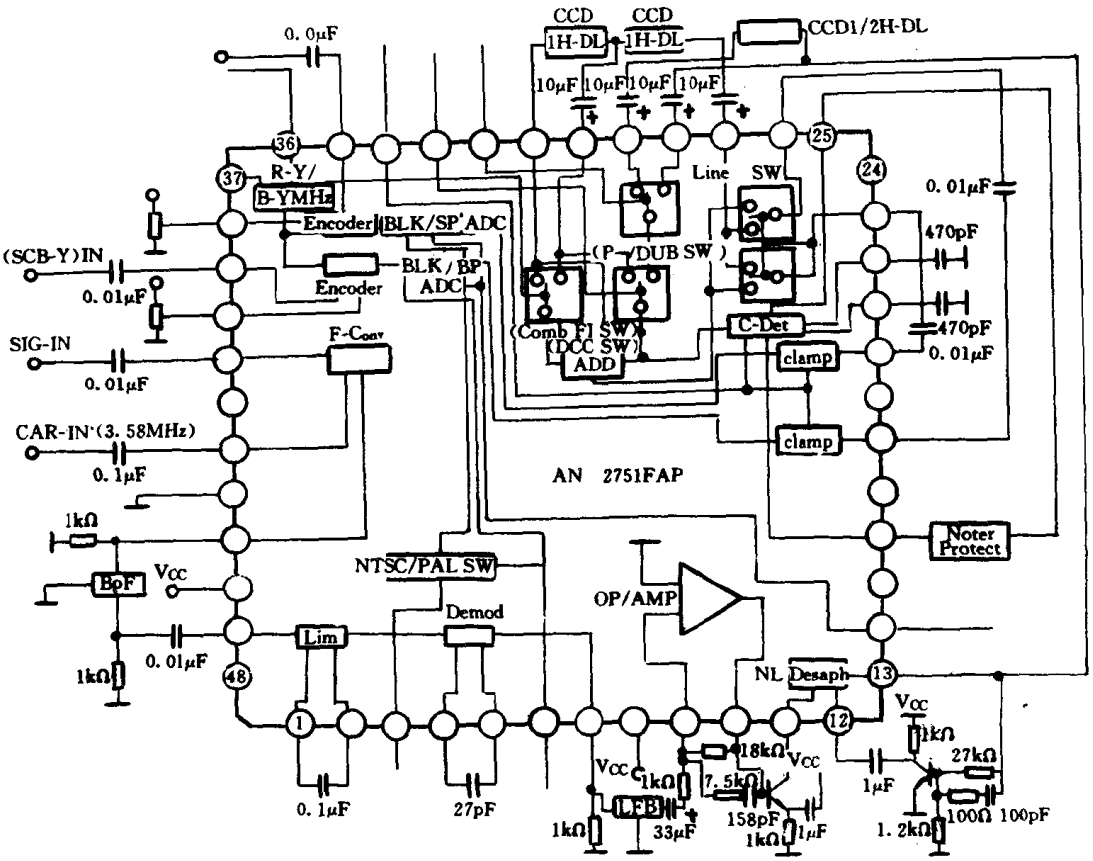


图 1-2-2

3. AN8290S(主轴电机驱动电路)

AN8290S 为主轴电机驱动集成电路,其引脚功能如表1-3 所示。

表 1-3

引脚号	名　称	输入/输出	功　能
①	GND	I	IC 控制的最低电位(本机中接至V_{EE}[−8.5V])
②	DCR	I	FAI、PC、CLK 的标准电压(本机器接至2.5V)
③	FAI	I	转矩指令滤波放大器输入(当FAI<DCR 时,为正常转换指令)
④	FAO	O	滤波放大器输出
⑤	DI	I	绝对值电路输入
⑥	LPF	I	电流反馈环路的低通滤波器电容器端子
⑦	A1	O	驱动信号输出
⑧	A2	O	
⑨	A3	O	
⑩	PGND	I	IC 电源的最低电位(本机中接至V_{EE}[−8.5V])
⑪	CS	I	驱动电流检测电阻端子
⑫	PV_{CC}	I	IC 电源用的电源输入

⑬	H3−	I	本机中未使用
⑭	H3+	I	
⑮	H2−	I	霍尔元件的负输出作为输入
⑯	H2+	I	霍尔元件的正输出作为输入
⑰	H1−	I	霍尔元件的负输出作为输入
⑱	H1+	I	霍尔元件的正输出作为输入
⑲	HSW	I	霍尔元件的偏置开关(当PC>DCR 时为OFF)
⑳	HB	I	霍尔元件的偏置电源
㉑	V_{CC}	I	IC 控制用的电源输入
㉒	PC	I	功率控制(当PC>DCR 时,功率降低模式)
㉓	CLK	I	时输入(DCR 标准,在上升沿工作)
㉔	TC	I	三角波产生电容器端子

4. AN8373S(伺服放大电路)

AN8373S 为伺服放大集成电路,其引脚功能如表1-4 所示。

表 1-4

引脚号	名 称	输入/输出	功 能	引脚号	名 称	输入/输出	功 能
①	AMP1	I	RF 信号输入(×30 放大率)	㉒	TPO	O	循迹误差信号输出
②	PDAD	I	光检测器电流输入(A2)	㉓	FPO	O	聚焦误差信号输出
③	PDA	I	光检测器电流输入(A1)	㉔	FGC	I	聚焦增益提升信号输入(未用,接地)
④	PDBD	I	光检测器电流输入(A4)	㉕	TGC	I	循迹增益提升信号输入(未用,接地)
⑤	PDB	I	光检测器电流输入(A3)	㉖	GD	I	聚焦/循迹增益降低信号输入(未用,接地)
⑥	LPD	I	未反向激光功率输入	㉗	PTO	O	位置检测放大器输入
⑦	LD	O	激光功率自动控制输出	㉘	PTI	I	位置检测放大器输入
⑧	FBL1	I	PD 平衡调整	㉙	PBO	O	位置检测缓冲器输出
⑨	FBL2	I	PD 平衡调整	㉚	POT	I	位置检测缓冲器输入
⑩	TBL1	I	循迹平衡调整	㉛	BDO	O	失落检测输出
⑪	TBL2	I	循迹平衡调整	㉜	$\overline{\text{RFDET}}$	O	RF 检测信号输出
⑫	FOOFS	I	聚焦偏置调整	㉝	SDO	O	失落检测脉冲输出
⑬	IVA	O	电流/电压变换输出(A)	㉞	C.SBDO	I	失落检测电容输入
⑭	IVB	O	电流/电压变换输出(B)	㉟	ARF	O	RF 信号输出
⑮	FE	O	聚焦增益调整输出	㊱	CAGC	I	AGC 检测电容输入
⑯	FPI	I	聚焦误差信号输入	㊲	V_{CC}	I	电源(+5V 输入)
⑰	TPI	I	循迹误差信号输入	㊳	LDON	I	激光功率控制输入
⑱	C.TPL	I	循迹误差滤波器电容输入	㊴	RFIN	I	RF 信号输入
⑲	C.TPH	I	循迹误差滤波器电容输入	㊵	AMPO	O	RF 信号输出
⑳	C.FPL	I	聚焦误差滤波器电容输入	㊶	VREF	O	参考电压输出
㉑	C.FPH	I	聚焦误差滤波器电容输入	㊷	GND	I	接地端

5. AN8819NFB(伺服驱动与直流/直流转换器)

伺服驱动与直流/直流转换集成电路AN8819NFB 的引脚功能如表1-5 所示。

表 1-5

引脚号	名　称	输入/输出	功　　能
①	PV_{CC}	I	电源端
②	DED	I	静止时间输入
③	OUT	O	切换输出
④	FB	O	误差放大输出
⑤	IN	I	误差放大输入
⑥	DRGND	—	接地端
⑦	SGND	—	接地端
⑧	SPRO	I	短路保护输入
⑨	BSEL	I	电池选择端
⑩	VSEN	I	空置检测端
⑪	SV_{CC}	I	电源端
⑫	GRIP	I	滤波器端
⑬	AV_{DD}	O	电源端
⑭	DRV_{CC}	I	电源端
⑮	VREF	I	参考电压输入
⑯	INFO	I	聚焦线圈控制信号输入
⑰	INTR	I	循迹线圈控制信号输入
⑱	LDON	I	激光ON/OFF 控制信号输入
⑲	INSP	I	主轴电机控制信号输入
⑳	PC	I	相位控制端
㉑	INTV	I	进给电机控制信号输入
㉒	TRVSTOP	I	进给电机停止信号输入
㉓	TR−	O	循迹线圈控制信号输出
㉔	TR+	O	循迹线圈控制信号输出
㉕	FO−	O	聚焦线圈控制信号输出
㉖	FO+	O	聚焦线圈控制信号输出
㉗	P.GND	—	接地端

㉘	P.GND	—	接地端
㉙	SP+	O	主轴电机控制信号输出
㉚	SP−	O	主轴电机控制信号输出
㉛	TRV+	O	进给电机驱动信号输出
㉜	TRV−	O	进给电机驱动信号输出
㉝	VC	I	PWM 控制端
㉞	TB	I	PWM 控制端
㉟	RESET	I	重置信号输入
㊱	MRST	O	多重信号输出
㊲	EMPTY	O	空置信号输出
㊳	CLK	I	时钟信号输入(f=88.2kHz)
㊴	START	I	开始检测输入
㊵	POWER	I	电源开/关检测端
㊶	CT	I	三角波形发生器电容输入
㊷	PWMG	I	PWM 控制端
㊸	COMPO	—	若不使用,开路
㊹	COMPI	—	激光电源驱动端(若不使用,接地)

6. AN8832SBE1(伺服放大集成电路)

伺服放大集成电路AN8832SBE1 的引脚功能如表1-6 所示。

表 1-6

引脚号	名　称	输入/输出	功　　能
①	PDAD	I	镜像检测电流输入
②	PDA	I	镜像检测电流输入
③	LPD	I	激光电源输入
④	LD	O	激光电源自动控制输出
⑤	AMPI	I	RF 信号输出,若不使用,接至V_{CC}
⑥	V_{CC}	I	电源端
⑦	RFIN	I	RF 信号输入
⑧	CAGC	I	AGC 检测电容器输入
⑨	ARF	O	RF 信号输出
⑩	CEA	O	HPF−扩展器端

⑪	GND	—	接地端
⑫	LDON	I	激光ON/OFF 控制输入
⑬	PLAY	I	播放控制信号端
⑭	WVEL	—	若不使用，开路
⑮	BDO	O	页面检测输出
⑯	RFDET	O	NRFDET 信号输出
⑰	TRCRS	O	CROSS 信号输出
⑱	OFTR	O	OFTR 信号输出
⑲	VDET	O	VDET 信号输出
⑳	RFENV	O	封锁信号输出
㉑	TEBPF	I	振荡检测信号输入
㉒	TE	O	循迹误差信号输出
㉓	FE	O	聚焦误差信号输出
㉔	TBAL	I	循迹平衡调整输入
㉕	FBAL	I	聚焦平衡调整输入
㉖	VREF	O	参考电压输出
㉗	PDB	I	镜像检测器电流输入
㉘	PDBD	I	镜像检测器电流输入

7. BA6191(音频控制电路)

BA6191 音频控制集成电路的内部功能方框图和引脚功能如图1-7 所示。

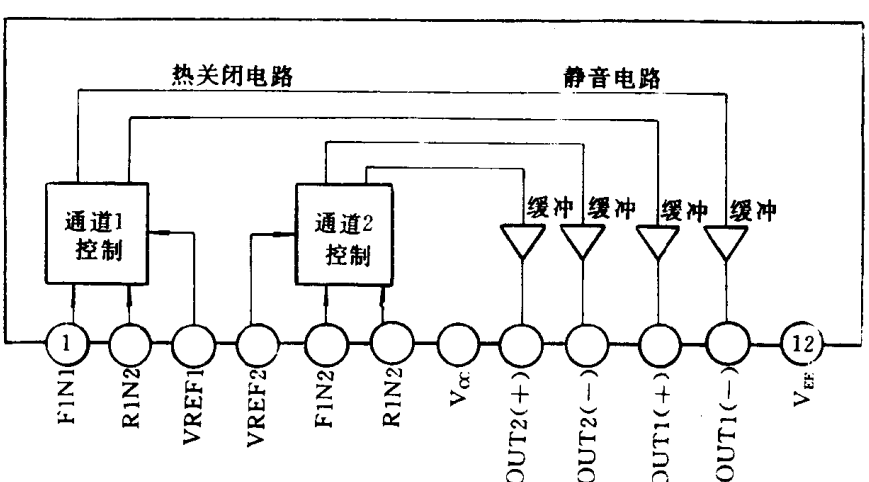


图 1-7

8. BA6287(驱动电路)

BA6287 驱动集成电路的内部功能方框图及引脚功能如图1-8 所示。

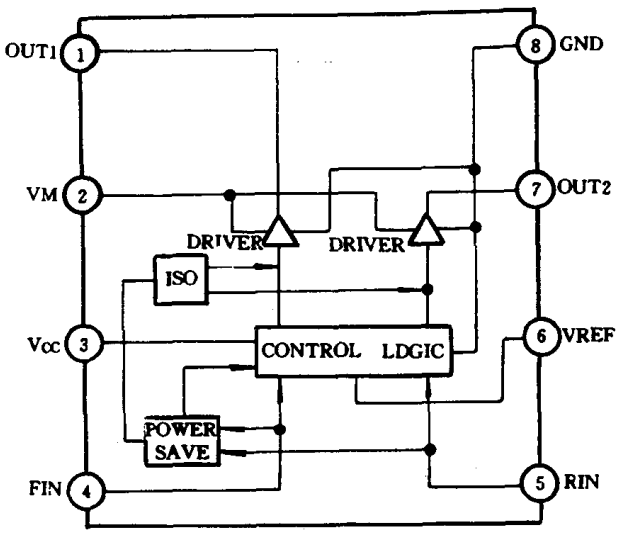


图 1-8

9. BA6392FP(伺服驱动电路)

伺服驱动集成电路BA6392FP 内部含有接口电路,运算放大电路,电平移位电路和缓冲输出电路,以及静噪电路。BA6392FP 的引脚功能和内部功能方框图如图1-9 所示。

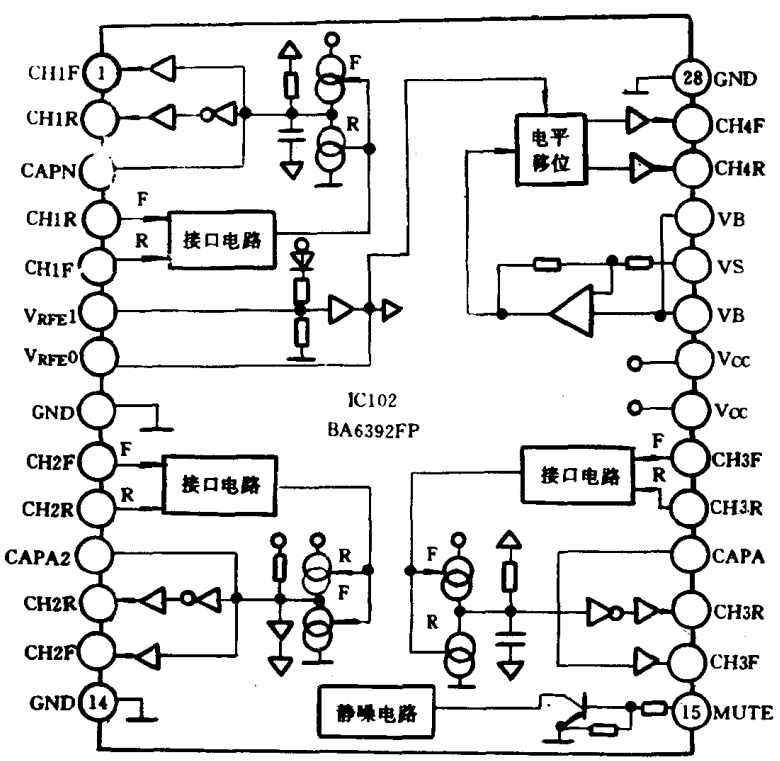


图 1-9

10. BA6396FP(聚焦寻迹伺服电路)

聚焦寻迹伺服集成电路BA6396FP 的引脚功能及内部功能方框图如图1-10 所示。

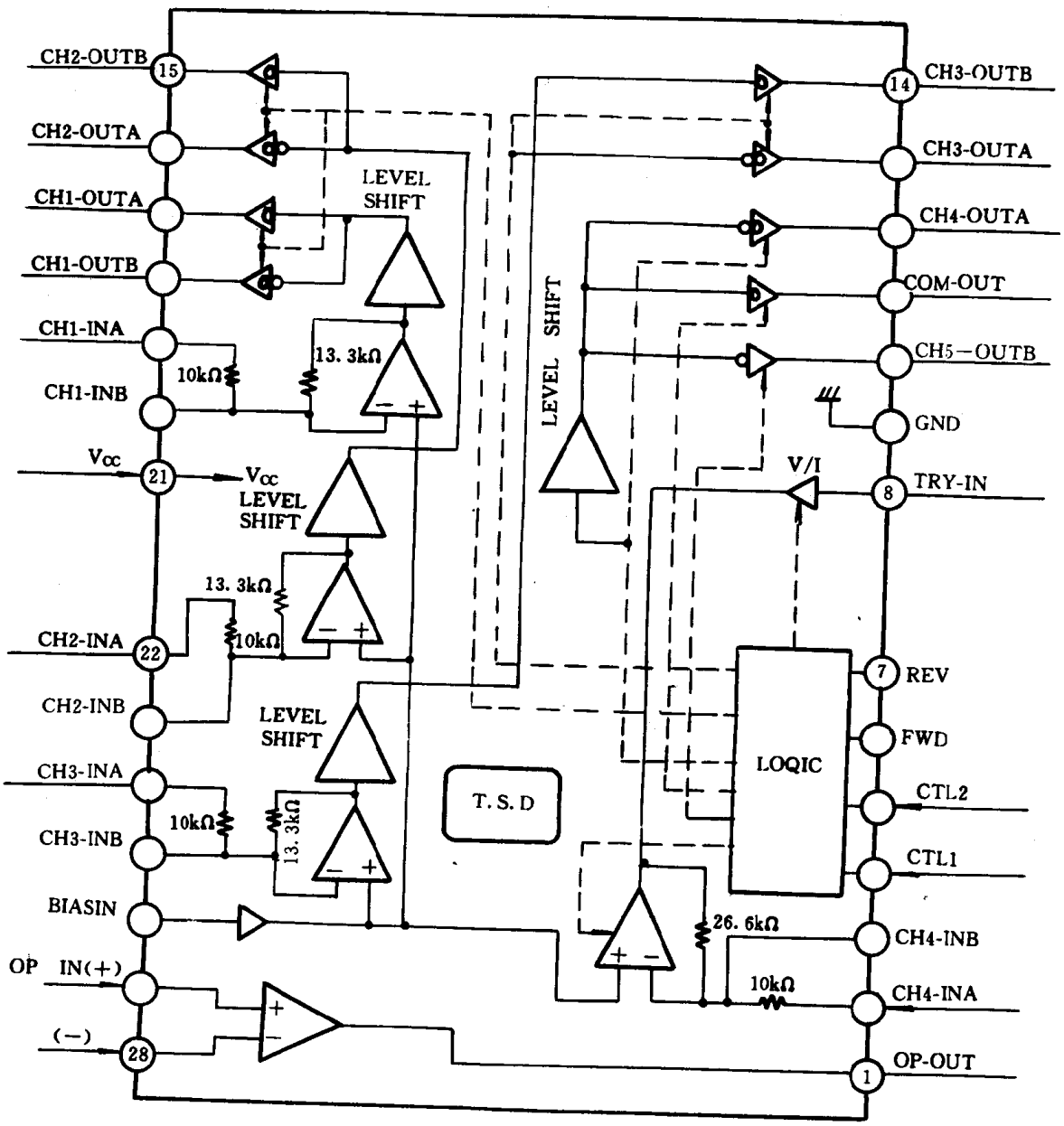


图 1-10

11. BA9700AF(稳压电路)

电源稳压集成电路BA9700AF 的引脚功能如表1-11 所示。

表 1-11

引脚号	功　能	引脚号	功　能
①	偏置	⑧	工作电压(+16V)
②	偏置	⑨	—
③	—	⑩	—
④	—	⑪	—
⑤	稳压驱动控制	⑫	—
⑥	—	⑬	—
⑦	地	⑭	滤波器切换

12. BP5020(视频电源转换电路)

视频电源转换集成电路BP5020 的内部功能及应用电路如图1-12 所示。

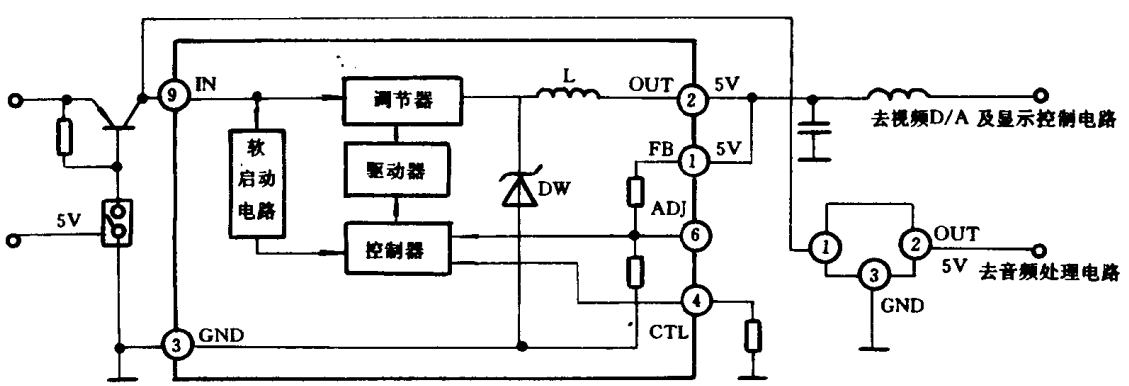


图 1-12

13. BT121(数/模转换电路)

BT121 是一个3 通道的数/模转换集成电路,每个通道为8 位,分别将各种基色的数码信号转为模拟电压,经㊳、㊴和㊵脚输出至编码电路。BT121 广泛应用于VCD 机的解码板电路中,其应用电路如图1-13 所示。

14. BU12102(OD 时钟信号发生器)

OD 时钟信号发生器集成电路BU12102 的引脚功能如表1-14 所示。

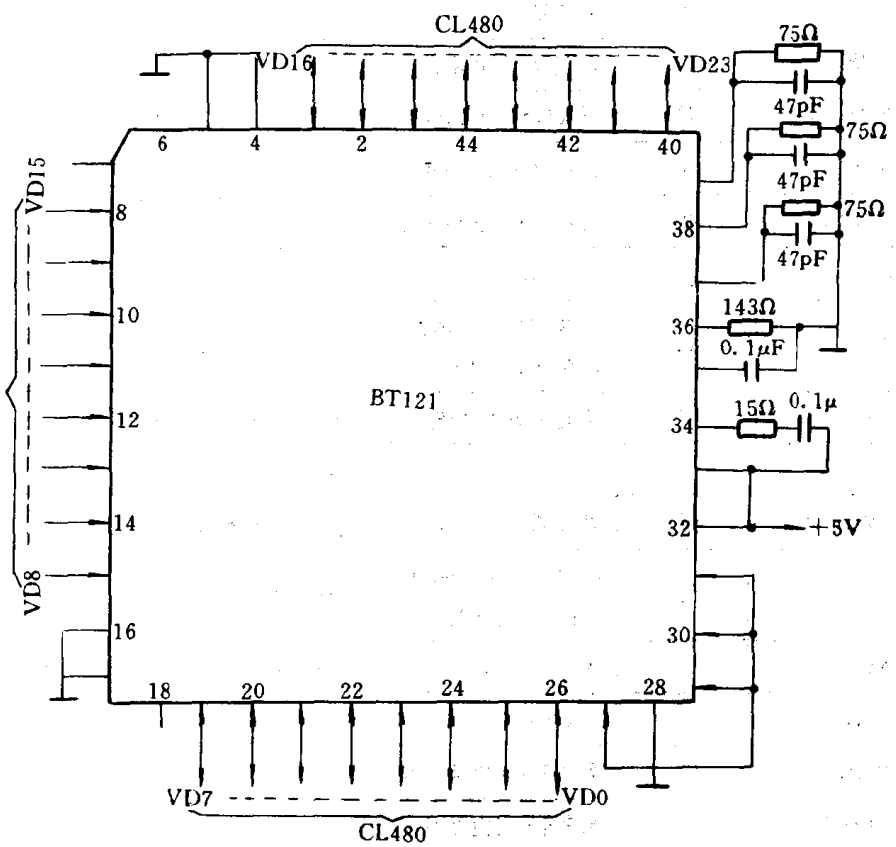


图 1-13

表 1-14

引脚号	名　称	输入/输出	功　能	备　注
①	GND	—	GND 端	0V
②	VOSCI	I	视频时钟OSC 输入	F＝27MHz(T＝0.037μs)
③	VOSCO	O	视频时钟OSC 输出	
④	V_{DD}	I	电源端	3.3V
⑤	VCLK	O	视频输出	F＝27MHz(T＝0.037μs)
⑥	DCLK	O	像素时钟输出	F＝13.5MHz(T＝0.074μs)
⑦	OCLK	O	电视屏幕字元显示时钟输出	F＝6.75MHz(T＝0.148μs)
⑧	$\overline{\text{HSYNC}}$	I	水平同步信号输入	F＝15.7MHz(T＝63.5μs)(NTSC) F＝15.6MHz(T＝64μs)(PAL)
⑨	$\overline{\text{CSYNC}}$	I	合成同步信号输入	F＝15.7MHz(T＝63.5μs)(NTSC) F＝15.6MHz(T＝64μs)(PAL)
⑩	PDOWN	I	电源关闭信号输入	为LOW 时选择电源关闭模式
⑪	FSC	O	副载波器信号输出	副载波器信号输出至R.G.B 编码器 (F＝3.58MHz:NTSC;F＝4.43MHz:PAL)

⑫	V_{DD}	I	电源端	3.3V
⑬	POSCI	I	石英OSC 电路输入	F=17.734475MHz(PAL)(T=0.6μs)
⑭	POSCO	O	石英OSC 电路输出	
⑮	NOSCI	I	石英OSC 电路输入	F=14.31818MHz(NTSC)(T=0.07μs)
⑯	NOSCO	O	石英OSC 电路输出	
⑰	GND	—	GND 端	0V
⑱	4FSC	O	频率输出为副载波器频率的4 倍	F=14.31818MHz(T=0.07μs)(NTSC)
⑲	$\overline{VSYNC}$	O	垂直同步信号输出	垂直同步信号输出至OSC
⑳	PALID	—	—	若不使用,开路
㉑	SWCNT	O	切换控制信号输出	切换信号输出
㉒	CDNFMV	I	CD-DA 音频线路/视频线路切换信号输入	协处理器切换信号
㉓	XCK	O	参考信号输出	F=16.9344MHz(T=0.059μs)
㉔	GND	—	GND 端	0V
㉕	XOSCO	O	参考信号发生器输出	F=16.9344MHz(T=0.059μs)
㉖	XOSCI	I	参考信号发生器输入	
㉗	V_{DD}	I	电源端	3.3V
㉘	XPC	O	参考信号相位比较测试仅输出	SCK(串行数据比特时钟)频率直接与XCK(参考信号)频率的1/6 比较,以锁定SCK 频率
㉙	FSSEL	—	GND 端	0V
㉚	SCKI	I	串行数据位元时钟输入	F=2.822MHz(T=0.354μs)
㉛	AIN	I	L/R 分离信号输入	F=87MHz(T=11.5μs)
㉜	BIN	I	数据错误旗标信号输入	当串行错误无法更正时,接受一个旗标信号
㉝	CIN	I	序列数据输入	由伺服处理器传来的串行数据
㉞	GND	—	GND 端	0V
㉟	COUT	O	CD 串行数据输出	串行数据输出到MPEG 视频、音频解码器
㊱	BOUT	O	数据错误旗标信号输出	当串行错误无法更正时,接受一个旗标信号
㊲	AOUT	O	CDLR 时钟输出	F=87MHz(T=11.5μs)
㊳	SCKOUT	O	CD 比特时钟	F=2.822MHz(T=0.354μs)
㊴	V_{DD}	I	电源端	3.3V
㊵	BBOUT	O	蓝底输出	作用在RGB 编码器的模拟蓝色数据输入
㊶	BBCNT	I	蓝度控制信号输入	控制信号来自协处理器。当本信号为HIGH 时,全屏幕会转呈蓝色

<table>
<tr><td>㊷</td><td>SCSEL</td><td>I</td><td rowspan="2">NTSC/PAL
选择信号输入</td><td rowspan="2">* 当SCSELO 为HIGH 时，不论MODE0 的值为何，一律选择为NTSC
<table><tr><td></td><td>MODE</td><td>SCSEL</td></tr><tr><td>PAL60</td><td>H</td><td>L</td></tr><tr><td>PAL</td><td>L</td><td>L</td></tr><tr><td>NTSC</td><td>—</td><td>H</td></tr></table></td></tr>
<tr><td>㊸</td><td>MODE</td><td>I</td></tr>
<tr><td>㊹</td><td>VPC</td><td>O</td><td>视频时钟相位比较测试仪输出</td><td>HSYNC(水平同步)频率与4FSC(副载波频率的4 倍)相比，以便用后者来锁定前者</td></tr>
</table>

15. BU2092F(扩展器集成电路)

BU2092F 是输入/输出扩展器集成电路，其引脚功能及内部功能方框图如图1-15 所示。

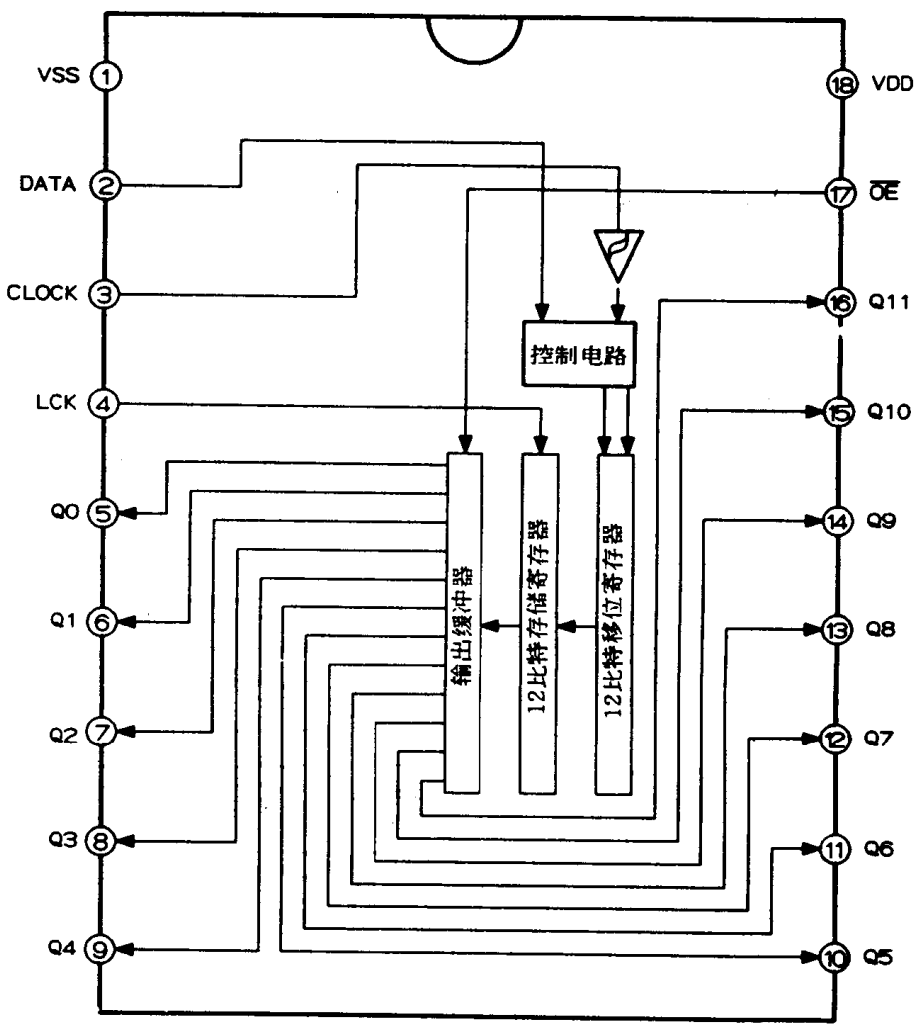


图 1-15

16. CA00002AM(FM 声音解调器)

CA00002AM 为FM 声音解调集成电路，其引脚功能如表1-16 所示。

表 1-16

引脚号	名　称	输入/输出	功　　能	引脚号	名　称	输入/输出	功　　能
①	V_{EE}	I	电源V_{EE}	⑬	LOUT	O	L 声道输出
②	VINR	I	FM 信号输入	⑭	STC2		STC 端子2
③	DOCR	O	信号失落补偿开关输出	⑮	STC1		STC 端子1
④	SWIR	I	状态转换放大器输入	⑯	COMP		补偿端
⑤	SWOR	O	状态转换放大器输出	⑰	TBC	I	TBC 校正误差信号输入
⑥	CXINR	I	CX 控制信号输入	⑱	V_{CC}	I	电源V_{CC}
⑦	GND	O	地	⑲	CXINL	I	CX 控制信号输入
⑧	L		L 声道状态转换控制	⑳	SWOL	O	状态转换放大器输出
⑨	R		声道状态转换控制	㉑	SWIL	I	状态转换放大器输入
⑩	CX	I	CX 控制端	㉒	DOCL	O	信号失落补偿开关输出
⑪	FTC		FTC 电容连接端	㉓	VINL	I	FM 信号输入
⑫	ROUT	O	R 声道输出	㉔	ALC		自动电平控制电容端

17. CAT514256B-70JS(动态存储器)

动态存储器集成电路CAT514256B-70JS 的内部功能方框图如图1-17 所示。

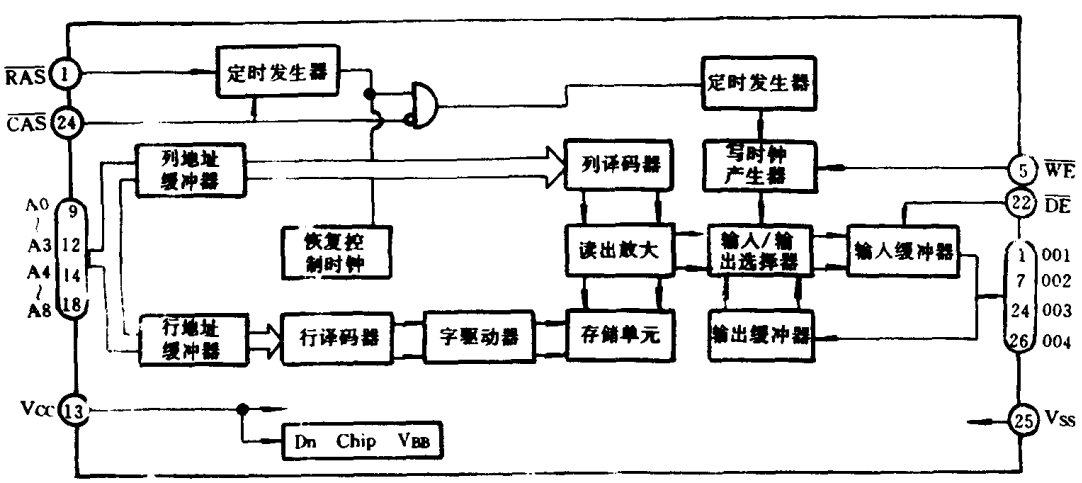


图 1-17

18. CL680(新型VCD 解码芯片)

CL680 是美国斯高柏(C-Cube)公司最新推出的新型MPEG-1 VCD 解码芯片。它是在CL480、CL482、CL484 等的基础上设计的，它用微代码支持方式可使厂家保持原来的软件

和硬件设计，从而使产品增加新的功能并便于升级。

CL680 采用128 脚PQFPA 型封装，供电电压为3V，在工作时耗电小于1W。其功能如下：

(1)视频功能

①纠错功能：CL680 具有更强的自动纠错功能，使用户在碟片不好的情况下，仍能欣赏到满意的画面，此功能比CL48X 芯片强。

②碟片浏览功能：CL680 的此功能不仅能显示多达九幅画面，而且以这九幅画面构成的菜单选择方式可以使VCD1.1 的碟片具有PBC 功能，另外也能够读取单碟或多碟每一幅画面作为播放的菜单。这是CL48XX 芯片所没有的。

(2)音频功能

①宽广声场功能：C-Cube 的音频处理器使用了高级数字声场处理技术，处理标准立体声信号，使之具有声场扩展的效果。

②音调控制功能：CL680 能改变单声道或立体声的音调并能按1/4 的音调增减，实现音调控制功能，从而可以减少一个DSP 芯片。

③歌声消除功能：CL680 通过对左右两个声道的比较，来衰减立体声节目对称的歌声部分，从而达到消除歌声的作用。

(3)制式转换功能

CL680 能将NTSC 制式的节目源转换成PAL 制式，实现满屏播放而没有压缩感。这是CL680 芯片所独有的。

(4)图形功能

CL680 包含了高级图形处理方式，使VCD 机状态能在电视机上显示，也支持CD-G 类图形显示。

(5)OSD 功能

CL680 提供了显示用户自定义的图形(OSD)能力，它可在电视机屏幕任何位置显示，同时支持Run-Length 压缩格式和bitmap 格式。为了使OSD 字符扩展更加容易，C-Cube 公司为设计者提供了字体转换工具软件，能方便将bitmap 字体转换为Run-Length 格式储存在ROM 中。

(6)内部集成NTSC/PAL 数字编码器

CL680 包含了一个数字NTSC/PAL 编码器，并且带有S 端子和复合视频信号输出，具有很高的信号分离度，使得图像更加清晰。

(7)DRAM 的合理利用

CL680 使用4M、70ns 的DRAM，可以为用户提供原来2 倍的空间存储OSD 图形。

(8)接口设计

CL680 具有独立的接口，能与CD-DSP、DRAM、ROM 和音频DAC 连接，支持所有的VCD 和MPEG 标准。

成都科达实业有限责任公司用CL680 生产的VCD 解码板的结构如图1-18 所示。

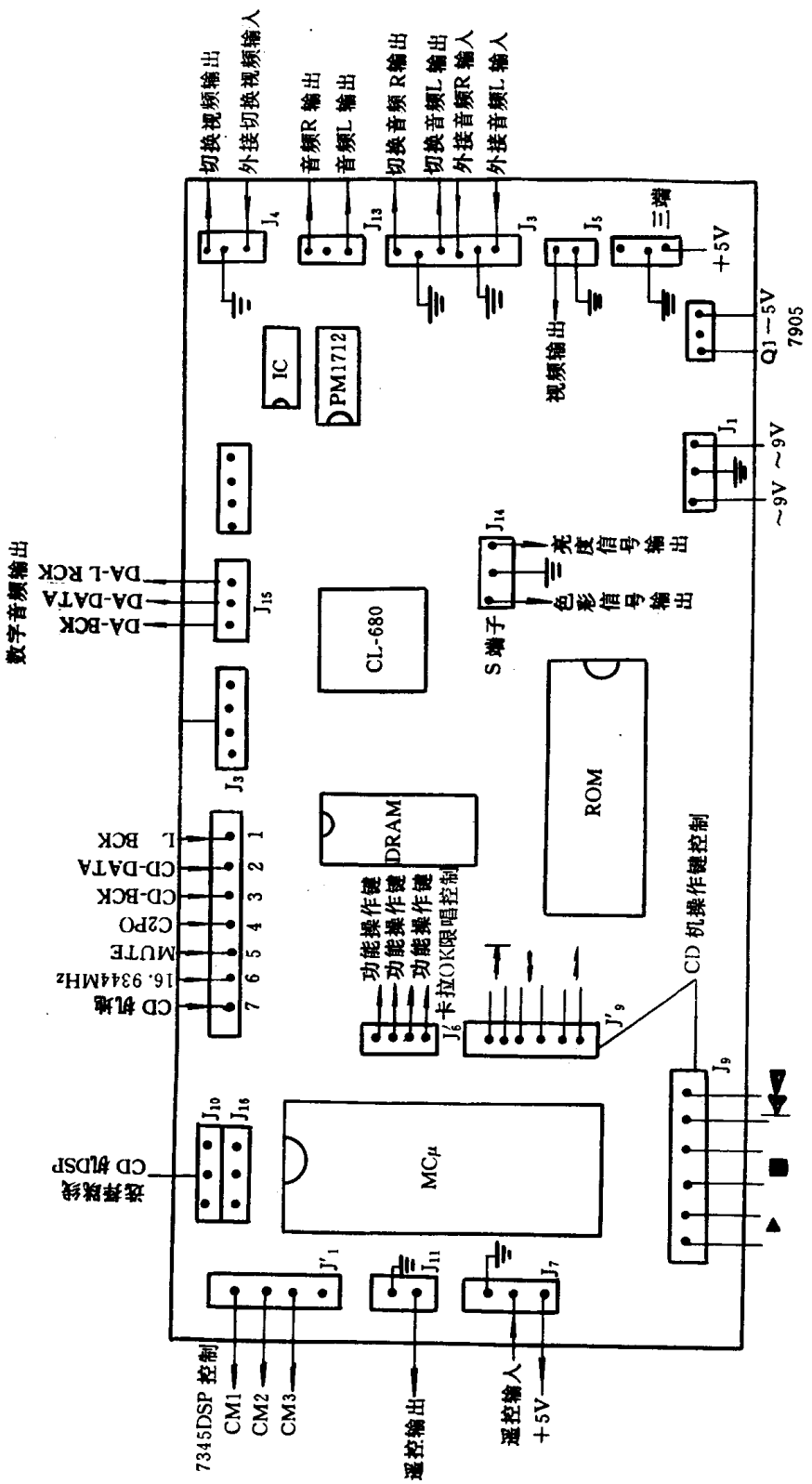

切换视频输出
外接切换视频输入
音频R 输出
音频L 输出
切换音频 R输出
切换音频L 输出
外接音频R 输入
外接音频L 输入
J4
J13
J3
J5
三端
+5V
Q1 —5V
7905
IC
PM1712
视频输出
J1
~9V ~9V
数字音频输出
DA-L RCK
DA-DATA
DA-BCK
J15
CL-680
J14
S 端子
亮度信号输出
色彩信号输出
J3
DRAM
ROM
L BCK
CD-DATA
CD-BCK
C2PO
MUTE
16.9344MHz
CD 机座
7 6 5 4 3 2 1
功能操作键
功能操作键
功能操作键
J6 卡拉OK限唱控制
J'9
CD 机操作键控制
J9
选择跳线
CD 机DSP
J10
J16
MCμ
J'1
J11
J7
7345DSP 控制
CM1
CM2
CM3
遥控输出
遥控输入
+5V

图 1-18

19. CS5339-KS(数字滤波A/D 转换器)

CS53390-KS 集成电路是四次ΔΣ 型16bit 双路A/D 转换器。它有两个ΔΣ 调制器,以64倍速度(64fs)同时对两个通道的模拟信号量进行取样,其取样转换后数据由数字滤波器处理成16bit 的数据(比特频率为fs)。其特点如下:

①高性能的双路A/D 转换系统,能同时对两个信号通道的模拟量进行取样变换;

②具有数字滤波器降噪电路,降低转换噪声;

③具有取样/保持电路和参考基准电压源;

④采用64 倍超取样法,适用于数字音频系统,其取样速率为32kHz、44. 1kHz、48kHz等。

CS5339-KS 的引脚排列如图1-19-1 所示,内部功能方框图如图1-19-2 所示,引脚功能如表1-19 所示。

表 1-19

引脚号	名 称	输入/输出	功 能
①	AGND	—	模拟地
②	AINL	I	模拟信号输入(左声道)
③	ZEROL	I	零电平输入(左声道),通常为校准左声道的偏移,该脚输入电压置为零电平
④、⑤	VA+、VA−	—	模拟部分的电源输入端(+5V、−5V)
⑥	APD	I	模拟部分的电源开/关控制,如果为"H"则电源关闭
⑦	ACAL	I	模拟输入校准引脚,通常该引脚连接到DCAL 脚,而外部信号的输入脚随此引脚电平的改变,"H"为零电平输入(ZEQOL、ZEROR),"L"为模拟输入(AINL、AINR)
⑧	NC	—	
⑨	DCAL	O	数字校准引脚,指示偏移校准已完成,通常连接到ACAL 引脚,如果关闭电源,则信号输入到DPD 脚,此引脚立即上升,DPD 引脚下降后,变为"L",在4096 个L/$\overline{R}$ 周期(fs=48kHz 时,为85ms 以上),指示校准完成
⑩	DPD	I	数字部分电源关闭输入端,"H"选择关电源模式,此引脚下降沿开始偏移校准,电源打开或时钟频率改变时一定要进行校准。
⑪	TST	I	测试引脚,连到数字地
⑫	CMODE	I	主时钟"L":CLK=256fs(12. 288MHz@fs=48kHz),"H":CLK=384fs
⑬	SMODE	I	接口时钟选择端,用于设置各种时钟接口L/$\overline{R}$、SCLK 和FSYNC 是输入还是输出,"L"从属模式(所有引脚是输入),"H"主模式(所有引脚是输出)
⑭	L/$\overline{R}$	I/O	输入通道选择,从模式:Fs 时钟是输入,左声道MSB 数据在上升沿输出,右声道MSB 数据在下降沿输出

⑮	SCLK	I/O	串行数据时钟，该引脚下降时输出1bit，从属模式，输入32fs～64fs时钟
⑯	SDATA	O	串行数据输出，数据从MSB开始以二进制补码输出，输出16bit后，是3bit过压/欠压标志和L/$\overline{R}$通道标志码
⑰	FSYNC	I/O	锁同步时钟，从模式："H"，SDATA输出允许
⑱	VD+	—	数字部分电源(+5V)
⑲	DGND	—	数字部分地(GND)
⑳	CLK	I	主时钟输入，CMOSDE="L"：256fs
㉑	OCLK	O	128fs时钟输出，主时钟(CLK)上升沿触发，电源关开(DPD="H")时，置为"L"
㉒	NC	—	
㉓	ICLK	I	128fs时钟输入，模拟部分时钟连接到OCLK引脚，ΔΣ调制器取样速率为64fs
㉔	LGND	—	模拟部分逻辑地(GND)
㉕	VL+	—	模拟部分逻辑电源
㉖	ZEROR	I	右声道零电平输入，通常，右声道的偏离由此引脚的输入电压校准为零电平
㉗	AINR	I	右声道模拟信号输入
㉘	V_{REF}	O	参考电压输出端，-3.68V为输入信号满偏时的电压 如果V_{REF}=-3.68V，Fs=V±3.63V，则需要用4.7μF电解电容和0.1μF陶瓷电容并联(在此引脚与AGND之间)

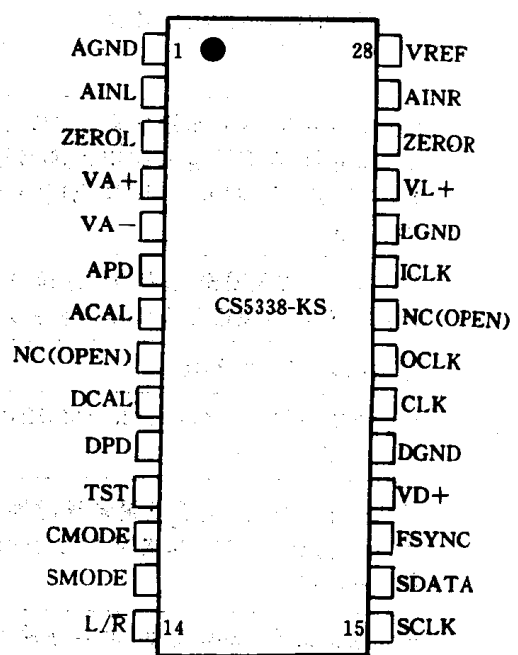


图 1-19-1

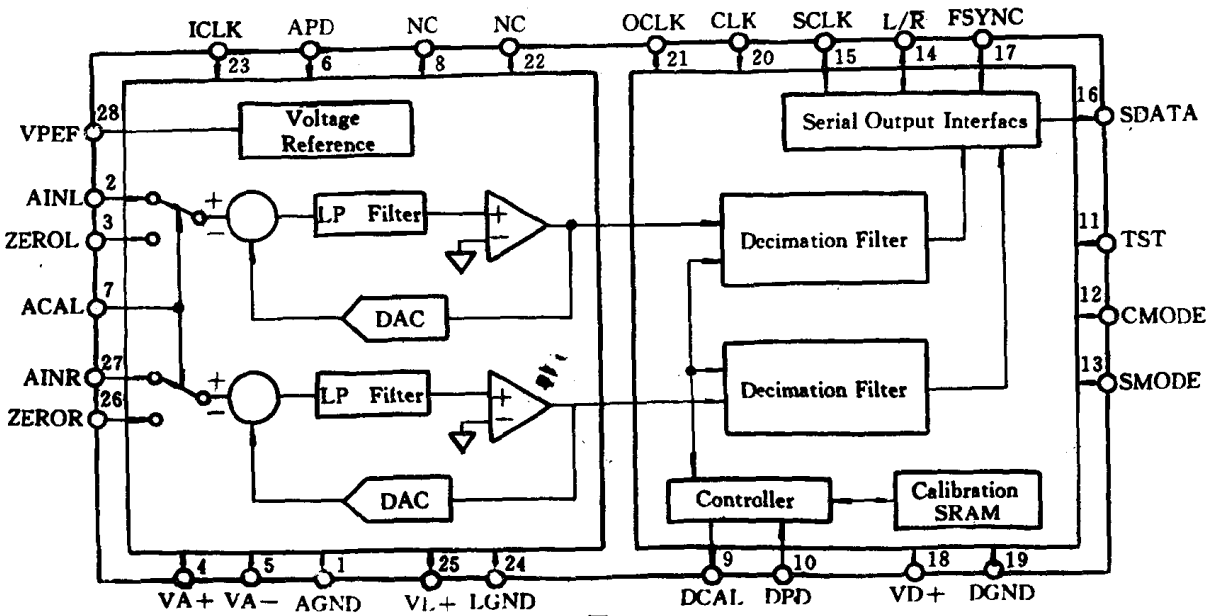


图1-19-2

20. CX2016A(遥控接收电路)

红外遥控接收集成电路CX2016A 在音响设备中应用很广,其内部功能方框图和应用电路如图1-20 所示。

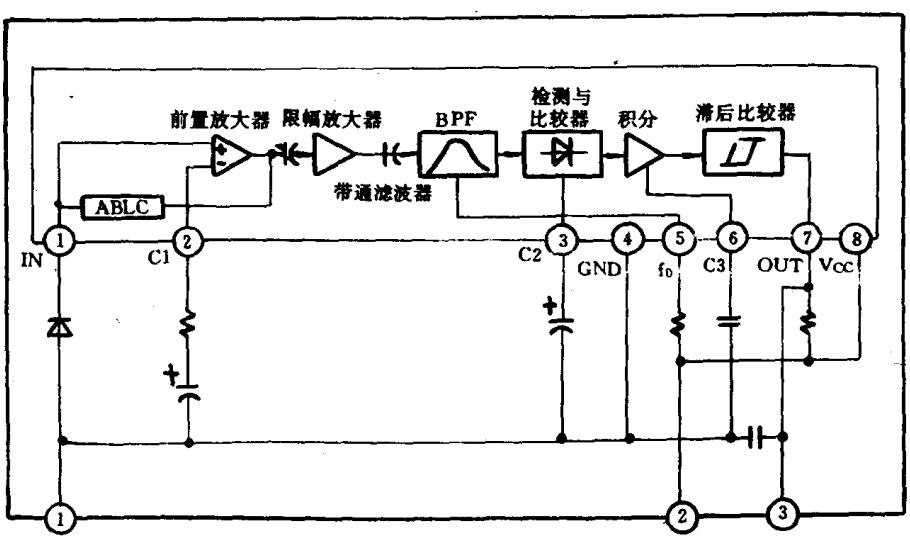


图 1-20

21. CX20197(RF 放大电路)

CX20197 是RF 放大集成电路,其引脚功能如表1-21 所示。

表 1-21

引脚号	功　能	引脚号	功　能
①	RF(1.7MHz)放大输出	⑤	地
②	反馈	⑥	RF 输入
③	RF(1.7MHz)信号输入	⑦	RF 输出
④	工作电压	⑧	工作电压

22. CXA1372S(RF 信号处理伺服放大器)

CXA1372S 是RF 信号处理伺服放大集成电路，其引脚排列如图1-22-1 所示，引脚功能如表1-22 所示，内部功能方框图如图1-22-2 所示。

表 1-22

引脚号	名　称	输入/输出	功　能
①	TE	I	循迹误差放大器输入
②	TDFCT	I	缺陷时期常数电容器连接脚
③	ATSC	I	ATSC 检测用的窗口比较器输入
④	FZC	I	聚焦过零比较器输入
⑤	FE	I	聚焦误差输入
⑥	FDFCT	I	功能失效时常数电容器连接脚
⑦	VC	I	中心电压输入，双电源：地，单电源：(V_{CC}+地)/22
⑧	FGD	I	此脚与③脚间接一电容器，以降低高频增益
⑨	FS3	I	开/关聚焦伺服的高频增益
⑩	FLB	I	时间常数外接脚，用于增加聚焦伺服的低端带宽
⑪	FEO	O	聚焦驱动输出
⑫	FE−	I	聚焦放大器反相输入
⑬	SRCH	I	时间常数外接脚，聚焦搜索波形形状控制
⑭	TGU	I	时间常数外接脚，循迹高端增益选择
⑮	TG2	I	时间常数外接脚，循迹高端增益选择
⑯	AV_{CC}	—	电源
⑰	TAO	O	循迹驱动输出
⑱	TA−	I	循迹放大器反相输入
⑲	SL+	I	进给放大器非反相输入
⑳	SLO	O	进给驱动输出
㉑	SL−	I	进给放大器反相输入
㉒	F SET	I	设置聚焦循迹相位补偿的峰值频率与CLV LPF 的f_0
㉓	I SET	I	电流输入用于确定聚焦搜索、跳轨、横跳幅度
㉔	S STOP	I	唱片内检测用限制SW 开/关信号检测脚
㉕	AV_{EE}	—	−5V
㉖	DIRC	I	跳单轨脚。含47kΩ 提升电阻
㉗	LOCK	I	"L"失控电路工作，含47kΩ 提升电阻

㉘	CLK	I	来自CPU 的串行数据传输时钟输入
㉙	XLT	I	来自CPU 的锁存信号输入
㉚	DATA	I	来自CPU 的串行数据输入
㉛	XRST	I	复位信号,"L"有效
㉜	C.OUT	O	轨迹号计数信号输出
㉝	SENS	O	通过来自CPU 的指令输出FZC、TZC 与SSTOP 信号
㉞	DGND	—	地
㉟	MIRR	O	MIRR 比较器输出
㊱	DFCT	O	失效(DEFECT)比较器输出
㊲	ASY	I	自动非对称控制输入
㊳	EFM	O	EFM 比较器输出
㊴	FOK	O	FOK 比较器输出
㊵	CC1	I	DEFECT 下限锁存(bottom hold)
㊶	CC2	O	接与DEFECT 下限锁存输出相耦合的电容器
㊷	DV_{CC}	—	−5V
㊸	CB	I	接DEFECT 下限锁存电容器
㊹	CP	I	接MIRR 锁存电容器,MIRR 比较器非反相输入
㊺	RFI	I	有RF 加法放大器处的耦合电容器输入端
㊻	RFO	O	RF 加法放大器输出端,眼图检测点
㊼	DV_{EE}	—	−5V
㊽	TZC	I	循迹过零,比较器输入脚

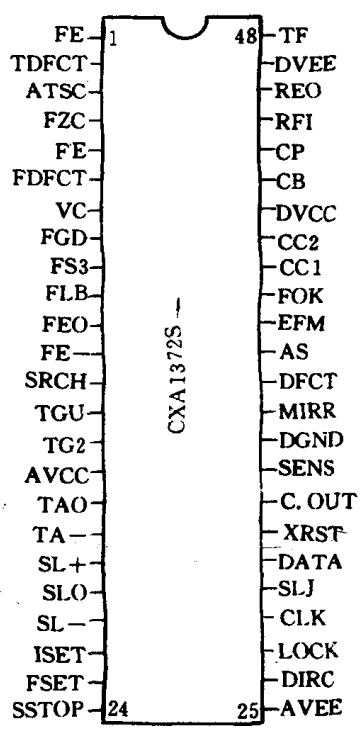


图 1-22-1

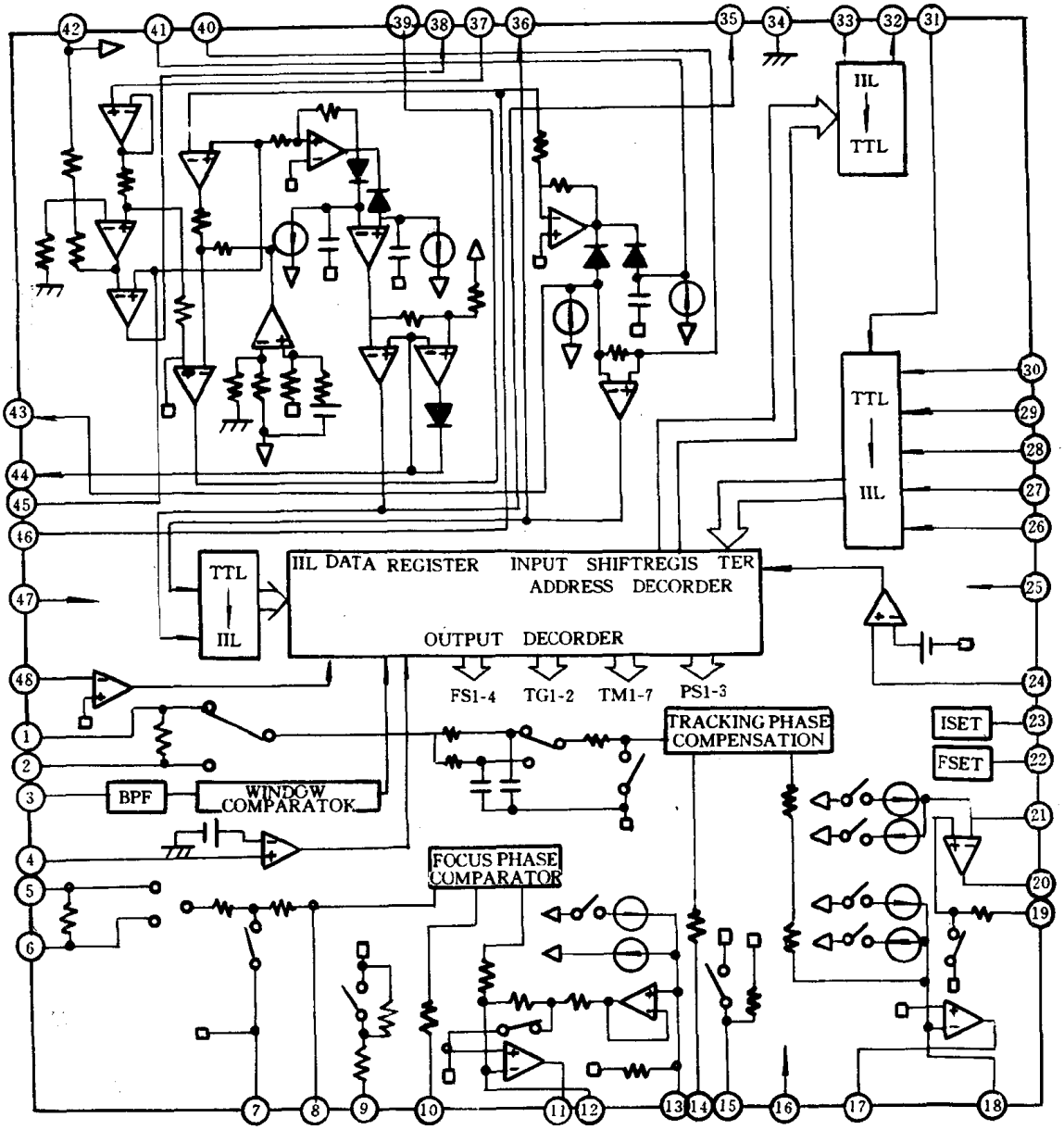


图 1-22-2

23. CXA1571S(RF 放大电路)

CXA1571S 集成电路具有RF 放大、聚焦误差放大、循迹误差放大和APC 等功能。其内部功能方框图如图1-23 所示，引脚功能如表1-23 所示。

表 1-23

引脚号	名　称	输入/输出	功　　能
②	LD	O	APC 放大器输出
③	PD	I	APC 放大器输入

④	PD1	I	RF I-V 放大器反相输入，接光敏二极管的A+C 与B+D 脚
⑤	PD2	I	并接收电流输入
⑦	F-IN	I	F 与EI-V 放大器反相输入，接光敏二极管E、F
⑧	E-IN	I	并接收电流输入
⑨	VR	O	$(V_{CC}+V_{EE})/2$ 直流电压输出
⑩	VC	I	中间电压输入端，使用±5V 两个电源时，VC 接地，使用+5V 单电源时，VC 接VR
⑬	EO	O	I-V 放大器E 监视输出
⑭	EI	I	I-V 放大器E 增益调节
⑮	TE	O	循迹误差放大器输出
⑯	FE-BIAS	I	聚焦误差放大器非反相输入端偏置调节
⑰	FE	O	聚焦误差放大器输出
⑱	RFO	O	RF 放大器输出
⑲	RFI	I	RF 反相输入，本脚与RFO 间的电阻决定RF 放大器的增益
⑳	LD-ON	I	该脚转换APC 放大器开/关，V_{CC}：开；地：关
㉑	V_{CC}		电源

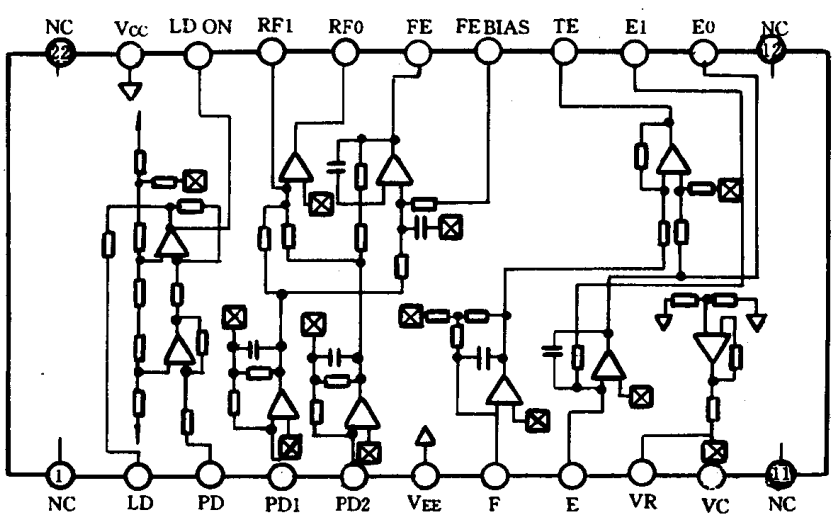


图 1-23

24. CXA1821M(RF 放大电路)

CXA1821M 是RF 放大器集成电路，电路内部包含有激光功率控制电路、RF 混合放大电路、RF 平衡放大电路、聚焦误差检出放大电路和循迹误差检出放大电路等。其内部功能方框图如图1-24 所示。

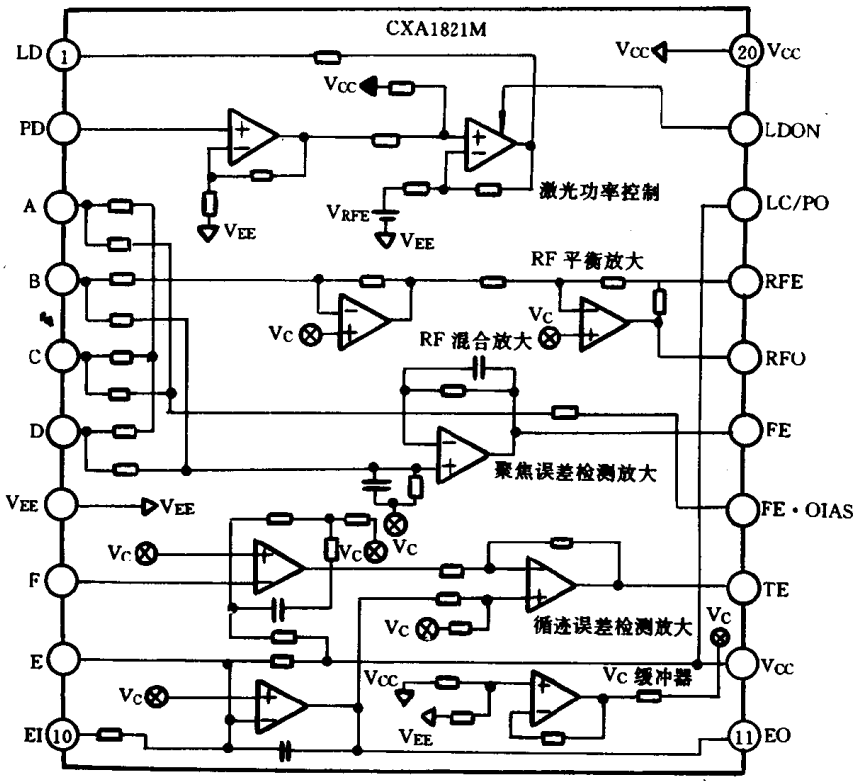


图 1-24

25. CXA8020Q(视频处理电路)

CXA8020Q 视频处理集成电路的引脚功能如表1-25 所示。

表 1-25

引脚号	功　能	引脚号	功　能
①	空	⑫	猝发选通控制输入
②	选通	⑬	地
③	参考	⑭	背景信号输入
④	地	⑮	参考电压
⑤	色度信号输入	⑯	色度信号输出
⑥	增强控制输入	⑰	背景控制
⑦	色度信号输入	⑱	视频信号输出
⑧	增强控制输入	⑲	工作电压
⑨	降噪色度信号输出	⑳	亮度信号输出
⑩	降噪色度信号输入	㉑	缺陷静噪控制输入
⑪	偏置	㉒	混合视频信号输入

㉓	亮度信号输出	㊹	RF 输入
㉔	视频静噪1	㊺	FM 解调调整
㉕	亮度信号输入	㊻	限幅输入
㉖	亮度信号输出	㊼	限幅输出
㉗	地	㊽	偏置
㉘	参考电压	㊾	失落控制输出
㉙	空	㊿	滤波
㉚	偏置	(61)	解调视频信号输出
㉛	空	(62)	地
㉜	行同频信号输出	(63)	工作电压
㉝	色同步输出	(64)	地
㉞	复合信号输出	(65)	反馈
㉟	空	(66)	视频信号输入
㊱	代码读出控制输入	(67)	去加重输出
㊲	滤波	(68)	视频输入
㊳	代码输出	(69)	视频输入
㊴	地	(70)	参考电压
㊵	视频RF 信号输入	(71)	视频输入
㊶	参考电压	(72)	工作电压
㊷	补偿	(73)	视频输出
㊸	MTF 通/断控制	(74)	视频输入
㊹	RF 输出	(75)	偏置
㊺	工作电压	(76)	视频信号输出
㊻	滤波	(77)	工作电压
㊼	RF 输入	(78)	滤波
㊽	滤波	(79)	分离亮度信号输入
㊾	RF 输入	(80)	分离亮度信号输入
㊿	偏置	(81)	增强控制输入
(51)	限幅输出	(82)	分离亮度信号输入
(52)	限幅输入	(83)	视频静噪2 输入
(53)	偏置	(84)	亮度信号输出

26. CXD1178Q(视频数/模变换电路)

视频数字/模拟变换电路CXD1178Q 的内部具有数据译码、数据锁存、时钟脉冲发生器、偏置电压发生器及电流源变换等电路，可以同时对R. G. B3 组8 位数据信号进行数字/模拟的转换操作。该集成电路的转换速度很快，它是SONY 公司专为MPEG 电路设计制造的。CXD1178Q 的内部功能方框图如图1-26 所示。

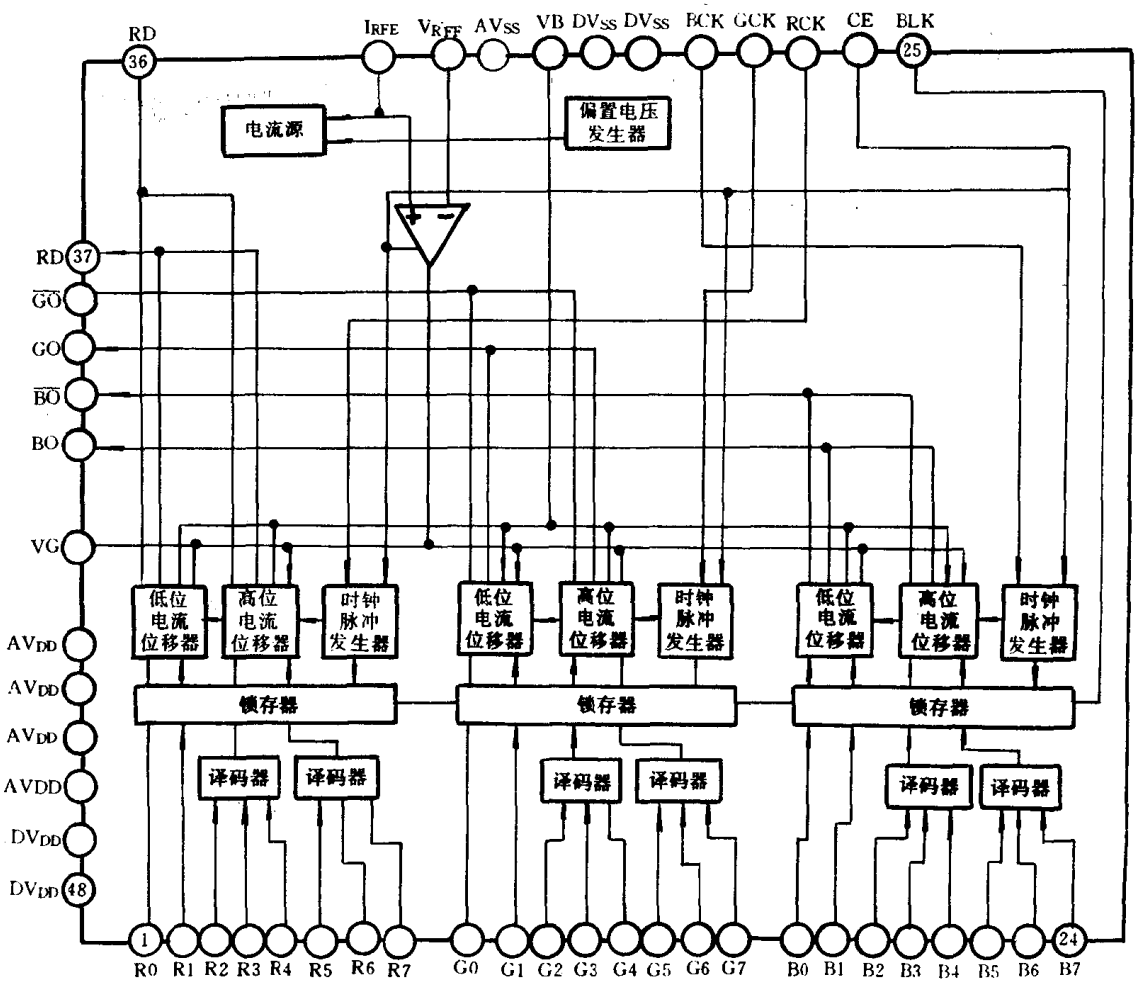


图 1-26

27. CXD1782BQ(检测控制电路)

CXD1782BQ 检测控制集成电路的引脚功能及内部功能方框图如图1-27 所示。

28. CXD2560M(数字滤波器)

数字滤波器CXD2560M 集成电路的引脚功能如表1-28 所示。

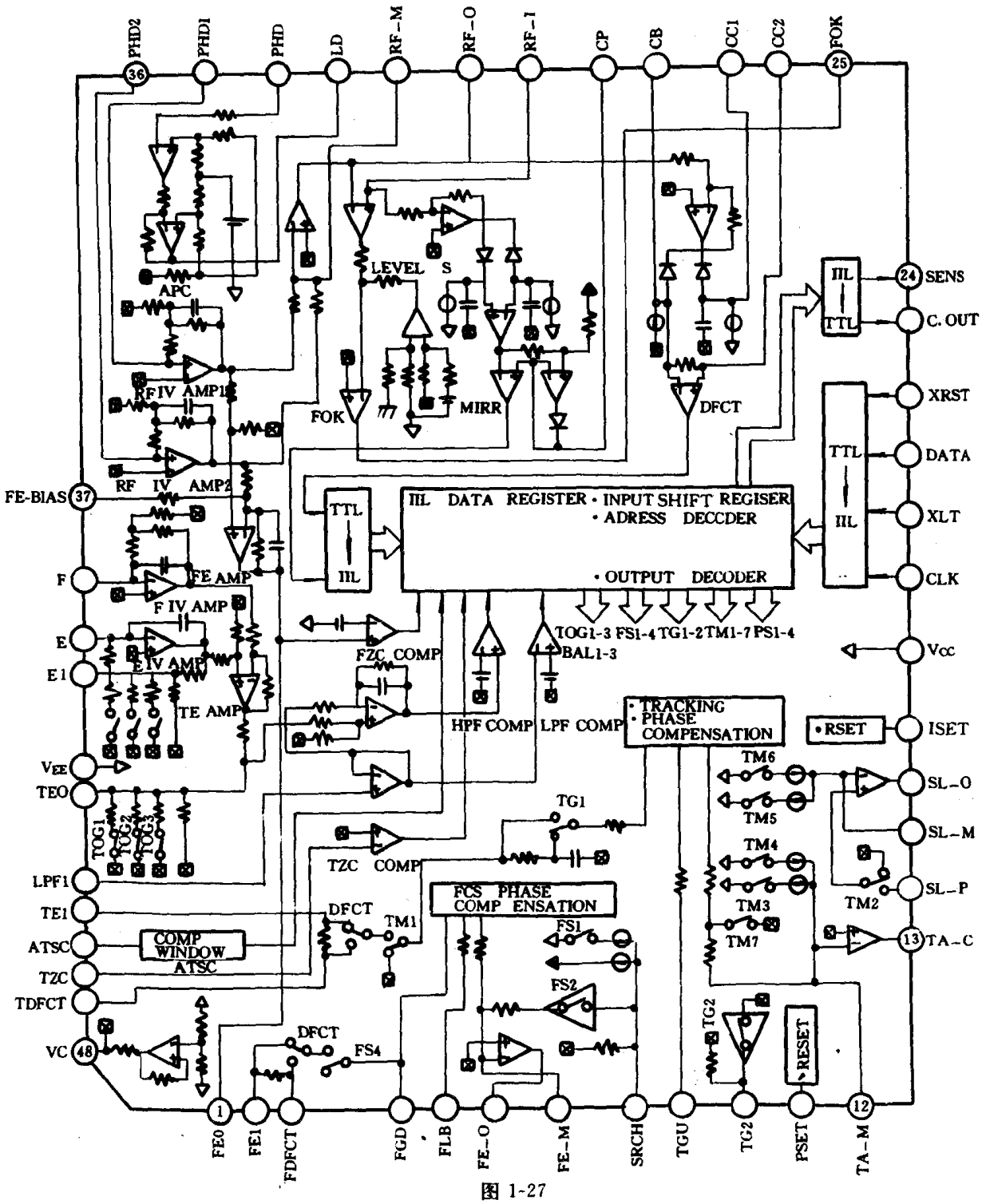


图 1-27

29. CXD2561BM(数/模转换器)

数字模拟转换CXD2561BM 集成电中的引脚功能如表1-29 所示。

表 1-28

引脚号	功　能	引脚号	功　能
①	地	⑬	128f_s 输出
②	未用	⑭	128 f_s 输入
③	串行数据输入	⑮	128 f_s 输出
④	串行时钟输入	⑯	空
⑤	数字滤波器取数控制入	⑰	512 f_s 输入
⑥	未用	⑱	工作电压
⑦	复位输入	⑲	时钟输出
⑧	时钟输入	⑳	L 数据输出
⑨	数据输入	㉑	R 数据输出
⑩	LR 时钟输入	㉒	LR 时钟输出
⑪	未用	㉓	模拟/数字控制
⑫	未用	㉔	模拟/数字控制

表 1-29

引脚号	功　能	引脚号	功　能
①	工作电压	⑮	工作电压
②	未用	⑯	解调R1(+)输出
③	复位输入	⑰	地
④	LR 时钟输入	⑱	解调R1(−)输出
⑤	R 数据输入	⑲	解调R2(+)输出
⑥	L 数据输入	⑳	解调R2(−)输出
⑦	时钟输入	㉑	工作电压
⑧	未用	㉒	地
⑨	512 f_s 输出	㉓	解调L2(−)输出
⑩	未用	㉔	解调L2(+)输出
⑪	晶振	㉕	解调L1(−)输出
⑫	晶振	㉖	地
⑬	工作电压	㉗	解调L1(+)输出
⑭	未用	㉘	工作电压

30. CXD8404Q(数字时基校正电路)

CXD8404Q 是数字时基校正集成电路,其引脚功能如表1-30 所示。

表 1-30

引脚号	功　能	引脚号	功　能
①	未用	㊸	空
②	视频数据输出D7	㊹	地
③	视频数据输出D6	㊺	晶振
④	视频数据输出D5	㊻	晶振
⑤	视频数据输出D4	㊼	地
⑥	视频数据输出D3	㊽	同步时钟输入
⑦	视频数据输出D2	㊾	倒相输出
⑧	视频数据输出D1	㊿	未用
⑨	视频数据输出D0	(51)	未用
⑩	未用	(52)	校正时钟输出
⑪	未用	(53)	地
⑫	未用	(54)	A/D 转换数据并行输入D10
⑬	未用	(55)	A/D 转换数据并行输入D12
⑭	未用	(56)	A/D 转换数据并行输入D13
⑮	未用	(57)	A/D 转换数据并行输入D14
⑯	未用	(58)	A/D 转换数据并行输入D15
⑰	未用	(59)	A/D 转换数据并行输入D16
⑱	未用	(60)	A/D 转换数据并行输入D17
⑲	未用	(61)	A/D 转换数据并行输入D18
⑳	时钟输出	(62)	同步时钟输出
㉑	空	(63)	复位信号输入
㉒	空	(64)	空
㉓	4 f_{SC}输出	(65)	色同步输入
㉔	空	(66)	失落控制输入
㉕	水平校正	(67)	未用
㉖	空	(68)	未用
㉗	触发	(69)	未用
㉘	CNT 2	(70)	未用
㉙	视频静噪	(71)	未用
㉚	数据指令输出	(72)	未用
㉛	参考行输入	(73)	工作电压
㉜	未用	(74)	地
㉝	TBC 静噪	(75)	未用
㉞	工作电压	(76)	未用
㉟	调相信号输入	(77)	未用
㊱	倒相输出	(78)	未用
㊲	未用	(79)	未用
㊳	调相信号输出	(80)	未用
㊴	偏置	(81)	未用
㊵	空	(82)	未用
㊶	地	(83)	未用
㊷	空	(84)	模拟音频解调TBC 输出

31. CXD8405Q(A/D、D/A、Y/C 分离电路)

A/D、D/A 和Y/C 分离集成电路CXD8405Q 的引脚功能如表1-31 所示。

表 1-31

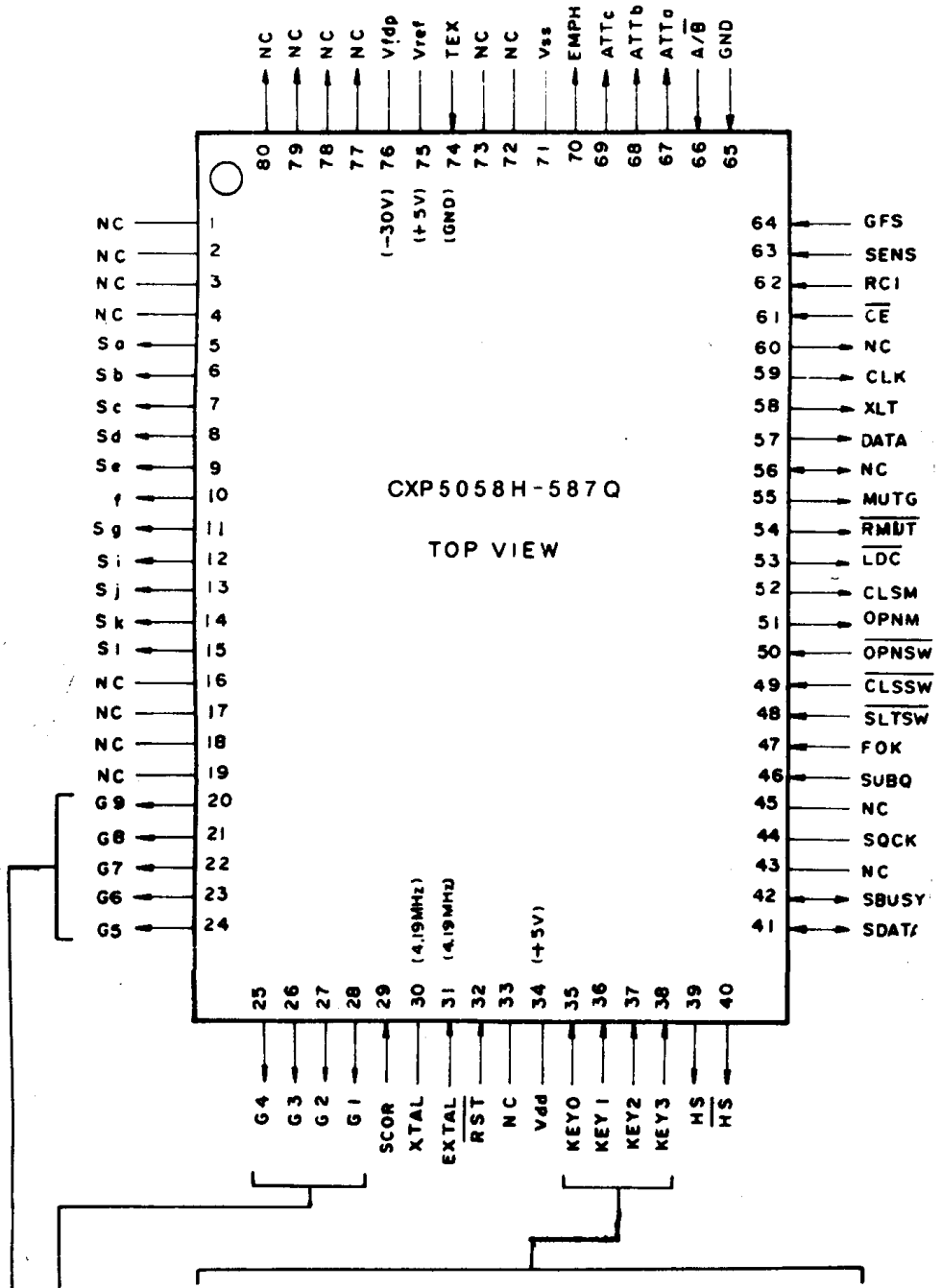
引脚号	功　能	引脚号	功　能
①	视频数据输入D0	㉕	工作电压
②	视频数据输入D1	㉖	地
③	视频数据输入D2	㉗	滤波
④	视频数据输入D3	㉘	滤波
⑤	视频数据输入D4	㉙	A/D 转换数据输入C7
⑥	视频数据输入D5	㉚	A/D 转换数据输入C6
⑦	视频数据输入D6	㉛	A/D 转换数据输入C5
⑧	视频数据输入D7	㉜	A/D 转换数据输入C4
⑨	数字地	㉝	A/D 转换数据输入C3
⑩	时钟输入	㉞	A/D 转换数据输入C2
⑪	工作电压	㉟	A/D 转换数据输入C1
⑫	同步时钟输入	㊱	A/D 转换数据输入C0
⑬	未用	㊲	空
⑭	未用	㊳	空
⑮	未用	㊴	偏置
⑯	未用	㊵	空
⑰	未用	㊶	分离亮度信号输出
⑱	偏置	㊷	工作电压
⑲	地	㊸	地
⑳	空	㊹	参考
㉑	视频信号输入	㊺	分离色变信号输出
㉒	偏置入	㊻	空
㉓	偏置出	㊼	空
㉔	空	㊽	空

32. CXP5058H-587Q(微处理器)

微处理器CXP5058H-587Q 集成电路的引脚排列、引脚功能和键矩阵如图1-32 所示。

33. CXP82224-027Q(系统控制电路)

系统控制集成电路CXP82224-027Q 的引脚功能如表1-33 所示。



	KEY0	KEY1	KEY2	KEY3
G1	1	6	11	16
G2	2	7	12	17
G3	3	8	13	18
G4	4	9	14	19
G5	5	10	15	20 /0
G6	P-MODE	TIME DISP.		+10
G7	CHECK	CLEAR	PLAY / PAUSE	RESET
G8	FB	FF	DOWN	UP
G9	OPEN / CLOSE	RANDOM	TEST MODE	STOP

* 用于其它机型

图 1-32

表 1-33

引脚号	名　称	输入/输出	功　　能
①	DSENS	I	盘片传感器输入
②	TEST1	I	测试模式端子，通常为“H”
③	TEST2	I	测试模式端子，通常为“H”
④	RMIN	I	遥控指令信号输入
⑤	—	—	未用
⑥	—	—	未用
⑦	—	—	未用
⑧	TSENS	I	托盘的盘片缝隙传感输入
⑨	CDGL	I	串行输入或输出的控制端子
⑩	CLK	O	至BD 板的串行时钟输出
⑪	CDGM	I	CDG 盘片“高”输入
⑫	DATA	O	串行数据输出
⑬	OSDL	O	串行数据使能输出
⑭	$\overline{\text{RDY}}$	O	来自控制微处理器的串行数据输出结束指示读信号输出
⑮	NC	—	未用
⑯	$\overline{\text{KREQ}}$	O	串行输入请求信号输入
⑰	$\overline{\text{KACK}}$	I	串行输入完成指示输入端子
⑱	PONLED	O	卡拉OK 消声发光管通/断
⑲	KARALED	O	卡拉OK 发光管通/断
⑳	R/W	O	读/写定时输出
㉑	A12	O	S-RAM 地址控制输出
㉒	MREQ	I	至IC104 的输入指令请求
㉓	SACK	O	来自IC104(机械控制)输出指令确认
㉔	CMD0	I/O	与IC104(机构控制)交换数据输入/输出端子
㉕	CMD1	I/O	与IC104(机构控制)交换数据输入/输出端子
㉖	CMD2	I/O	与IC104(机构控制)交换数据输入/输出端子
㉗	CMD3	I/O	与IC104(机构控制)交换数据输入/输出端子
㉘	TBLL	O	托盘电机控制输出
㉙	TBLR	O	托盘电机控制输出
㉚	LODOUT	O	载片电机控制
㉛	LODIN	I	载片电机控制

㉜～㊱	KEY0～KEY4	I	按键输入
㊲	ENC1	I	载片编码输入
㊳	$\overline{RST}$	I	复位信号输入
㊴	EXTAL	I	时钟输入(10MHz)
㊵	XTAL	O	时钟输出(10MHz)
㊶	V_{SS}	—	地
㊷	TX	—	未用
㊸	TEX	—	未用
㊹	ENC2	I	载片编码输入
㊺	ENC3	I	载片编码输入
㊻	AV_{REF}	I	A/D 转换参考电压输入
㊼	AV_{SS}	—	地
㊽～㊾	A0～A11	O	S-RAM 地址控制输出
㊿～㊾	S1～S20	O	荧光管分段输出
㊽～㊾	G1～G8	O	荧光管定时输出
㊽	VFDP	I	荧光管驱动电压输入
㊾	V_{DD}	—	电源供给
㊿	NC	—	接地
㊿①	V_{SS}	—	地
㊿②～㊿⑨	D0～D7	I/O	S-RAM 数据通道
㊿⑩	QINT	I	来自IC104 的输入指令输出脉冲

34. CD74HC07(数字电路)

VCD 机用CD74HC07 集成电路的内部功能方框图如图1-34 所示。

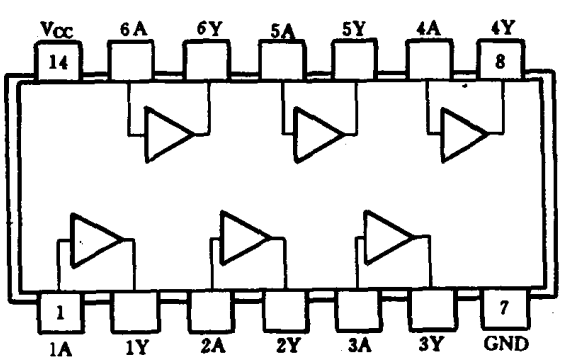


图 1-34

35. GPIE32T(光纤输出插口电路)

光纤输出插口集成电路GPIE32T 的引脚功能如表1-35 所示。

表 1-35

引脚号	名　称	功　　能
①	1N	数据输入
②	V_{DD}	工作电压(+5V)
③	GND	地

36. FA7611A(影碟机集成电路)

FA7611A 影碟机集成电路的内部功能方框图和引脚功能如图1-36 所示。

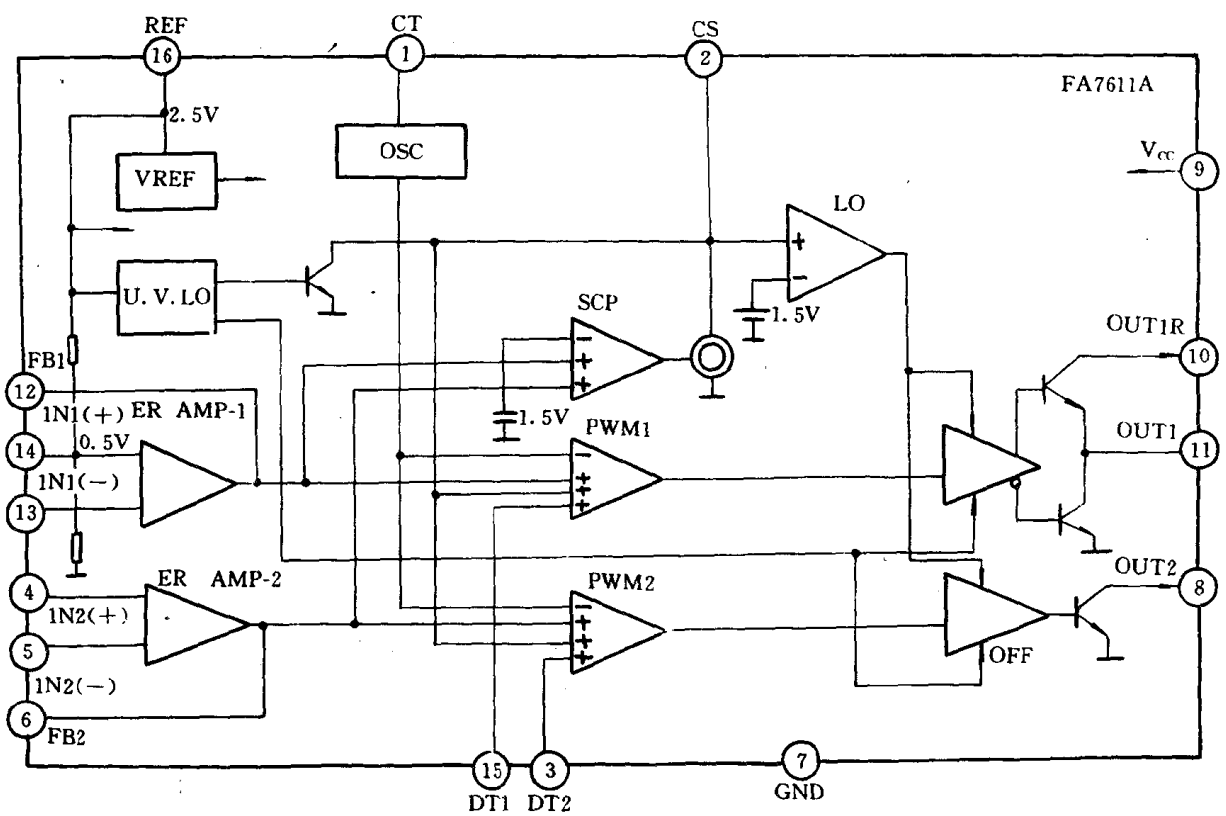


图 1-36

37. HA11529(激光头伺服电路)

激光头伺服集成电路HA11529 的引脚功能如表1-37 所示。

表 1-37

引脚号	功　能	引脚号	功　能
①	工作电压	㉒	倾斜误差输入
②	未用	㉓	补偿
③	聚焦合成输入	㉔	倾斜误差输入
④	聚焦(B+D)输入	㉕	循迹检测输出
⑤	循迹跳越控制	㉖	聚焦检测输出
⑥	循迹误差输入	㉗	跳越控制输入
⑦	地	㉘	复位输入
⑧	循迹CD 补偿	㉙	取数输入
⑨	循迹LD 补偿	㉚	串行数据输入
⑩	循迹补偿	㉛	串行时钟输入
⑪	循迹误差控制输出	㉜	伺服时钟输入
⑫	循迹偏移	㉝	未用
⑬	触发	㉞	未用
⑭	未用	㉟	聚焦访问振荡电容
⑮	未用	㊱	聚焦访问输出
⑯	进给检测输入	㊲	聚焦误差输出
⑰	移相	㊳	聚焦LD 补偿
⑱	进给驱动1	㊴	聚焦CD 补偿
⑲	进给驱动2	㊵	地
⑳	滤波	㊶	未用
㉑	未用	㊷	工作电压

38. HD6433042-KTOF(数据传送与伺服控制处理器)

数据传送与伺服控制器HD6433042-KTOF 集成电路的功能较强，不但可以提供数据处理、传送和控制，而且还可以对数字信号或模拟信号进行数/模转换，以及通过一个外挂扩展ROM 来改变或改进内部操作程序，以进一步增加操作功能，此外，还具有CD-G 控制操作功能。

HD6433042-KTOF 的引脚功能如表1-38 所示。

表 1-38

引脚号	名　称	功　能
①、㉟、㊽	V_{CC}	+5V
②～⑤	CMD0～3	系统微处理器数据输出/输入
⑥	MREQ	系统微处理器请求指令输入

⑦	SACK	系统微处理器传送指令同步脉冲输出
⑧	QINT	系统微处理器传送指令同步脉冲输出
⑨	OF-XLAT	音频数字滤波器数据锁存脉冲输出
⑩	$\overline{\text{RESD}}$	复位输出
⑪、㉒、㊹、㊼、㊺、㊷	GND	地
⑫、⑬、⑮、⑯、⑫、㊽、⑨①		空
⑭	SUBQ	Q 子码输入
⑯	SQCK	Q 子码读出时钟输出
⑰	EMP	加重输出
⑱～㉑、㉒～㉟	D0～D15	16 位数据总线接口
㊱～㊸、㊺～㊾	A0～A19	20 位地址总线输出接口
㊽	P60/$\overline{\text{WAIT}}$	等待地址空闲输入
㊾	NTSC/$\overline{\text{PAL}}$	播放制式选择
⑥⓪	CHECK LED	调试检测指示输出
⑥②	STBY	硬件备用工作模式设置输入
⑥③	$\overline{\text{RES}}$	系统复位输入
⑥④	NM1	请求截止中断
⑥⑥	EXTAL	接晶振或外部时钟输入端
⑥⑦	XTAL	接晶振
⑥⑨	$\overline{\text{AS}}$	地址选通输出信号
⑦⓪	$\overline{\text{RD}}$	读数据信号输出
⑦①	$\overline{\text{HWR}}$	写数据信号输出
⑦③～⑦⑤	MD0～MD2	操作模式设置输入
⑦⑥、⑦⑦	AV_{CC}VREF	内部A/D、D/A 转换器电源输入和转换基准电压输入
⑦⑧～⑧①	P70/AN0～P73/AN3	工作模式选择输入
⑧③	NPIN	NTSC/PAL 播放制式选择输入端
⑧④	AMUTE	音频静噪输出
⑧⑤	$\overline{\text{VREQ}}$	MPEG1 解码器直接寻址传送请求输入
⑧⑥	AV_{SS}	内部A/D、D/A 转换器接地端
⑧⑦	$\overline{\text{ROMINT}}$	CD-ROM 解码器中断请求信号输入
⑧⑧	$\overline{\text{VINT}}$	MPEG1 视频解码器中断请求信号输入
⑧⑨	AINT	MPEG1 音频解码器中断请求信号输入
⑨⓪	SCOR	数字信号处理器子码同步输入端
⑨③	DATA	数字伺服/数字信号处理器控制数据串行输出
⑨④	MUTE	数字伺服静噪开关信号输出
⑨⑤	LD ON	激光二极管开/关信号输出

㊻	XLT	数字伺服/数字信号处理器控制数据传送锁存信号输出
㊼	SENS	数字伺服/数字信号处理器内部工作状态检测输入
㊽	SCLK	数字伺服/数字信号处理器内部工作状态数据读出信号输出
㊾	CLK	数字伺服/数字信号处理器控制数据传送同步时钟输出
㊿	GXRST	CD-G 解码器复位输出

39. HD6433256A12F(MPEG 微处理器)

VCD 机MPEG 微处理器集成电路HD6433256A12F 的引脚功能如表1-39 所示，其应用电路如图1-39 所示。

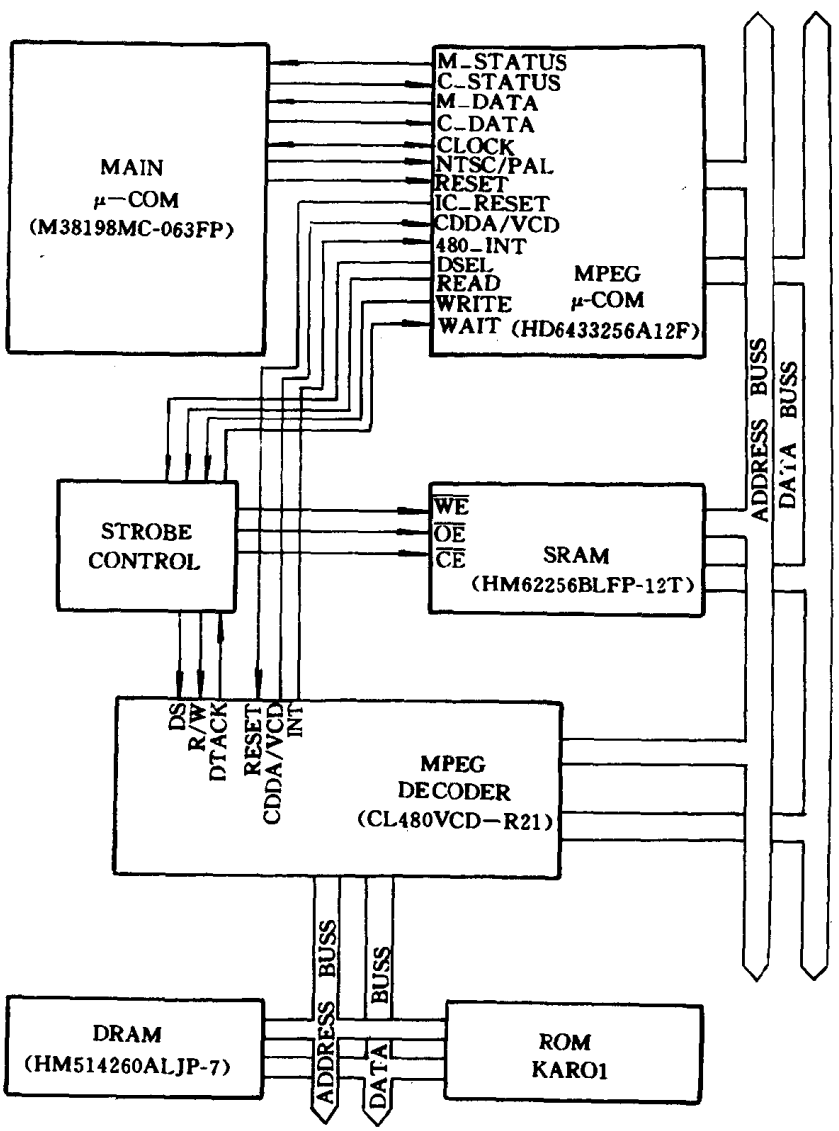


图 1-39

表 1-39

引脚号	名　称	输入/输出	功　能
①	XTL	I	系统时钟输入(20MHz)
②	EXTL	I	系统时钟输入(20MHz)
③	MD1	I	扩展方式2
④	MD0	I	扩展方式2
⑤	NMI	I	未使用
⑥	V_{CC}	I	+5V 电源
⑦	STBY	I	未使用
⑧	V_{SS}	I	地线
⑨	CLK	O	未使用
⑩	DIN	O	未使用
⑪	XLT	O	未使用
⑫	DSEL	O	CLD480VCD-R21/SRAM 选择
⑬	CDG/VCD	O	未使用
⑭	IC RESET	O	CLD480VCD-R21 复位
⑮	NC	O	未使用
⑯	NC	I	未使用
⑰	M DATA	O	MPEG 微处理器通信数据输出
⑱	C DATA	I	主微处理器通信数据输入
⑲	CLOCK	I/O	通信时钟
⑳	M STATUS	O	MPEG 微处理器通信数据状态
㉑	C STATUS	I	主微处理器通信数据状态
㉒	NC	O	未使用
㉓	CDDA/VCD	I	CLD480VCD-R21 译码状态
㉔	CDG	I	未使用
㉕	NTSC/PAL	I	NTSC/PAL 视频输出开关
㉖	NC	I	未使用
㉗	AS	O	未使用
㉘	STPER	O	无噪波搜索用抑制器(STOPPER)脉冲输出
㉙	CS	O	YVL151B 片选信号
㉚	R/W	I	YVL151B 读/写信号

㉛	NC	O	未使用
㉜～㊴	A14～A8	O	外地址总线
㊵	V_{SS}	I	地线
㊶～㊽	A6～A0	O	外地址总线
㊾～㊻	DATA0～DATA7	I/O	外数据总线
㊼	NC	O	未使用
㊽	XRES	O	未使用
㊾	VOFF	O	未使用
㊿	LINE MUTE	O	音频线路静噪控制
(61)	NC	O	未使用
(62)	480INT	I	CL480VCD-R21 插入
(63)	C STATUS	I	主微处理器通信状态
(64)	RESET	I	复位

40. IX1504AF(状态控制电路)

IX1504AF 状态控制集成电路的引脚功能如表1-40 所示。

表 1-40

引脚号	名　称	输入/输出	功　　能
①～⑦	S17～S23	O	LCD 子段输出
⑧	SCOR	I	子码Q 数据同步信号
⑨	LDON	O	激光二极管控制
⑩	SYCLK	I	系统循环状态
⑪	CNTR		伺服电路输入数据
⑫	SUBQ		子码Q 数据输入
⑬	DRD		唱盘电机低速旋转状态
⑭	EFFK		子码Q 时钟
⑮	CRCF		子码Q ORC 检测
⑯	IP1	O	跳跃控制信号
⑰	MSD		串行数据输出
⑱	MLA		寄存串行数据
⑲	MCK		串行数据时钟
⑳	PLAY	I	开始放音
(21)	IN		CD 同步状态输入

㉒	OUT	O	CD 同步状态输出
㉓	OUT		CD 同步状态输出
㉔	MUTE		声音静噪控制
㉕	PUIN	I	最里面位置检测信号，最里面位置为“0”
㉖	SCIN		伺服控制
㉗	SC OUT	O	伺服控制
㉘	SC IN	I	时钟信号
㉙	XC OUT	O	时钟信号
㉚	X IN	I	时钟信号
㉛	X OUT	O	时钟信号
㉜	V_{SS}	—	电源地
㉝	V_{DD}	—	微处理器5V 电源
㉞	C	I	外接电容端
㉟	RESET		复位输入端
㊱	CNVSS		接地
㊲	AVSS		A/D 转换器接地
㊳	AVDD	—	A/D 转换器电源
㊴	VREF	—	A/D 转换器基准电压
㊵、㊶	K0、K1	I	开关状态输入
㊷	S1	O	LCD 字段输出
㊸～㊺	S2～S12		LCD 字段输出
㊻	S13		LCD 字段输出
㊼、㊽	S14、S15		LCD 字段输出
㊾	COM3		LCD 公共输出
㊿～(60)	COM2～0		LCD 公共输出
(61)～(63)	VLC1～3		LCD 电源
(64)	S16		LCD 字段输出

41. IX1846AF(LCD 电路)

IX1846AF 是LCD 集成电路，其引脚功能如表1-41 所示。

表 1-41

引脚号	名　称	输入/输出	功　能
①～④	—	—	未用
⑤～⑧	COM1～COM4	O	LCD 显示板公共端

⑨	—	—	未用
⑩	VLC		LCD 所用电源端
⑪～⑭	P10～P13		接地
⑮	V_{SS}		接电源地端
⑯～⑲	P20～P23		接地
⑳	TEST	I	微处理器测试输入
㉑	XIN		接微处理器时钟外部晶振
㉒	XOUT	O	接微处理器时钟外部晶振
㉓	$\overline{RESET}$	I	微处理器复位输入
⑳	$\overline{HOLD}$		微处理器保持输入
㉕～㉘	K00～K03		键选通信号输入
㉙	$\overline{INT2}$		遥控数据输入
㉚	T2	—	接地
㉛	$\overline{INT1}$	I	数据输入
㉜	R83	—	接地
㉝	V_{DD}		电源正端
㉞	PLL	O	PLL 转换PERIOD 信号
㉟	PLL		数据输出到PLL DATA
㊱	PLL		时钟输出到PLL CLOCK

42. IX2031(功能控制电路)

IX2031 功能控制集成电路的引脚功能如表1-42 所示。

表 1-42

引脚号	名　称	端口名称	输入/输出	功　能
①	K3	PE3	O	键矩阵输出
②	V_{DD}	V_{DD}	—	+5V 电源
③	CK	SI	I	遥控时钟输入
④	RDY	SO	O	遥控预备输出
⑤	SDO	SCK		遥控数据输出
⑥	RMC	INT	I	遥控输入

⑦	$\overline{CD}$	PG0	O	功能控制输出
⑧	$\overline{TUNER}$	PG1		功能控制输出
⑨	$\overline{TAPE}$	PG2		功能控制输出
⑩	$\overline{PHONO}$	PG3		功能控制输出
⑪	$\overline{AUX}$	PA0		功能控制输出
⑫	$\overline{S\text{-}MUTE}$	PA1		系统静噪输出
⑬	$\overline{POWER}$	PA2		电源开/关输出
⑭	$\overline{S.R}$	PA3		环绕控制输出
⑮	XOUT	OSC2		陶瓷谐振器
⑯	XIN	OSC1	I	陶瓷谐振器
⑰	TEST	TEST	—	测试端
⑱	V_{SS}	GND		地
⑲	$\overline{RES}$	$\overline{RES}$	I	复位输入
⑳	$\overline{V\text{-}UP}$	PC0	O	声音提升输出
㉑	$\overline{V\text{-}DWN}$	PC1		声音下降输出
㉒	$\overline{FLAS}$	PC2		声音峰值输出
㉓	$\overline{X\text{-}BASS}$	PC3		X-BASS 控制输出
㉔	F0	PD0	I	键矩阵输入
㉕	F1	PD1		键矩阵输入
㉖	F2	PD2		键矩阵输入
㉗	F3	PD3		键矩阵输入
㉘	K0	PE0	O	键矩阵输出
㉙	K1	PE1		键矩阵输出
㉚	K2	PE2		键矩阵输出

43. IX2210AF(系统微处理器)

IX2210AF 是系统微处理器集成电路，其引脚功能如表1-43 所示。

表 1-43

引脚号	名　称	端口名称	输入/输出	功　　能
①	ANO	T.E FIX	I	A/D 转换输入，自动调整FE 平衡
②	AVREF	AVREF	—	基准电压+5V
③、④	V_{DD}	V_{DD}	—	电源
⑤	P113	HEIGHT ON/OFF	O	高度伺服关"H"

⑥	P112	HEIGHT-M+	O	高度电机升“H”
⑦	P111	HEIGHT-M−	O	高度电机降“H”
⑧	P110	TLT ON/OFF	O	倾斜伺服控制
⑨	P103	SLD-M+	O	进给电机正转控制“H”
⑩	P102	SLD-M−	O	进给电机反转控制“H”
⑪	P101	SLD-M H/L	O	进给电机低速控制“H”
⑫	P100	SLD-ON/OFF	O	进给电机开“H”
⑬	P93	LDM-M−	O	加载电机反转控制“H”
⑭	P92	LDM-M+	O	加载电机正转控制“H”
⑮	P91	P91	—	输入/输出口
⑯	P90	RWC	O	CD 信号处理IC(LC7867)写信号
⑰	SI1	SIN-1	I	CD 信号处理IC(LC7867)串行信号输入
⑱	SO1	SOUT-1	O	CD 信号处理IC(LC7867)串行信号输出
⑲	SCK1	SCK-1	O	CD 信号处理IC(LC7867)串行信号时钟
⑳	PPO	PWM/GAME MUSIC	O	PWM 输出到自动调整T.E 平衡
㉑	P73	P73	—	接地
㉒	P72	LDS-A	I	装载SW-A(用三个信号检测位置)
㉓	P71	LDS-B	I	装载SW-B
㉔	P70	LDS-Cinput	I	装载SW-C
㉕	P63	SIDE-B	I	激光头位置B 面输入端:“L”
㉖	P62	LD	I	激光头位置A 面LD 输入端:“L”
㉗	P61	CDV	I	激光头位置A 面CDV 输入端:“L”
㉘	P60	CD	I	激光头位置A 面CD 输入端:“L”
㉙	P53	HEIGHT-D	I	高度低位检测
㉚	P52	HEIGHT-U	I	高度高位检测
㉛	P51	P51	—	接+5V 电源
㉜	P50	P50	—	输入/输出口
㉝	V_{SS}	V_{SS}	—	地
㉞	P43	P43	—	输入/输出口
㉟	P42	P42	—	输入/输出口

㊱	P41	Game music ON/OFF	O	游戏音乐输出:"L"
㊲	P40	ON/OFF	O	电源开/关信号
㊳	P33	SIDISP	I	微计算机显示器通信串行输入
㊴	P32	SODISP	O	微计算机显示器通信串行输出
㊵	P31	SCKDISP	O	微计算机显示器通信串行时钟
㊶	P30	RQDISP	O	微计算机显示器通信读请求
㊷	P23	RESSET	O	复位:"L"
㊸	P22	MUT	O	静噪控制开:"L"
㊹	P21	CX	O	CX 控制
㊺	P20	R/W	O	主轴控制/字码控制IC(LR38164)传输"H"指令
㊻	TIO	RQ	I	主轴控制/字码控制IC(LR38164)读请求:"H"(72bit)
㊼	INT2	SENS	I	主轴控制/字码控制IC(LR38164)读请求"H"(其他)
㊽	INT1	WRQ	I	CD 信号处理IC(LC7867)读请求:"H"(Q 码)
㊾	INT0	V-SYNC	I	垂直同步信号输入:"H"
㊿	SI0	SI-0	I	CD 信号处理IC(LC7867)串行输入
(51)	SOO	SO-0	O	CD 信号处理IC(LC7867)串行输出
(52)	SCKO	SCK-0	O	CD 信号处理IC(LC7867)串行时钟
(53)	INT4	GF-IN	I	FG'信号输入
(54)	GND	GND	—	接地
(55)	XT1	XT1	—	时钟信号
(56)	XT2	XT2	—	时钟信号
(57)	IC	IC	—	接地
(58)	X1	X1	—	接时钟晶振
(59)	X2	X2	—	接时钟晶振
(60)	RESET	RESET	I	微计算机复位
(61)	P143	P143	—	输入/输出口
(62)	P142	CD PLAY	O	CD 放音控制:"L"
(63)	P141	SLD SEARCH	O	CD 曲目扫描:"H"
(64)	P140	Game Mute	O	静噪解除:"L"
(65)	P133	FSEQ	I	数字信号锁定:"H"

⑯	P132	FZD	I	聚焦零点交叉:"L"
⑰	P131	DRF	I	聚焦伺服锁定:"H"
⑱	P130	D-SENS	I	碟片加载控制"L"
⑲	P123	A/B	O	A 面播放
⑳	P122	CD/LD	O	LD 播放:"H"
㉑	P121	A/V	O	视频播放:"H"
㉒	P120	F-ON/OFF	O	聚焦伺服开:"H"
㉓	AV_{SS}	AV_{SS}	—	模拟接地端
㉔	P153	P153	—	输入/输出口
㉕	P152	P152	—	输入/输出口
㉖	P151	POWER OFF	I	电源关:"L"
㉗	P150	DOOR SW	I	仓门开:"L"
㉘	AN3	AN3	—	接地
㉙	AN2	AN2	—	接地
㉚	AN1	AN1	—	接地

44. KA3842(固定频率电流控制器)

KA3842 为VCD 机的固定频率电流控制集成电路,主要用于交流电流与直流电流之间的变换。KA3842 可用UC3842 直接代换,其内部功能方框图如图1-44 所示。

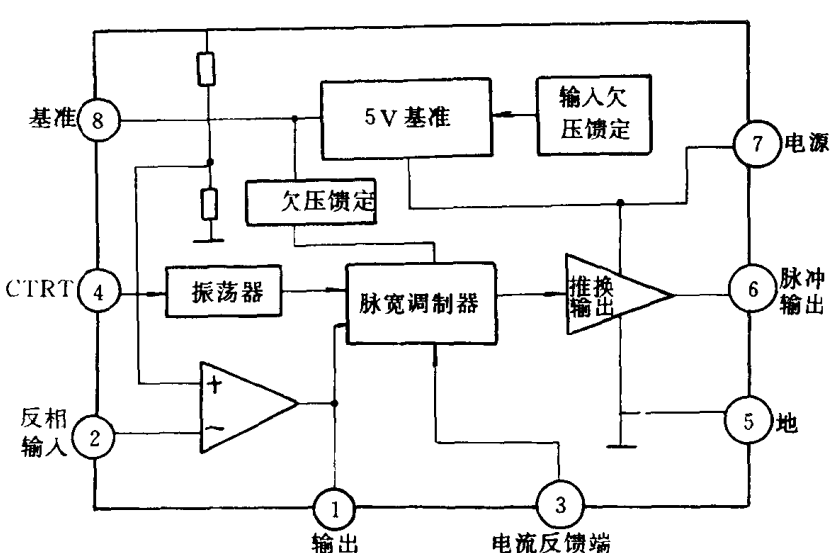


图 1-44

45. LA1267S(FM/AM/IF 放大器)

LA1267S 是FM、AM、IF 放大和检波集成电路，其内部功能方框图如图1-45 所示。

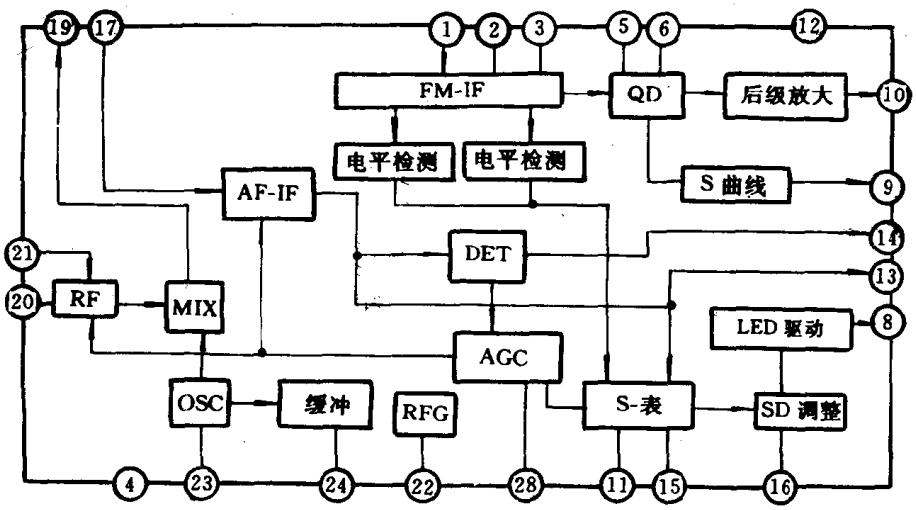


图 1-45

(1)主要功能

①用于FM IF 频率的放大检波；

②AM 本地振荡器与混频器，AM-IF 信号放大。

(2)引脚功能

如表1-45 所示。

表 1-45

引脚号	名　称	输入/输出	功　能
①	FMIF	I	FM IF 信号输入
②、③	BYPASS	—	FM IF 放大器旁路
④	GND	—	地
⑤、⑥	FM DET	—	FM 检波变压器
⑦	V_{CC}	—	电源
⑧	TUNED	O	调谐时，变“L”
⑨	FM AFC	O	FM-AFC 电压输出
⑩	FM OUT	O	FM 信号输出
⑪	AM SIG	I	决定⑧脚的带宽
⑫	NC	—	不接
⑬	AM IF OUT	O	AM IF 信号输出

⑭	AM OUT	O	AM 检波输出
⑮	S METER	—	决定调谐的FM 信号检波的灵敏度
⑯	SD ADJ	—	决定调谐的AM 信号检波的灵敏度
⑰	AM-IF	I	AM-IF 信号输入
⑱	AM-AGC	I	AM 的AGC 电压输入端
⑲	AM-MIX	O	AM 混合输出(用于切换AM 或FM 模式)
⑳	AM REF	—	RF 信号的输入基准
㉑	AM-IN	I	AM RF 信号输入
㉒	V REF	—	基准电压
㉓	AM-OSC	—	AM 本地振荡电路端子
㉔	BUFF	O	AM 本地振荡信号输出

46. LA5602(VCD 集成电路)

LA5602 是VCD 机的集成电路,其内部功能方框图如图1-46 所示。

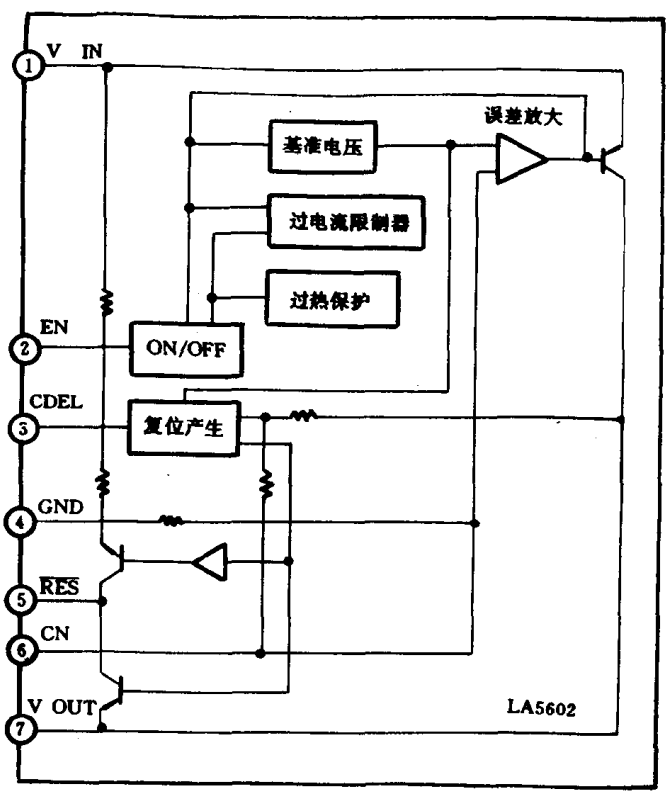


图 1-46

47. LA5667(电源稳压器)

VCD 机的稳压电源集成电路LA5667 的内部功能方框图如图1-47所示。

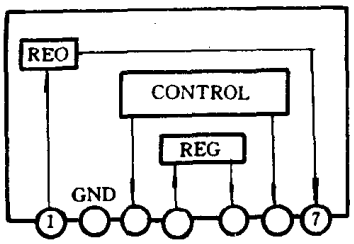


图 1-47

48. LA6510(双向电机驱动电路)

LA6510 是VCD、CD 机的双向电机驱动集成电路，其引脚功能如表1-48 所示。

表 1-48

引脚号	功　能	引脚号	功　能
①	进给电机驱动电压输出	⑥	偏置
②	进给电机驱动电压输出	⑦	倾斜误差输入
③	进给驱动输入	⑧	倾斜电机驱动输出
④	偏置	⑨	倾斜电机驱动输出
⑤	工作电压	⑩	工作电压

49. LA9215(模拟音频放大与滤波及静噪逻辑控制电路)

LA9215 是双通道模拟音频放大，滤波与静噪逻辑控制集成电路，其内部功能方框图如图1-49 所示。

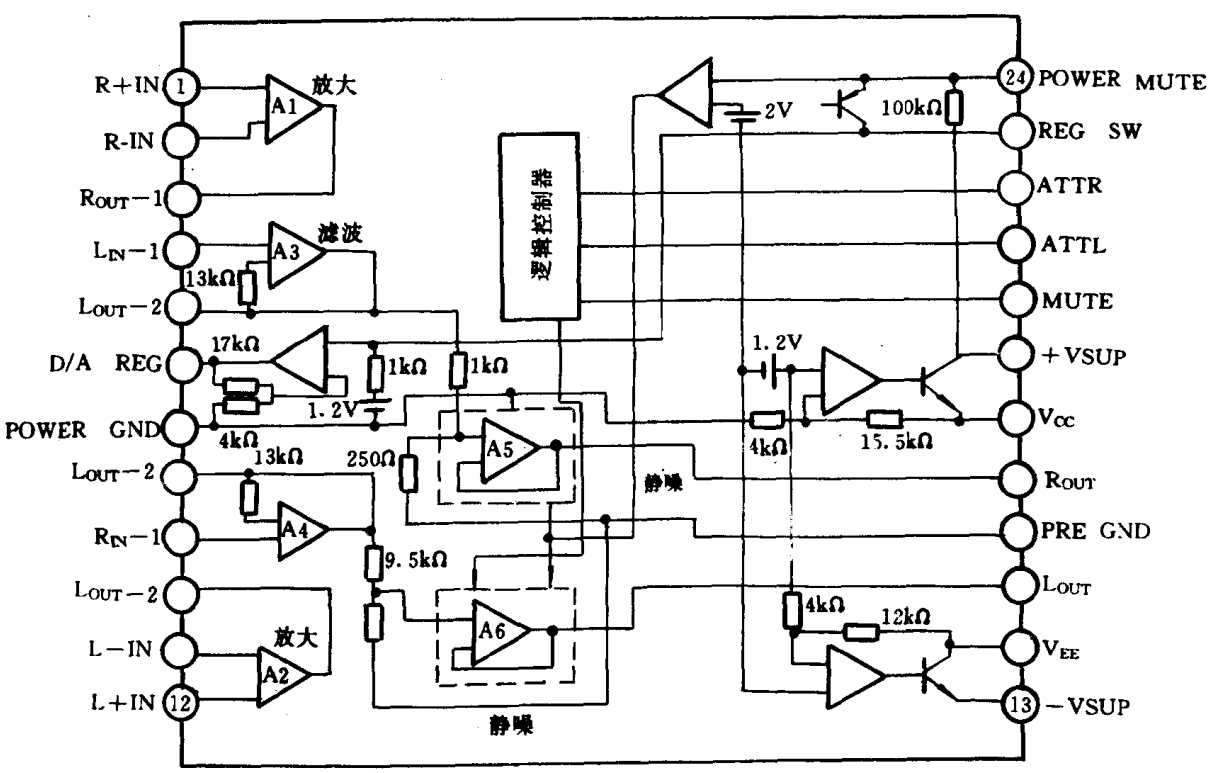


图 1-49

50. LA9216(VCD 集成电路)

VCD 机用集成电路LA9216 的内部功能方框图和引脚功能如图1-50 所示。

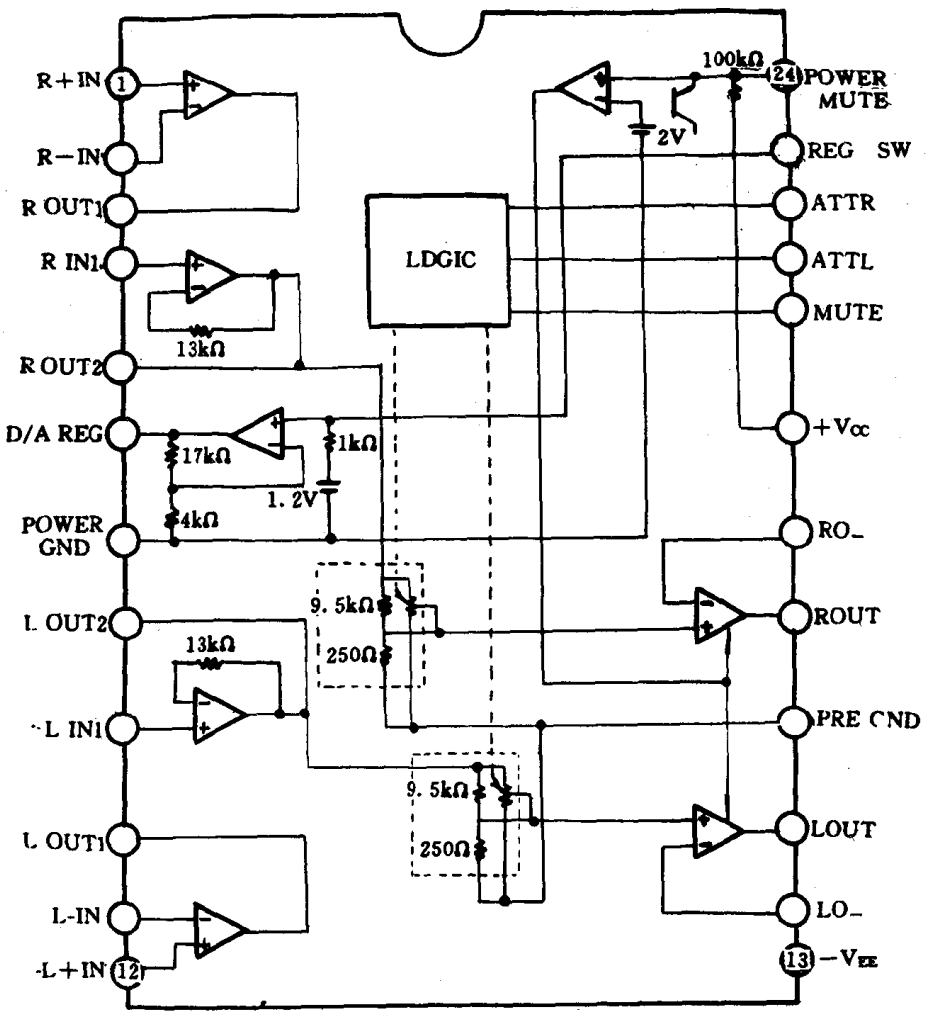


图 1-50

51. LA9420M-MT(伺服电路)

VCD 机的伺服集成电路LA9420M-MT 的内部功能方框图如图1-51 所示,引脚功能如表1-51 所示。

表 1-51

引脚号	名 称	功 能
①	FCD	此脚连接电阻电容用于聚焦均衡器的低频提升(在CD 状态时)
②	FEI	聚焦均衡放大器输人脚,通过电阻接LA9425 的FEO 端
③	HFI	轨迹检测比较器输人脚,通过电容器接LA9425 的FSUM 端
④	TESI	具有滞后特性的轨迹检测比较器输人脚,通过电容器接LA9425 的TE 端

⑤	DFI	缺陷检测信号输入脚。当输入高电平时，用于保持跟踪均衡器的输出
⑥	TH	此脚接电容器，当检测到缺陷时，用于保持跟踪均衡器的输出
⑦	TEI	跟踪均衡放大器输入脚，通过电阻接LA9425 的TE 端
⑧	TEL	跟踪限制控制信号输出脚，当TOFF＝“L”，TGL＝“H”时，置为高电平
⑨	TCD	此脚连接电阻电容用于跟踪均衡器的低频提升(在CD 状态时)
⑩	TLD	此脚连接电阻电容用于跟踪均衡器的低频提升(在CD 状态时)
⑪	THI	此脚连接电容器用于跟踪均衡器的高频提升
⑫	TAN	此脚连接电容器用于跟踪均衡器的高频提升
⑬	TAS	此脚连接电阻电容用于跟踪均衡器的高频提升，仅在LD 状态时有效
⑭	TAO	跟踪均衡器输出脚。TRACKING ON/HOLD/OFF(跟踪ON/保持/OFF)转换放大器输入单元
⑮	THD	此脚接电容器，用于在轨迹跳跃时保持跟踪均衡器的输出
⑯	TO	TRACKING ON/HOLD/OFF 转换放大器输出脚
⑰	THLD	轨迹跳跃时跟踪均衡器保持控制信号输入脚(保持在高电平)
⑱	TGL	轨迹跳跃时跟踪均衡器增益提升控制信号输入脚
⑲	TOFF	跟踪均衡器ON/OFF 控制信号输入脚，此脚为高电平时，跟踪均衡器关断
⑳	TES	具有滞后特性的轨迹检测比较器输出脚，接到LC78681E-MT 的TES 脚
㉑	HFL	轨迹检测比较器输出脚，接到LC78681E-MT 的HFL 脚
㉒	＊FZD	聚焦误差信号S 曲线检测比较器输出脚，接到LC78681E-MT 的＊FZD 脚
㉓	FOCS	聚焦均衡器ON/OFF 控制信号。高电平时，聚焦均衡器关断
㉔	CLV－	VCXO/CD 唱片电机误差信号放大器输入脚，接到LC78681E-MT 的CLV－脚
㉕	CLV＋	VCXO/CD 唱片电机误差信号放大器输入脚，接到LC78781E-MT 的CLV＋脚
㉖	SLCO	EFM 切割电平控制输出脚
㉗、㉘	SLC－、SLC＋	EFM 切割电平控制输入脚
㉙	PDI	VCO 控制放大器输入脚
㉚	PD－	VCO 控制放大器反相输入脚
㉛	VCOC	VCO 控制放大器输出脚
㉜	VCOO	VCO 控制输出脚，输出频率约为8.9MHz(在备速状态时为17.38MHz)
㉝	LF	VCO 自由振荡频率调整脚
㉞	CLK	VCO 基准时钟输入脚，接到LC78681E-MT 的4.2M(4.2334MHz)端
㉟	LD/2FR/CD	LD/2FREQ(CD)/CD 转换信号输入脚(“H”＝LD，“2.5V”＝2FR，“L”＝CD)
㊱	SGND	伺服系统电路地线(与AFM、EFM 地线不同)
㊲、㊳	PD2、PD1	唱盘电机驱动控制PWM 输出脚
㊴	PAC	产生PWM 用的锯齿波输入脚，2FSC/256 通过电阻器输入此脚
㊵	PAO	用于产生PWM 的唱盘电机误差信号输入脚
㊶	PA－	唱盘电机返回及加速控制信号加法器输入脚
㊷	SPO	唱盘电机均衡器输出脚
㊸	SPLD	接阻容，供LD 时的唱盘电机均衡器使用
㊹	SPCD	接阻容，供CD 时的唱盘电机均衡器使用
㊺	LVO	LD 状态时内、外圈增益控制放大器输出脚，CD 时固定为2.5V
㊻	LVG	唱盘内，外圈增益控制用PWM 信号输入脚，低电平时接通(CD 时固定在高电平)
㊼	LVE	LD 状态时的唱盘电机误差信号输入脚

㊽	CLVO	CD 状态时唱盘电机误差信号输出脚，在LD 状态时输出VCXO 控制误差信号
㊾	CX−	VCXO 控制放大器输入脚，通过阻容元件接CLVO 端
㊿	CXO	VCXO 控制放大器输出脚
(51)	V_{CC}	接+5V
(52)	EFMO	EFM 放大器输出脚，接LC78681E-MT 的EFMIN 端
(53)	AFMO	AFM 放大器输出脚
(54)	PAS	接EFM 放大器外部电容器
(55)	AFMI	AFM 放大器输入脚
(56)	RFG	RF 电路地线
(57)	EMCI	CD 状态时的EFM 放大器输入脚
(58)	EMLI	LD 状态时的EMF 放大器输入脚
(59)	V_{EE}	接−5V
(60)	FAO	聚焦均衡器输出脚
(61)	FAS	此脚连接阻容元件用于聚焦均衡器的高频提升，仅在LD 状态时有效
(62)	FAN	此脚连接阻容元件用于聚焦均衡器的高频提升
(63)	FHI	此脚连接电容器用于聚焦均衡器的高频提升
(64)	FLD	此脚连接阻容元件用于聚焦均衡器的低频提升，仅在LD 状态时有效

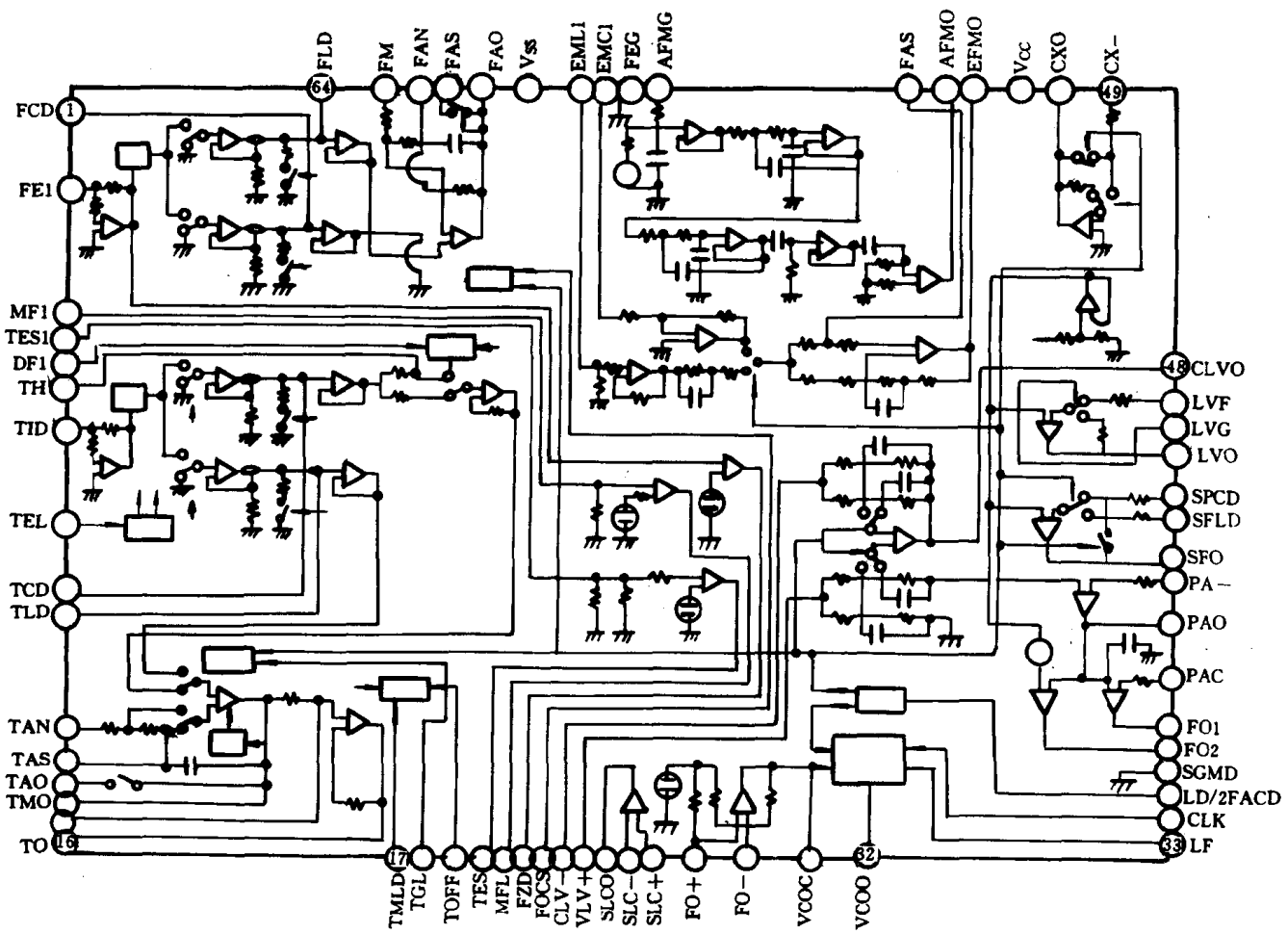


图 1-51

52. LA9425(RF 放大器)

VCD 机RF放大器集成电路LA9425 的内部功能方框图和引脚排列如图1-52 所示，引脚功能如表1-52 所示。

表 1-52

引脚号	名　称	端口名称	功　能
①	FIN3	FE	聚焦误差信号放大器输入脚
②、③	FIN2,FIN1	FE/SUM	聚焦误差信号/聚焦总和信号放大器输入脚
④	V_{EE}	负电源	接－5V
⑤	LDS	APC	激光二极管PD 输入脚，接MD
⑥	LDD	APC	激光二极管驱动电压输出脚
⑦	HIN	TEE	倾斜误差信号人大器输入脚
⑧	GIN	TIE	倾斜误差信号放大器输入脚
⑨	TIE	TIE	倾斜误差信号放大器输出脚
⑩	PH	OD	接跟踪偏置检测峰值保持电容器
⑪	BH	OD	接跟踪偏置检测峰值保持电容器
⑫	OD	OD	接跟踪偏置检测放大器输出脚
⑬	LASER	APC	APC ON/OFF 控制信号输入脚，低电平时接通
⑭	LD•CD	FE	聚焦平衡变化控制信号输入脚。高电平时选择FIN3
⑮	V_{CC}	正电源	接＋5V
⑯	DEFO	DEFECT	缺陷检测补偿器输出脚。检测到缺陷时，置为高电平
⑰	FSUM	FSUM	聚焦总和放大器输出脚
⑱	DLP	FSUM	接聚焦总和放大器AGC 电容
⑲	FE－	FE	接聚焦误差信号放大器增益调整反馈电阻器
⑳	FEO	FE	聚焦误差信号放大器输出脚
㉑	GND	GND	接地
㉒	TE	TE	跟踪误差信号放大器输出脚
㉓	E	TE	跟踪误差信号放大器输入脚
㉔	F	TE	跟踪误差信号放大器输入脚

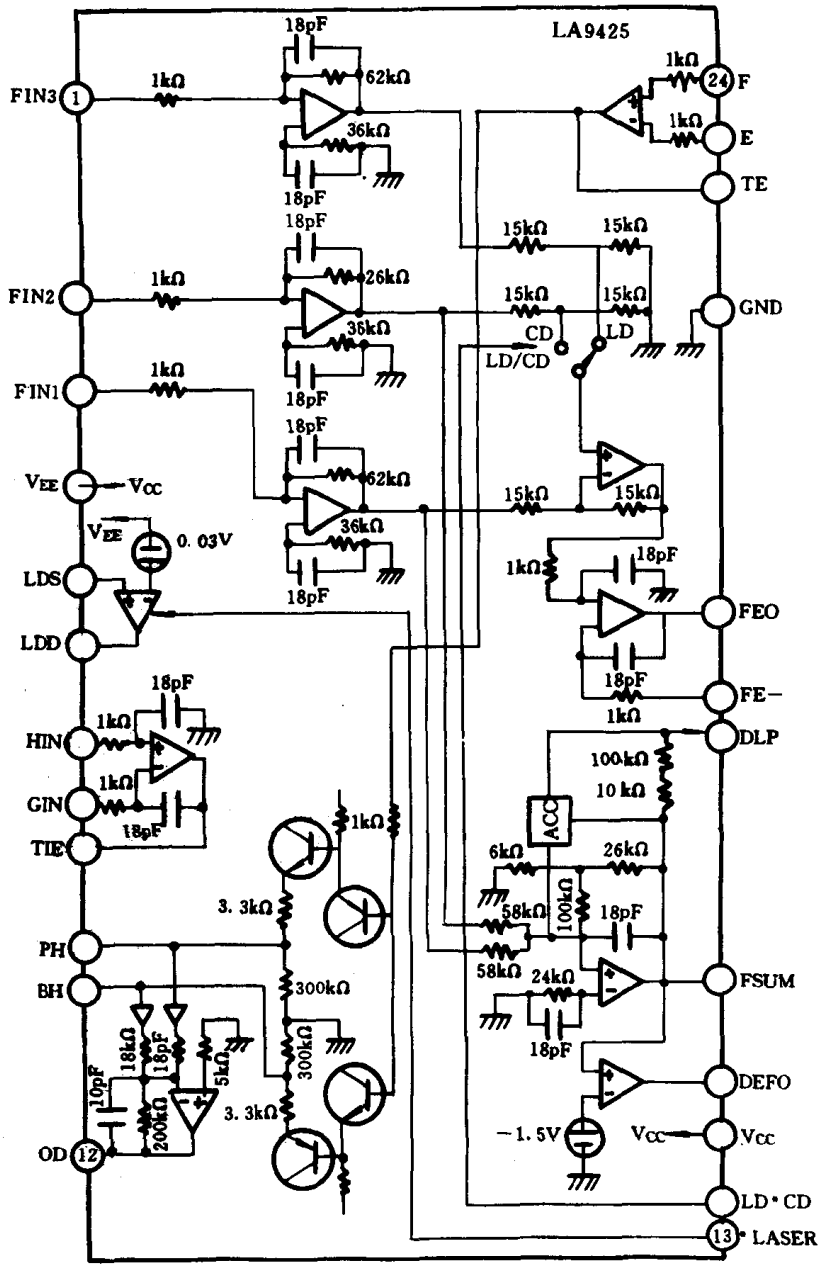


图 1-52

53. LC7872E(CD-G 解码电路)

CD-G 解码电路LC7872E 是专门用于对CD-G 光盘信号的图像解码的,CD-G 光盘上的图像信号是采用与VCD 和LD 等都不同的编码方式,实际上CD-G 是在CD 光盘的子码区记录有图像信号。CD-G 的显示多为静像。因此,需要记录的信息内容较少,CD-G 光盘上的音频是与CD 盘完全相同的。从图1-53 可见,CD-G 解码器需要有一个400 帧260k 的动态随机存储器与之相配合。其引脚功能如表1-53 所示。

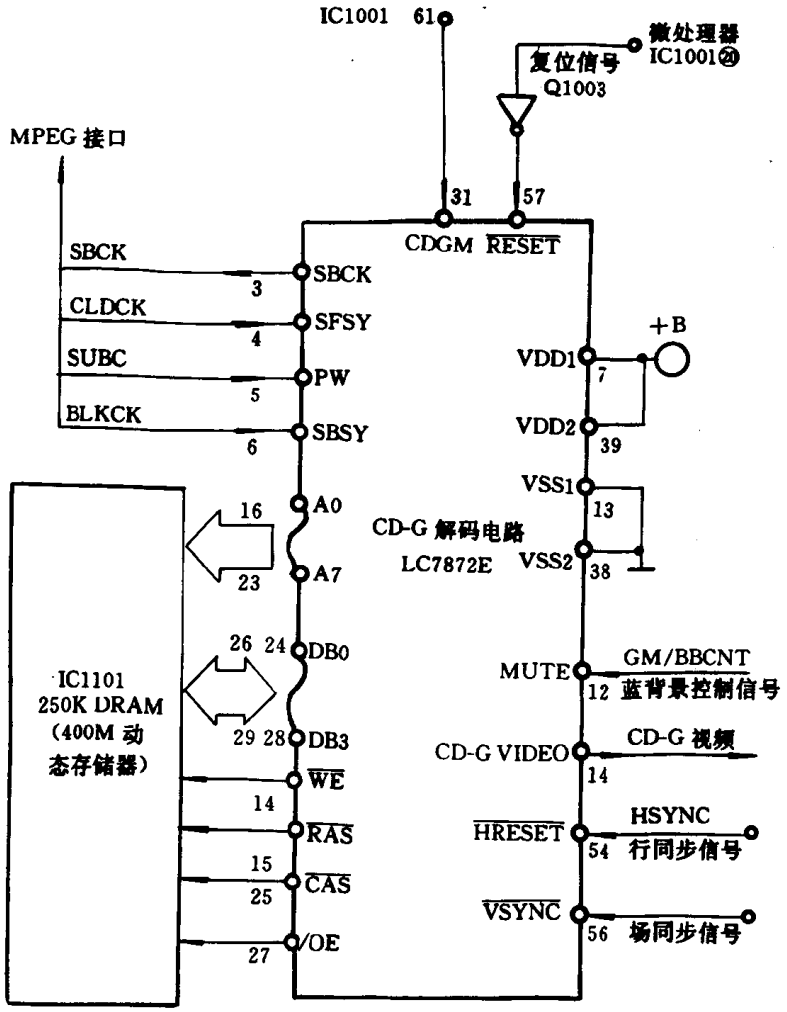


图 1-53

表 1-53

引脚号	名　称	输入/输出	功　能
①	S1	I	见下表
②	S2	I	
③	SBCD	O	子码读出时钟
④	SFSY	I	子码帧同步信号
⑤	PW	I	子码R～W 数据输入
⑥	SBSY	I	子码单元(组)同步信号
⑦	$V_{DD}1$	I	数字信号电源(5V)
⑧	CE	I	串行输入/输出控制(不用/接地)

S2	S1	CD DSP
0	0	LC7861N/67
1	0	LC7860K/63
1	1	LC7868/69/681

⑨	DO	O	串行数据输入(不用/接地)
⑩	DI	I	串行数据输入(不用/接地)
⑪	CL	I	时钟输入(不用/接地)
⑫	MUTE	I	用于子码的消声输入
⑬	$V_{SS}1$	—	数字信号线的地端
⑭	$\overline{WE}$	O	写存储输出(动态存储器的控制)
⑮	$\overline{RAS}$	O	低端地址存储输出(动态存储器控制)
⑯～㉓	A0～A7	O	地址(副)输出(0～7)对于DRAM
㉔	D80	I/O	与DRAM 之间的数据入/出
㉕	$\overline{CAS}$	O	行列地址输出(DRAM 控制)
㉖	DB1	I/O	与DRAM 间的数据
㉗	$\overline{OE}$	O	输出(允许)控制(DRAM 控制)
㉘、㉙	DB2、DB3	I/O	与DRAM 间的数据入/出
㉚	CB	I	彩条输入"L"为正常,"H"为彩条输入
㉛	CDGM	O	CD-G 光盘的检测(H)
㉜～㊲	TRANS0～TRANS5	O	开路不用
㊳	$V_{SS}2$	—	地(复合视频DAC)
㊴	$V_{DD}2$	I	电源5V(复合视频DAC)
㊵	BIAS	O	偏置输出(滤波电容)
㊶	VIDEO	O	复合视频输出(8 位DAC、CD-G)
㊷	TEST	I	测试(L)
㊸	LINE	I	扫描频率选择 N/P2 | LINE | 扫描线(行) H (NTSC) | H | 263H H (NTSC) | L | 262H L (PAL) | H | 312H L (PAL) | L | 314H
㊹	FSCIN	I	副载波时钟输入(不用/接地)
㊺	VSYNC	O	场同步信号输出(开路/不用)
㊻	TEST1	I	测试(L)
㊼	YS	O	叠加控制输出(开路/不用)
㊽	$\overline{CSYNC}$	O	复合同步信号输出(开路/不用)
㊾	4FSC2	I	用于叠加的外时钟输入(不用/接地)
㊿	EFLG	O	误差条件检测(开路/不用)

㊶	FSX	O	误差条件触发输出(开路/不用)
㊷	DEN	I	光盘信息控制,L:允许,H:等待
㊸	PALID	I	叠加外控制(PAL)(开路/不用)
㊹	$\overline{\text{HRESET}}$	I	行时序外控制(不用/接电源)
㊺	FSC	O	副载波时钟输出(开路/不用)NTSC:3.579545MHz PAL:4.433619MHz
㊻	$\overline{\text{VRESET}}$	I	场时序外控制(不用/接电源)
㊼	$\overline{\text{RESET}}$	I	复位输入(L:接通)
㊽	N/P1	I	NTSC/PAL 选择(RGG 编码)
㊾	N/P2	I	NTSC/PAL 选择(CD-G 解码)、"H":NTSC,"L":PAL
㊿	SON	I	叠加通/断(不用/接地)
(61)	XIN2	I	晶体振荡f=17.734476MHz(PAL)
(62)	XOUT2	O	
(63)	XIN1	I	晶体振荡f=14.31818MHz(NTSC)
(64)	XOUT1	O	

54. LC9600AM-C(数/模转换器)

LC9600AM-C 为数字模拟转换集成电路,其引脚功能如表1-54 所示。

表 1-54

引脚号	名 称	输入/输出	功 能
①	CH1OUT	O	CH1(通道1)输出端
②	$V_{ref}H1$	I	参考电压"H"输入端1
③	$V_{ref}H2$	I	参考电压"H"输入端2
④	V_{DD}	I	电源电压端+5V
⑤*	WCLK2	I	字时钟2 输入端,IF="H"电平时置位
⑥	LRCK	I	LR 时钟输入端
⑦	WCLK1	I	字时钟1 输入端,IF="H"电平时置位
⑧	DATA	I	数字音频数据输入端,IF="H"电平时置位
⑨	BCLK	I	位(bit)时钟端,PWMDAC 时钟和将数字音频数据作为比特串引数据读到LSI 中的时钟
⑩	V_{DD}	I	电源电压端+5V
⑪*	TSTOUT	O	测试输出端,通常开路
⑫	TEST1	I	测试输出端,通常接地(GND)
⑬	TEST2	I	测试输出端,通常接地

⑭	IF	I	接口转换端 MSB 在前：当数字音频数据输入格式为IF＝“H”电平时 LSB 在前：当数字音频数据输入格式为IF＝“L”电平时
⑮	GND	—	地端
⑯	VrefL1	I	参考电压“L”输入端1
⑰	GND	—	地端
⑱	VrefL2	I	参考电压“L”输入端2
⑲	NC	—	—
⑳	CH2OUT	O	CH2 输出端

注 在本机中，带有星号(＊)的端子为开路端，不同外部连接。

55. LC32464M-80(动态存储器)

VCD 机的动态存储器LC32464M-80 的内部功能方框图如图1-55 所示。

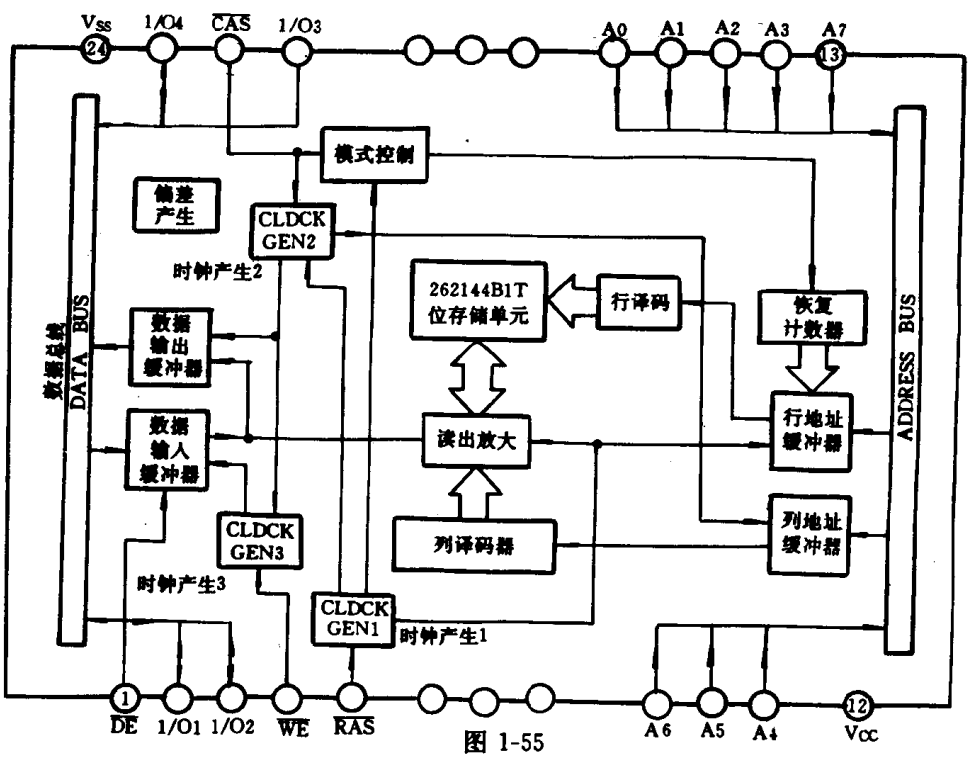


图 1-55

56. LC78681E-MT(数字信号处理器)

数字信号处理集成电路LC78681E-MT 的引脚排列如图1-56-1 所示，其内部功能方框图如图1-56-2 所示，引脚功能如表1-56 所示。

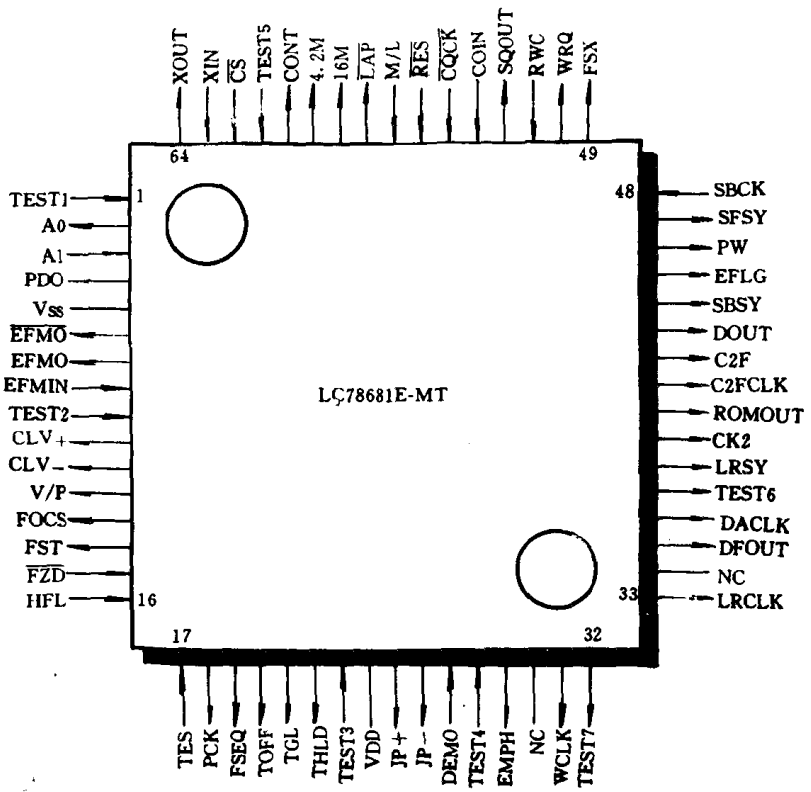

XOUT
XIN
CS
TEST5
CONT
4.2M
16M
LAP
M/L
RES
CQCK
COIN
SQOUT
RWC
WRQ
FSX
64
49
TEST1
A0
A1
PDO
Vss
EFMO
EFMO
EFMIN
TEST2
CLV+
CLV-
V/P
FOCS
FST
FZD
HFL
1
16
17
32
48
33
LC78681E-MT
SBCK
SFSY
PW
EFLG
SBSY
DOUT
C2F
C2FCLK
ROMOUT
CK2
LRSY
TEST6
DACLK
DFOUT
NC
LRCLK
TES
PCK
FSEQ
TOFF
TGL
THLD
TEST3
VDD
JP+
JP-
DEMO
TEST4
EMPH
NC
WCLK
TEST7

图 1-56-1

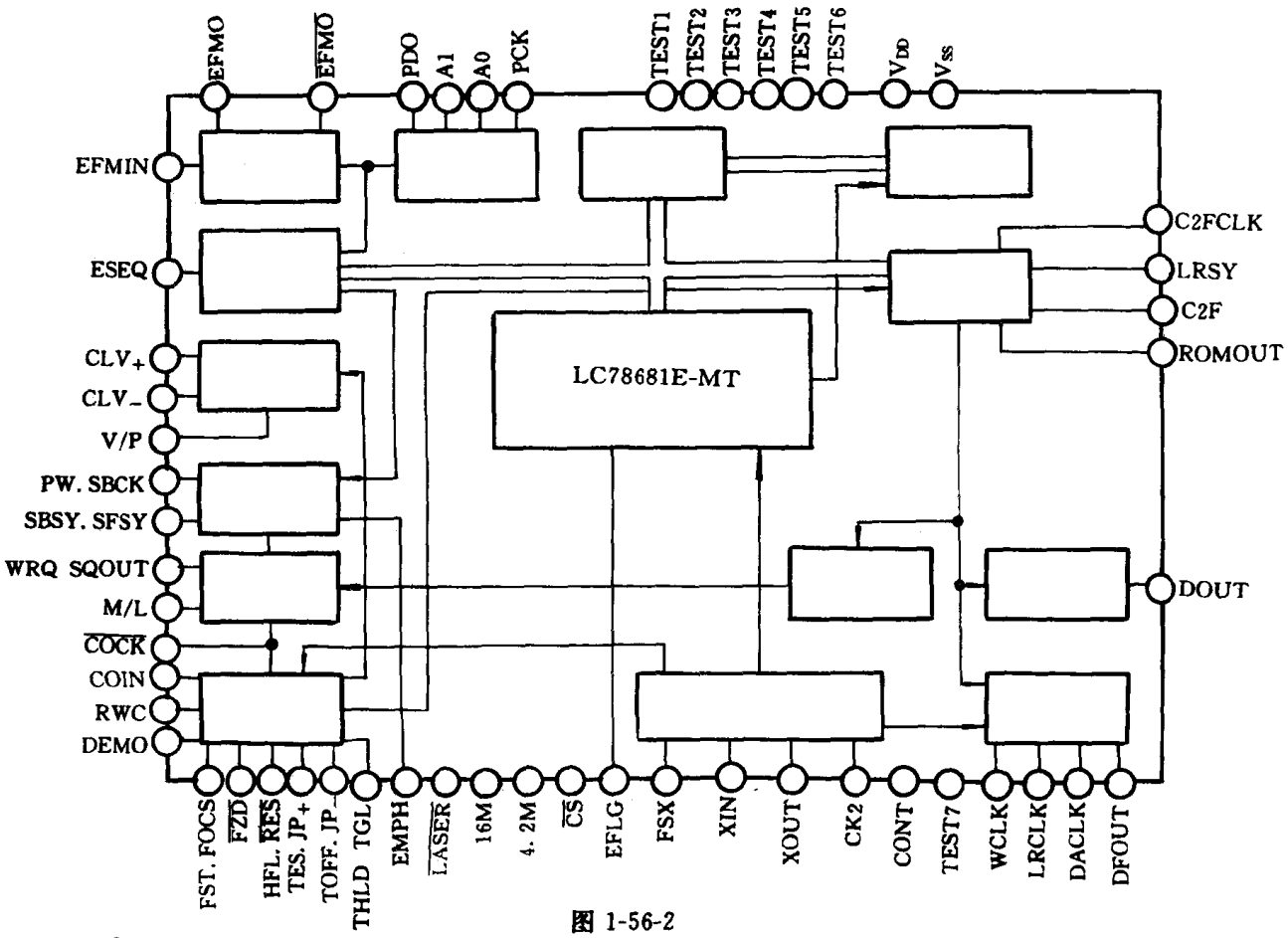

EFMO
EFMO
PDO
A1
A0
PCK
TEST1
TEST2
TEST3
TEST4
TEST5
TEST6
VDD
Vss
EFMIN
ESEQ
CLV+
CLV-
V/P
PW. SBCK
SBSY. SFSY
WRQ SQOUT
M/L
COCK
COIN
RWC
DEMO
LC78681E-MT
C2FCLK
LRSY
C2F
ROMOUT
DOUT
FST. FOCS
FZD
HFL. RES
TES. JP+
TOFF. JP-
THLD TGL
EMPH
LASER
16M
4.2M
CS
EFLG
FSX
XIN
XOUT
CK2
CONT
TEST7
WCLK
LRCLK
DACLK
DFOUT

图 1-56-2

表 1-56

引脚号	名　称	输入/输出	功　能
①	TEST1	I	供大规模集成电路测试用，通常为空脚
②、③	AO、AI	O/I	输入LA9420M-MT 的压控振荡器输出
④	PDO	O	是EFM 信号的相位输出
⑤	V_{SS}	—	地线
⑥	EFMO	O	输入1～2V_{P-P}的HF 信号，送往EFMIN 通过限幅器后，EFM 信号在EFMO 和EFMO/具有相反相位的输出。信号输出用于控制切割电平
⑦	EFMO	O	
⑧	EFMIN	I	
⑨	TEST2	I	供大规模集成电路测试用，一般为空脚
⑩、⑪	CLV+、CLV−	O	唱片电机控制输出
⑫	V/P	O	CLV 粗伺服状态：高电平输出，相位控制状态：低电平输出
⑬	FOCS	O	当FOCS 为“H”时，聚焦伺服关断
⑭	FST	O	聚焦镜由FST 下拉，然后由FOCS 的高电平逐渐上拉
⑮	FZD	I	如果FZD(聚焦过零检测)信号出现，FOCS 被复位，接通聚焦
⑯	HFL	I	按照轨迹跳跃指令产生跳轨脉冲JP+和JP−
⑰	TES	I	按照指定的轨迹数(1、2、4、16、32、64、128)跳轨
⑱	PCK	O	4.3218MHz PCK 监视端子
⑲	FSEQ	O	当从EFM 信号中检测出的帧同步信号与计数器同步信号相匹配时，选择高电平，进行一帧锁存
⑳～㉒	TOFF、TGL、THLD	O	按轨迹跳跃指令产生跳轨脉冲JP+和JP−，按照指定的轨迹数(1、2、4、16、32、64、128)跳轨
㉓	TEST3	I	供LSI 测试用，一般为空脚
㉔	V_{DD}	—	+5V
㉕	JP+	O	按照轨迹跳跃指令产生跳轨脉冲JP+和JP−，按照指定的轨迹数(1、2、4、16、32、64、128)跳轨
㉖	JP−	O	
㉗	DEMO	I	供机器调整时使用，产生伴音功能
㉘	TEST4	I	供LSI 测试用，一般为空脚
㉙	EMPH	O	当高电平时，需要进行去加重
㉚	NC	—	空脚
㉛	WCLK	O	送往数/模转换器的信号输出，锁存信号、L/R 转换信号及取样保持信号
㉜	TEST7	O	供LSI 测试用，一般为空脚
㉝	LRCLK	O	同WCLK 的功能
㉞	NC	—	空脚

㉟、㊱	DFOUT、DACLK	O	送往数/模转换器的信号输出，锁存信号、L/R 转换信号及取样保持信号
㊲	TEST6	O	供LSI 测试用，一般为空脚
㊳、㊴	LRSY、CK2	O	与CD-ROM 配合的信号输出
㊵	ROMOUT		
㊶、㊷	C2FCLK，C2F		
㊸	DOUT	O	数字信号输出
㊹	SBSY	O	子码块同步信号
㊺	EFLG	O	供C1、C2 信号校正监控控及加倍
㊻、㊼	PW、SFSY	O	SFSY 是子码帧同步信号，将时钟送往SBCK 八次，读出P、Q、R、S、T、U、V、W 子码
㊽	SBCK	I	
㊾	FSX	O	7.35kHz 同步信号输出
㊿	WRQ	O	如果Q 子码通过CRC 检验，WRQ 变为高电平。高电平被捕获后，输入CQCK，以便从SQOUT 中读取数据。如果数据需要首先是LSB，则M/L 应置为低电平。由微处理器将RWC 置为高电平。然后送出指令与CQCK 指令同步
(51)	RWC	I	
(52)	SQOUT	O	
(53)	COIN	I	
(54)	CQCK	I	
(55)	RES	I	当电源接通时，瞬间置为低电平
(56)	M/L	I	与㊿～(54)脚相同
(57)	LASER	O	由微处理器串行控制所控制的输出端子
(58)	16M	O	16.9344MHz 输出端子
(59)	4.2M	O	4.2336MHz 输出端子
(60)	CONT	O	由微处理器串行控制所控制的输出端子
(61)	TEST5	I	供LSI 测试用，一般为空脚
(62)	CS	I	片选端子。当此脚为低电平时，LC78681E-MT 有效(内装下拉电阻)
(63)、(64)	XIN、XOUT	I、O	连接16.9344MHz 晶振

57. LC78815(数/模变换器)

数字模拟变换器集成电路LC78815 的引脚功能如表1-57 所示，其内部功能方框图及引脚排列如图1-57 所示。

表 1-57

引脚号	名　称	输入/输出	功　能
①	CH1	O	第1 声道输出端子(左波道)
②	REFH	—	基准电压"H"端子，通常是通过电容器连接至AGND
③	VrefH	I	基准电压"H"输入端子
④	AVDD	—	模拟系统电源端子

⑤	WCLK	I	LR 时钟/字输入端子 制造内部信号锁存数字信号(DATAL、DATAR)
⑥	DATAL	I	从最高有效数元(MSB)侧输入数字音频数据的一个数元,FSEL="L"时
⑦	DATAR	I	从最高有效数元(MSB)侧输入数字音频数据的一个数元,FSEL="L"时
⑧	BCLK	I	比特时钟输入端子 此时钟之目的在于以数元串联的格式读入数字音频数据位于LSI内部,SYSCK 位于"L"或"H"时,BCLK 成为LS 的系统时钟
⑨	SYSCK	I	系统时钟输入端子,LSI 动作用的系统时钟
⑩	DVDD	—	数字系统电源端子
⑪*	TSTOUT	O	测试用输出端子
⑫	FSEL	I	"L"时,从DATAL 端子及DATR 端子同时输入数字音频数据 "H"时,从DATAL 端子以时间分隔制输入数字音频数据
⑬	MOD1	I	分界面开关端子
⑭	MOD2	I	分界面开关端子
⑮	DGND	—	数字系统接地端子
⑯	REFL	—	基准电压"L"端子 通常是通过电容器连接至AGND
⑰	AGND	—	模拟系统接地端子
⑱	VrefL	I	基准电压"L"输入端子
⑲*	NC	—	未使用
⑳	CH2	O	第2 波道(CH2)输出端子

注　* 表示的端子在本机属于没有连接在外的明端子。

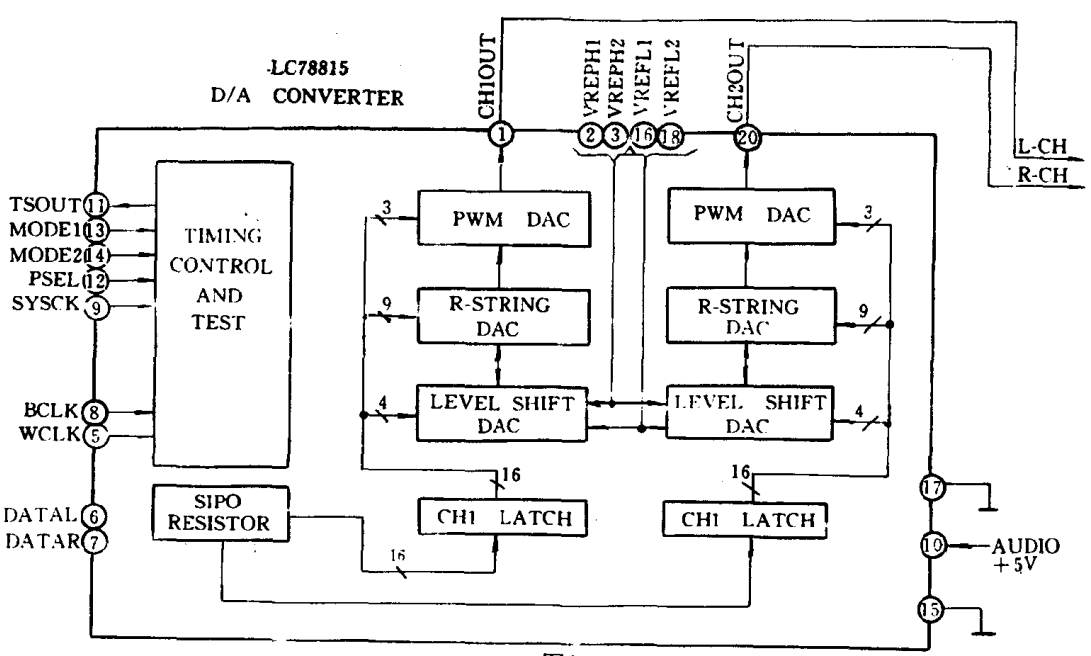


图1-57

58. LC83025E(数字信号处理器)

数字信号处理集成电路LC83025E 的引脚功能如表1-58 所示。

表 1-58

引脚号	名　称	输入/输出	功　能
①	$\overline{\text{DREAD}}$	O	外部存储器读信号输出
②	$\overline{\text{DW}}$	O	外部存储器写信号输出
③	DTO	O	数字音频数据输出端(MSB 在先,后bit 数据对准16bit)
④	BCK	O	ASO 位时钟输出(48fs 或64fs)
⑤	LRCKO	O	ASO L/R 时钟输出(1fs)
⑥	FS384O	O	384fs 输出
⑦	DTI	I	数字音频数据输入(MSB 在先,16 位)
⑧	BCKI	I	ASI 位时钟输入(包括32fs)
⑨	LRCKI	I	ASI L/R 时钟输入(1fs)
⑩	NC	I	未用
⑪	$\overline{\text{SELC}}$	I	音频时钟源开关(L:OSC1、H:FS3841)
⑫	$V_{DD}1$	—	+5V 数字部分电源
⑬	OSC1(I)	I	接晶振(768・FS)
⑭	OSC2(O)	O	接晶振(768・FS)
⑮	$V_{SS}1$	—	接地
⑯	$V_{SS}2$	—	接地
⑰	$\overline{\text{RES}}$	I	复位
⑱	SAIF	I	数字音频输入模式开关端子(L:最后位对齐、H:最先位对齐)
⑲	SAOF	I	数字音频输出模式开关端子(L:48fs、H:64fs)
⑳	NC	—	未用
㉑	TEST1	I	测试端子(接地)
㉒	TEST2	I	测试端子(接地)
㉓	TEST3	I	测试端子(接地)
㉔	TEST4	I	测试端子(接地)
㉕	TEST5	I	测试端子(接地)
㉖	$V_{DD}2$	—	+5V 数字部分电源
㉗	D/A GND	—	接地
㉘	NC	—	未用
㉙	D/A+5V	—	接+5V

㉚	D/A GND	—	接地
㉛	NC	—	未用
㉜	D/A+5V	—	接+5V
㉝	A/D ADL2	I	模拟音频输入(左声道),未用
㉞	A/D GND	—	接地
㉟	A/D ADL1	I	模拟音频输入(右声道),接地
㊱	A/D+5V	—	接+5V
㊲	A/D ADL3	I	模拟音频输入(左声道)
㊳	A/D ADR2	I	模拟音频输入(右声道)
㊴	A/D GND	—	接地
㊵	A/D ADR1	I	模拟音频输入(接地)
㊶	A/D+5V	—	接+5V
㊷	A/D ADR3	I	模拟音频输入(右声道),未用
㊸	NC	—	未用
㊹	A/D MIC GND	—	接地
㊺	A/D MIC ADM1	I	A/D 输入(话筒)
㊻	A/D MIC+5V	—	接+5V
㊼	NC	—	未用
㊽	P0	I	接地
㊾	P1	I	初始化操作模式设置
㊿	P2	I	初始化操作模式设置
(51)	NC	—	未用
(52)	NC	—	未用
(53)	$V_{DD}3$	—	接+5V
(54)	$V_{SS}3$	—	接地
(55)	$\overline{SIRQ}$	I	串行输入请求信号输入
(56)	DATA	I	串行数据输入端子,来自控制微处理器(8 位串行)
(57)	CLK	I	SI 传送时钟输入
(58)	$\overline{KRDY}$	I	从控制微处理器来的串行数据输入读信号结束指示输入端子
(59)	$\overline{KACK}$	O	串行输入完成指示输出端子
(60)	KA0	O	地址输出
(61)	KA1	O	地址输出
(62)	KA2	O	地址输出

⑥③	KA3	O	地址输出
⑥④	KA4	O	地址输出
⑥⑤	KA5	O	地址输出
⑥⑥	KA6	O	地址输出
⑥⑦	KA7	O	地址输出
⑥⑧	NC	—	未用
⑥⑨	NC	—	未用
⑦⓪	NC	—	未用
⑦①	NC	—	未用
⑦②	$V_{DD}4$	—	数字部分电源+5V
⑦③	$V_{SS}4$	—	数字部分地
⑦④	NC	—	未用
⑦⑤	KD3	I/O	数据输入/输出
⑦⑥	KD2	I/O	数据输入/输出
⑦⑦	KD1	I/O	数据输入/输出
⑦⑧	KD0	I/O	数据输入/输出
⑦⑨	$\overline{RAS}$	O	$\overline{RAS}$信号输出
⑧⓪	$\overline{CAS}$	O	$\overline{CAS}$信号输出

59. LH5317YD(512k bit PROM 集成电路)

LH5317YD 是512k bit PROM 集成电路,其引脚功能如表1-59 所示。

表 1-59

引脚号	名　称	输入/输出	功　能	备　注
①、②	A15～A12	I	位址输入端	来自MPEG 音、视频解码器的位址数据
③～⑩	A7～A0	I	位址输入端	来自MPEG 音、视频解码器的位址数据
⑪～⑬	D0～D2	I/O	数据输出端	输出到MPEG 音、视频解码器的控制数据
⑭	GND	—	接地	0V
⑮～⑲	D3～D7	I/O	数据输出端	输出到MPEG 音、视频解码器的控制数据
⑳	$\overline{CE}$	I	控制输入	接地

$\overline{CE}$	OE/$\overline{OE}$	数据输出
H	—	高阻抗
L	L/H	低阻抗
L	H/L	输出

㉑	A10	I	位址输入端	来自MPEG 音、视频解码器的位址数据
㉒	OE/$\overline{OE}$	I	输出使能输入	请参阅第⑳脚的备注
㉓	A11	I	位址输入端	来自MPEG 音、视频解码器的位址数据
㉔、㉕	A9、A8	I	位址输入端	来自MPEG 音、视频解码器的位址数据
㉖、㉗	A13、A14	I	位址输入端	来自MPEG 音、视频解码器的位址数据
㉘	V_{CC}	I	电源端	4.7V

60. LM324(主轴误差放大电路)

运算放大器LM324 集成电路可用作主轴误差放大电路,其引脚功能如表1-60 所示。

表 1-60

引脚号	功　能	引脚号	功　能
①	主轴误差放大输出	⑧	主轴误差放大输出
②	主轴误差输入	⑨	反馈
③	地	⑩	主轴误差输入
④	工作电压	⑪	工作电压
⑤	主轴误差控制1	⑫	地
⑥	主轴误差控制2	⑬	地
⑦	主轴误差放大输出	⑭	空

61. LR37632(CD 集成电路)

LR37632 是CD 集成电路,其引脚功能如表1-61 所示。

表 1-61

引脚号	名　称	输入/输出	功　能
①	LOIN	O	空转同步信号机构同步信号一致输出
②	FCON		激光器输出开/关时刻控制
③	MUTE		机构非同步输出
④	SBCL	I	子码传输时钟
⑤	SCREQ	O	子码接收结束
⑥	SDA7A		子码数据输出
⑦	SSYN		子码同步信号检测标记
⑧～⑮	A0～A7		地址信号,数据信号,输入控制信号

⑯	V_{DD}	—	电源端
⑰～⑲	A8、A9、$\overline{WE}$	O	地址信号，数据信号，输入控制信号
⑳	$\overline{OE}$		地址信号，数据信号，输入控制信号
㉑	A10		地址信号，数据信号，输入控制信号
㉒～㉙	D8—D1		地址信号，数据信号，输入控制信号
㉚	DEPH		去加重控制信号
㉛、㉜	X/N、XOUT	—	晶振端子
㉝	Ø4	O	同步信号输出
㉞	Ø2		1/2 同步信号输出
㉟	SDO	O	同步信号输出
㊱	SDSY		左/右信道同步信号输出
㊲	882K	—	同步信号输出
㊳	SWL	O	左信道开关输出
㊴	SWR		右信道开关输出
㊵	GND	—	地
㊶	LROR	O	同步信号输出
㊷	$\overline{T}$/N	I	数字滤波开/关输入
㊸	$\overline{2C}$/OB	O	16bit 音乐信号数据形式设置
㊶～㊾	DA1～DA16		16bit 信号并行输出
㊿～(62)	TIN1～TIN3	I	测试端
(63)	ØS	O	系统时钟标准输出
(64)	DFCL		VCO 同步信号
(65)	CRCC		子码CRCC 误差检测输出
(66)	V_{DD}	—	电源端
(67)、(68)	TEST1～2		测试端
(69)	CIFL		测试端
(70)	DFL		测试端
(71)、(72)	C1F、C2F	O	错误状态输出
(73)	FCS		聚焦伺服初始写信号

⑦④	FZC	I	聚焦点指示信号
⑦⑤	FRF		激光盘反射信号
⑦⑥	HF		高频包络信号
⑦⑦	TER		跟踪误差信号
⑦⑧	TRO	O	跟踪伺服操作地址转换信号
⑦⑨	TRGL		跟踪伺服增益转换信号
⑧⓪	TRHD		跟踪误差信号电平保持信号
⑧①、⑧②	KP+、KP−		到运动的拾音器中反冲脉冲信号
⑧③	FEOF		跟踪误差信号终止
⑧④、⑧⑤	FEM+、−	O	到拾音器的激励脉冲信号
⑧⑥、⑧⑦	MCON+,−		主导轴伺服控制信号
⑧⑧	FD		VCO 时钟误差输出
⑧⑨	PD		相位比较器输出
⑨⓪	GND	—	地
⑨①、⑨②	VCO、$\overline{VCO}$	I	时钟晶振
⑨③	EFMO	O	自动电平限幅
⑨④	EFMN	I/O	自动电平限幅
⑨⑤	EFMI	I	自动电平限幅
⑨⑥	WQ	O	Q 码输出
⑨⑦	R/W	I	Q 码输入
⑨⑧	DOUT	O	字码输出
⑨⑨	DIN	I	操作数据输入
①⓪⓪	$\overline{SCK}$		时钟输入

62. M72H051(系统控制电路)

M72H051 系统控制集成电路的引脚功能如表1-62 所示。

表 1-62

引脚号	功　能	引脚号	功　能
①	工作电压	㊶	未用
②	空	㊷	未用
③	地	㊸	空
④	数据输入	㊹	未用
⑤	CLV 场同步数据	㊺	
⑥	跟踪误差转换移入	㊻	参考水平
⑦	主轴伺服锁定输出	㊼	未用
⑧	取数输入	㊽	水平校正
⑨	取数输入	㊾	除字符外
⑩	缺陷静噪控制输入	㊿	CX 降噪控制
⑪	CLS 启动输入	(51)	L 开关
⑫	循迹跳越控制输入	(52)	R 开关
⑬	复位输入	(53)	空
⑭	行同步信号输入	(54)	LD、CDV/CD 控制
⑮	主轴误差控制输出1	(55)	参考
⑯	主轴误差控制输出2	(56)	选通
⑰	LD/CD 控制	(57)	主轴伺服通
⑱	空	(58)	伺服时钟输出
⑲	空	(59)	触发
⑳	空	(60)	跳越控制
㉑	地	(61)	f_{sc}输入
㉒	空	(62)	2 f_{sc}输入
㉓	工作电压	(63)	参考场同步信号输入
㉔	CDV 控制	(64)	重放场同步信号输入
㉕	空	(65)	正/反控制输入
㉖	空	(66)	未用
㉗	空	(67)	参考行同步输出
㉘	串行时钟输出	(68)	串行时钟输入
㉙	触发	(69)	猝发选通控制
㉚	BTC 同步控制输入	(70)	视频静噪1
㉛	场同步输出	(71)	视频静噪2
㉜	空	(72)	视频静噪
㉝	音频线路静噪	(73)	未用
㉞	模拟数字音频控制	(74)	地
㉟	静噪	(75)	空
㊱	TBC 静噪	(76)	空
㊲	CNT2	(77)	参考行输出
㊳	RF PLL 时钟输入	(78)	校正后行同步输入
㊴	未用	(79)	行同步信号输出
㊵	未用	(80)	主轴伺服关

63. M5218AFP(前置放大电路)

前置放大集成电路M5218AFP 的引脚功能如表1-63 所示。

表 1-63

引脚号	功　能	备　注
①	传声信号出	
②	传声信号入	
③	偏置	
④	工作电压	−8V
⑤	偏置	
⑥	传声信号入	
⑦	传声信号出	回响
⑧	工作电压	+8V

64. M5293L(电源稳压电路)

VCD 机电源电路M5293L 的内部功能方框图及其引脚功能如图1-64 所示。

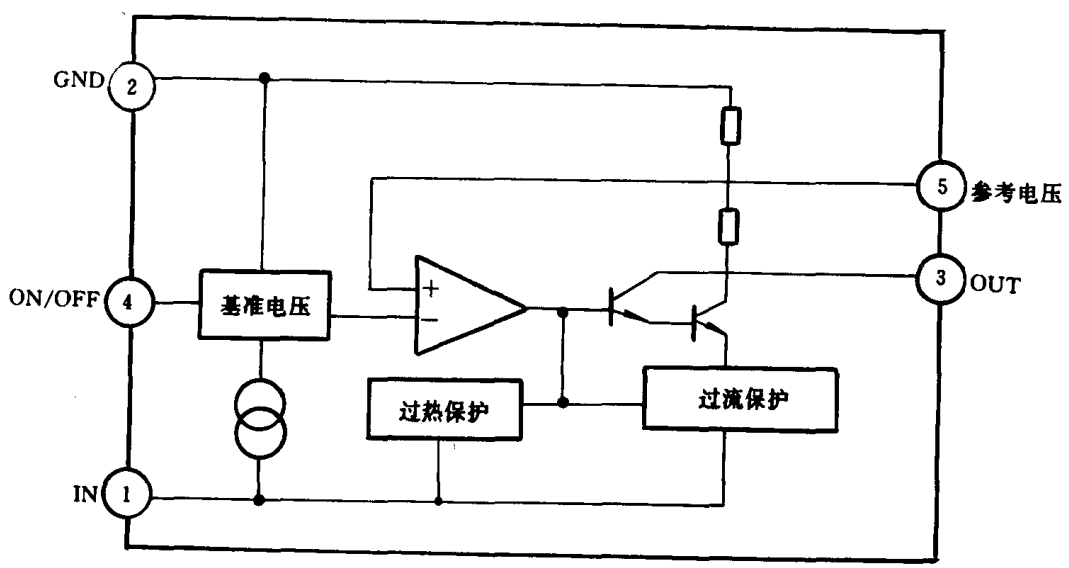


图 1-64

65. M37451M8-133SP(微处理器)

M37451M8-133SP 是VCD 机微处理器集成电路,其引脚功能如表1-65 所示,引脚排列如图1-65-1 所示。应用电路如图1-65-2 所示。

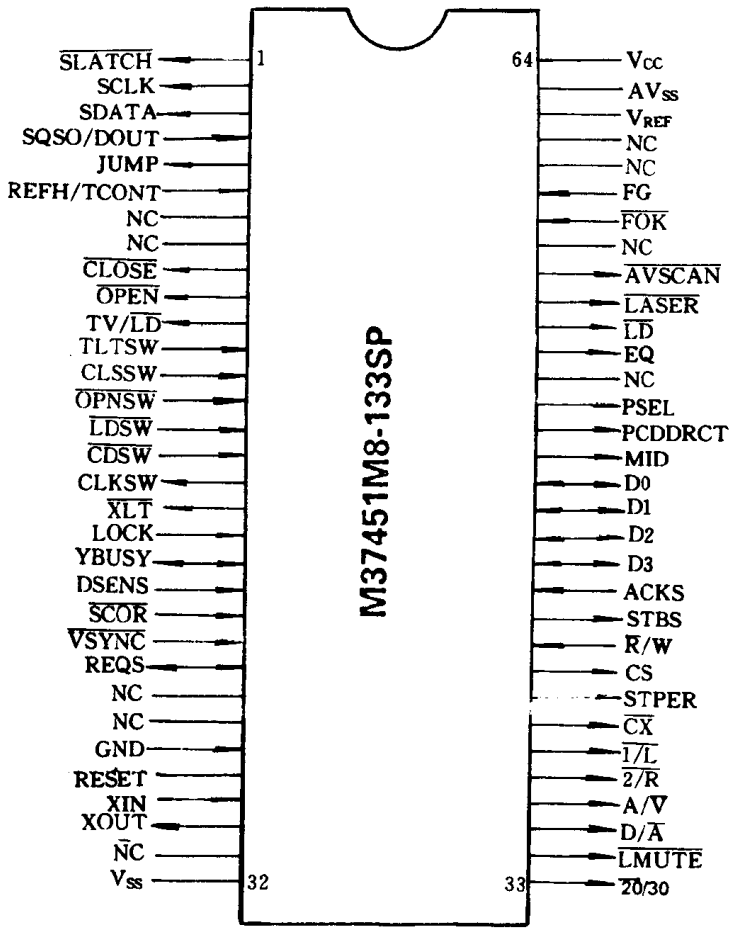

M37451M8-133SP
1
32
33
64
SLATCH
SCLK
SDATA
SQSO/DOUT
JUMP
REFH/TCONT
NC
NC
CLOSE
OPEN
TV/LD
TLTSW
CLSSW
OPNSW
LDSW
CDSW
CLKSW
XLT
LOCK
YBUSY
DSENS
SCOR
VSYNC
REQS
NC
NC
GND
RESET
XIN
XOUT
NC
VSS
VCC
AVSS
VREF
NC
NC
FG
FOK
NC
AVSCAN
LASER
LD
EQ
NC
PSEL
PCDDRCT
MID
D0
D1
D2
D3
ACKS
STBS
R/W
CS
STPER
CX
1/L
2/R
A/V
D/A
LMUTE
20/30

图 1-65-1

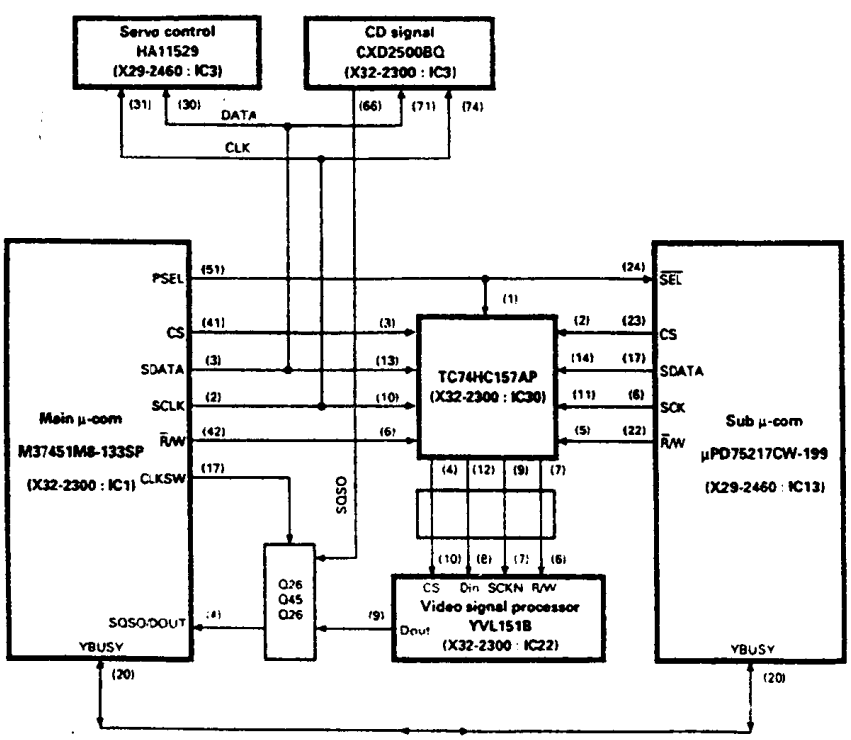

Servo control
HA11529
(X29-2460 : IC3)
CD signal
CXD2500BQ
(X32-2300 : IC3)
DATA
CLK
Main μ-com
M37451M8-133SP
(X32-2300 : IC1)
PSEL
CS
SDATA
SCLK
R/W
CLKSW
SQSO/DOUT
YBUSY
TC74HC157AP
(X32-2300 : IC30)
SQSO
Q26
Q45
Q26
Video signal processor
YVL151B
(X32-2300 : IC22)
CS Din SCKN R/W
Dout
Sub μ-com
μPD75217CW-199
(X29-2460 : IC13)
SEL
CS
SDATA
SCK
R/W
YBUSY

图 1-65-2

表 1-65

引脚号	名　称	输入/输出	功　能
①	SLATCH	O	锁存输出脚，至FTS 集成电路
②	SCLK	O	时钟输出脚，至FTS 集成电路
③	SDATA	O	数据输入脚，至FTS 集成电路
④	SQCO/DOUT	I	Q 数据输入脚
⑤	JUMP	O	单轨迹跳跃输出脚
⑥	REFH/TCONT	I	REFH 或TCONT 事件计数器
⑦	NC	—	空脚
⑧	NC	—	空脚
⑨	CLOSE	O	托盘电机控制(“L”:关闭)
⑩	OPEN	O	托盘电机控制(“L”:打开)
⑪	TV/LD	O	TV/DISC 变换(“H”:TV ON)
⑫	TLTSW	I	光遮断器输入(“H”:光线通过)
⑬	CLSSW	I	托盘关闭信号输入(“L”:关闭开关ON)
⑭	OPNSW	I	托盘打开信号输入(“L”:关闭开关ON)
⑮	LDSW	I	LD 引入信号输入(“L”:LD 开关ON)
⑯	CDSW	I	CD 引入信号输入(“L”;CD 开关ON)
⑰	CLKSW	O	SCLK 变换脚(“H”:CD 集成电路,“L”:FST 集成电路)
⑱	XLT	O	锁存输出脚，至FST 集成电路
⑲	LOCK	I	帧同步锁定检测脚(“H”,锁定)
⑳	YBUSY	I/O	当主/副微处理器之间进行通信时为高电平
㉑	DSENS	I	唱盘检测信号输入(“H”:有唱盘)
㉒	SCOR	I	Q 数据同步信号中断脚
㉓	VSYNC	I	视频同步信号中断脚
㉔	REQS	I/O	REQS 输入/输出脚，至副微处理器，上升沿中断
㉕	NC	—	空脚
㉖	NC	—	空脚
㉗	GND	—	地线
㉘	RESET	—	复位脚
㉙	XIN	I	时钟振荡器输入(10MHz)
㉚	XOUT	O	时钟振荡器输出(10MHz)

㉛	NC	—	空脚
㉜	V_{SS}	—	地线
㉝	20/30	O	唱片尺寸识别信号(“H”:30cm 唱盘,“L”:20cm 唱盘)
㉞	LMUTE	O	模拟静噪脚(“L”:静噪ON)
㉟	D/A	O	数字/模拟选择信号输出(“H”:数字,“L”:模拟)
㊱	A/V	O	音频/视频选择信号输出(“H”:音频,“L”:模拟)
㊲	2/R	O	立体声输出:“L”,右声道输出:“L”,左声道输出:“H”,静噪ON:“H”
㊳	1/L	O	立体声输出:“L”,右声道输出:“H”,静噪ON:“H”
㊴	CX	O	CX 降噪状态选择输出
㊵	STPER	O	无噪波搜索用抑制器(STOPPER)脉冲输出
㊶	CS	O	YVL151B 片选信号
㊷	R/W	I	YVL151B 读/写信号
㊸	STBS	O	STBS 输出脚,至副微处理器
㊹	ACKS	I	ACKS 输入脚,来自副微处理器
㊺～㊽	D3～D0	I/O	数据总线
㊾	MID	O	“H”:午夜剧场方式ON,“L”:其它
㊿	PCDDRTC	O	CD 直通ON:“H”
(51)	PSEL	O	当副微处理器向YVL151B 传送数据时为低电平
(52)	NC	—	空脚
(53)	EQ	—	视频均衡器选择(CAV 视盘帧号大于等于8000 时:“L”)
(54)	LD	O	激光/其它变换端口(“L”:LD,“H”:其它)
(55)	LASER	O	激光ON/OFF 控制脚(“L”:激光ON)
(56)	AVSCAN	O	无噪波搜索输出脚(“L”:无噪波搜索)
(57)	NC	—	空脚
(58)	FOK	I	聚焦OK 输入脚
(59)	FG	I	唱盘电机FG 信号输入脚(每转24 个脉冲)
(60)	NC	—	空脚
(61)	NC	—	空脚
(62)	V_{REF}	—	电源,+5V
(63)	AV_{SS}	—	地线
(64)	V_{CC}	—	电源,+5V

66. M38002M2138F(微处理器)

M38002M2138F 微处理器是VCD 机解压缩电路部分的控制中心，整个VCD 机的音频、视频数字信号的处理、解压缩信号的变换及存储器的存取控制都是由这个微处理器来完成的。由于VCD 机整机有一个系统控制的微处理器，所以，一般将M38002M2138F 微处理器称为副微处理器、M38002M2138F 微处理器与相关电路之间的关系如图1-66 所示，各引脚的功能如表1-66 所示。

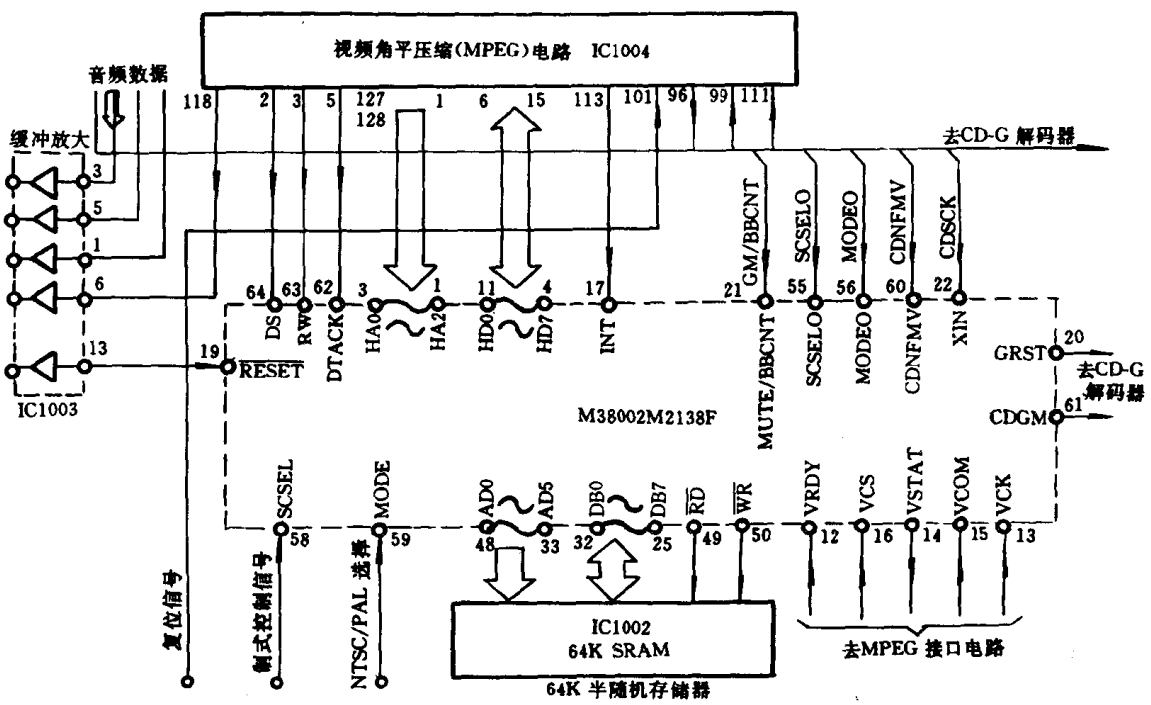


图 1-66

表 1-66

引脚号	名　称	输入/输出	功　能
①	HSEL3	O	数据地址和状态选择(HD0～HD7)
②	HSEL2/CLOCK	O	数据地址和状态选择(HD0～HD7)
③	HSEL 1/DATA	O	数据地址和状态选择(HD0～HD7)
④～⑪	HD7～HD0	I/O	解压缩电路(MPEG)与AV 解码之间的地址/数据
⑫	VRDY	I	读取信号(L)
⑬	VCK	I	视频同步(L)
⑭	VSTAT	O	状态数据输出(去IC301)
⑮	VCOM	I	指令数据输入(来自IC301)
⑯	VCS	I	片选输入(来自IC301)
⑰	INT	I	软中断信号(来自AV 解码器IC1004)

<table>
<tr><td>⑱</td><td>CNV_{SS}</td><td>—</td><td>地</td></tr>
<tr><td>⑲</td><td>$\overline{RESET}$</td><td>I</td><td>复位信号(L)来自IC301</td></tr>
<tr><td>⑳</td><td>G. RST</td><td>O</td><td>CD-G 复位信号(开路不用)</td></tr>
<tr><td>㉑</td><td>MUTE/BBCNT</td><td>O</td><td>蓝背景控制信号(H)去时序信号发生器(IC1010)</td></tr>
<tr><td>㉒</td><td>XIN</td><td>I</td><td>CD 码时钟输入(来自IC1010)</td></tr>
<tr><td>㉓</td><td>XOUT</td><td>O</td><td>开路不用</td></tr>
<tr><td>㉔</td><td>V_{SS}</td><td>—</td><td>地</td></tr>
<tr><td>㉕～㉜</td><td>P2—7/DB7～
P2—0/DB0</td><td>I/O</td><td>8 位并行数据输入/输出(与64K SRAM IC1002 相接)</td></tr>
<tr><td>㉝
㉞</td><td>P1—7/AD15
P1—6/AD14</td><td>O</td><td>地址输出(去64K SRAM IC1002)</td></tr>
<tr><td>㉟</td><td>P1—5/AD13</td><td>O</td><td>开路不用</td></tr>
<tr><td>㊱～㊽</td><td>P1—4/AD12～
P1—0/AD0</td><td>O</td><td>地址输出(去64K SRAM IC1002)</td></tr>
<tr><td>㊾</td><td>P3—7/$\overline{RD}$</td><td>O</td><td>从64K SRAM IC1002 的读出控制(L)</td></tr>
<tr><td>㊿</td><td>P3—6/$\overline{WR}$</td><td>O</td><td>对64K SRAM IC1002 的写入控制(L)</td></tr>
<tr><td>(51)</td><td>P3—5/SYNC</td><td>—</td><td>开路不用</td></tr>
<tr><td>(52)</td><td>P3—4/CLK</td><td>—</td><td>开路不用</td></tr>
<tr><td>(53)</td><td>P3—3/$\overline{RESEOUT}$</td><td>—</td><td>开路不用</td></tr>
<tr><td>(54)</td><td>P3—2/$\overline{ONW}$</td><td>I</td><td>等待状态</td></tr>
<tr><td>(55)</td><td>SCSELO</td><td>O</td><td>NTSC/PAL 选择信号输出
<table><tr><td></td><td>MODE</td><td>SCSEL</td></tr><tr><td>PAL60</td><td>H</td><td>L</td></tr><tr><td>PAL</td><td>L</td><td>L</td></tr><tr><td>NTSC</td><td>—</td><td>H</td></tr></table>注:在NTSC 的状态SCSEL:"H"MODE:自由</td></tr>
<tr><td>(56)</td><td>MODEO</td><td>O</td><td></td></tr>
<tr><td>(57)</td><td>V_{CC}</td><td>—</td><td>电源(3.3V)</td></tr>
<tr><td>(58)</td><td>SCSEL</td><td>I</td><td>NTSC/PAL 选择信号输出
<table><tr><td></td><td>MODE</td><td>SCSEL</td></tr><tr><td>PAL60</td><td>H</td><td>L</td></tr><tr><td>PAL</td><td>L</td><td>L</td></tr><tr><td>NTSC</td><td>—</td><td>H</td></tr></table>注:在NTSC 的状态SCSEL:"H"MODE:自由</td></tr>
<tr><td>(59)</td><td>MODE</td><td>I</td><td></td></tr>
<tr><td>(60)</td><td>CDNFMV</td><td>O</td><td>CD-AD 音频(H)/VCD(L)选择信号输出</td></tr>
<tr><td>(61)</td><td>CDGM</td><td>I</td><td>不用</td></tr>
<tr><td>(62)</td><td>DTACK</td><td>I</td><td>从MPEG 返回的数据</td></tr>
<tr><td>(63)</td><td>R/W</td><td>O</td><td>读/写控制信号输出</td></tr>
<tr><td>(64)</td><td>DS</td><td>O</td><td>存储信号输出</td></tr>
</table>

67. M38123M6(系统控制微处理器)

系统控制微处理器集成电路M38123M6 的引脚功能如表1-67 所示。

表1-67

引脚号	名　称	输入/输出	功　能
①	SPE ANA4	I	频谱分析器250 赫输入
②	SPE ANA3	I	频谱分析器1 千赫输入
③	SPE ANA2	I	频谱分析器4 千赫输入
④	SPE ANA1	I	频谱分析器16 千赫输入
⑤	CD LD H/L	O	装载电动机控制,L:低速度;H:高速度
⑥	CD LD M+	O	装载电动机前进,H:通;L:断
⑦	CD LD M−	O	装载电动机倒退,H:通;L 断
⑧	CD CLK	O	声碟串行传送器用
⑨	CD COM	O	声碟串行传送器用
⑩	CD-DATA	I	声碟串行传送器用
⑪	CD-UP/DOWN	I	声碟卡盘探测,H:断;L:通
⑫	DISC-NO	I	无声碟探测脉冲,NO:无声碟
⑬	RC-IN	I	遥控码输入
⑭	C2B-CE	O	锁相环(PLL)及A 程序(A-PRO)用串行传送器
⑮	C2B-CL	O	锁相环(PLL)及A 程序(A-PRO)用串行传送器
⑯	C2B-DI	O	锁相环(PLL)及A 程序(A-PRO)用串行传送器
⑰	C2B-DO	I	锁相环(PLL)及A 程序(A-PRO)用串行传送器
⑱	SYSTEM-STOP	I	电源控制
⑲	RESET	I	系统重设
⑳	—	I	时钟脉冲频率
㉑	—	I	时钟脉冲频率
㉒	—	I	主时钟脉冲
㉓	—	I	主时钟脉冲
㉔	GND	—	
㉕	T1PLAY	I	第1 录音座放音探测,H/L 时旋转:固定时停止
㉖	T2RUN	I	第2 录音座旋转探测,H/L 时旋转;H 时固定
㉗	FP	I	FP 开关探测,H 时禁止录音;L 时允许录音
㉘	SAFTY PLY	I	H 时前进;L 时不正常探测
㉙*	—	O	未使用
㉚*	—	O	未使用
㉛*	—	O	未使用

㉜*	—	O	未使用
㉝*	SURROUND	O	扩展声状态的通/断，H 时通；L 时断
㉞	TU. MUTE	O	调谐器静噪，H 时：静噪；L 时，输出
㉟	CD. MUTE	O	声碟静噪
㊱*	TAPE	O	磁带功能输出，H 时：其他；L 时：磁带
㊲	VOICE CN.	O	声音取消控制，H 时：取消通；L 时；取消断
㊳	PB C_rO_2	O	放音时二氧化铬磁带(CrO_2)设定，H 时：二氧化铬磁带(CrO_2)；L 时：一般磁带
㊴	$\overline{\text{CD TT M+}}$	O	CD TT 电动机控制，H 时：停止；L 时：回转
㊵	CD TT STOP	O	CD TT 电动机控制，H 时：制动；L 时：回断
㊶*	REC MUTE	O	录音信号控制，H 时：静噪；L 时：录音
㊷	BIAS	O	录音偏磁控制，H 时：通；L 时：断
㊸	REC	O	录音控制，H 时：再生；L 时：录音
㊹	T1/T2	O	第1 录音座/第2 录音座转换，H 时：第1 录音座；L 时：第2 录音座
㊺	PB MUTE	O	再生信号控制，H 时：静噪；L 时：再生
㊻	HIGH SPEED	O	高速度控制，H 时：等速；L 时：高速
㊼	SOLENOID	O	螺线管控制，H 时：拉；L 时：释放
㊽	MOTOR	O	主电机控制，H 时：回转；L 时：停止
㊾	STB	O	锁相环(PLL)及A-PRO 控制
㊿	DO	I	锁相环(PLL)及A-PRO 控制
(51)	CLK	O	锁相环(PLL)及A-PRO 控制
(52)	DI	O	锁相环(PLL)及A-PRO 控制
(53)	S. MUTE	O	系统静噪
(54)	POWER	O	电源通断控制
(55)	SP. RLY	O	扬声器、继电器控制
(56)	X-SPN	I	SPN 转换
(57)	POWER	I	+5V(后援)
(58)	−POWER	I	地
(59)	GND	I	地
(60)	A/D RF PW	I	+5V(无后援)
(61)	TAPE2 C_rO_2	I	第2 录音座二氧化铬磁带探测
(62)	TAPE1 C_rO_2	I	第1 录音座二氧化铬磁带探测
(63)	CD TT O/C	I	开/关开关探测
(64)	SPE ANA5	I	频谱分析器63 赫输入

注　* 符号所示的端子在本机属于没有连接在外的明端子。

68. M38184MA-149FP(微处理器)

M38184MA-149FP 是微处理器集成电路，其引脚功能如表1-68 所示，引脚排列如图1-68所示。

表 1-68

引脚号	名　称	输入/输出	功　能
①	JMPGAIN	O	1～4 轨迹跳迹："H"
②	SCNGAIN	O	唱盘电机增益控制("H"：高增益)
③	RWC	O(U)	当指令传输到LC78681E-MT 时："H"
④	CQCK	O(U)	供LC7861E-MT 使用的输入/输出时钟
⑤	COIN	O(U)	指令输出端口，至LC78681E-MT
⑥	SQOUT	I	来自LC78681E-MT 的Q 数据输入端口
⑦	NC	O	未使用(开路)
⑧	YCLK	O(U)	供YVL151C-SP 使用的输入/输出时钟
⑨	YDATA	O(U)	指令输出端口，至YVL151C-SP
⑩	YDOUT	I	来自YVL151C-SP 的数据输入端口
⑪	R/W	O	送往YVL151C-SP 的读/写信号
⑫	CS	O	YVL51C-SP 片选信号
⑬	V/A	O	视频："H"，音频："L"
⑭	PWM+	O	光头组件反向输出
⑮	PWM−	O	光头组件正向输出
⑯	FSEQ	I	音频域同频("H"：锁定)
⑰	NC	O	未使用(开路)
⑱	CX	O	CX 降噪："L"
⑲	1/L	O	"L"：立体声，"L"：左声道，"H"：右声道，"H"：静噪
⑳	2/R	O	"L"：立体声，"H"：左声道，"L"：右声道，"H"：静噪
㉑	TGL	O	LC78681E-MT 轨迹跳跃在操作："L"
㉒	D/A	O	数字："L"
㉓	LMUTE	O	"L"：静噪
㉔	TCOUNT	I	轨迹计数
㉕	DSENS	I	唱盘已插入："H"
㉖	SLIDER	O	光头径向移动伺服("L"：ON)
㉗	FOK	I	聚焦OK("H"：OK)
㉘	MCLOSE	O	托盘电机关闭("L"：ON)

㉙	MOPEN	O	托盘电机打开("L":ON)
㉚	STOPPER	O	跟踪ON/OFF 状态("H":ON)
㉛	CONT SENS	I	控制信号监视端口:"H"
㉜	WRQ	I	Q 子码预备
㉝	VSYMC	I	场同步信号
㉞	REM	I	接收遥控/控制
㉟	RESET	I	微处理器复位端口
㊱	XCIN	I	副时钟,未使用,V_{SS}
㊲	XCOUT	O	开路
㊳	XIN	I	6.0MHz 主时钟
㊴	XOUT	O	空脚
㊵	V_{SS}	I	地线
㊶	CONT SW	O	遥控转换("H":控制)
㊷	NC	I	未使用(开路)
㊸	HALHSW	I	托盘半开关("H":ON)
㊹	TLTSW	I	未压紧　压紧
㊺	CLSSW	I	1　　0
㊻	OPNSW	I	打开开关("L":ON)
㊼	LDSW	I	LD 初始位置开关("L":ON)
㊽	CDSW	I	CD 初始位置开关("L":ON)
㊾	TIL TSRV	O	倾斜伺服("L":ON)
㊿	FG	I	FG 信号输入,24 个脉冲/转
(51)	NC	O	未使用(开路)
(52)	POWER	O	电源继电器驱动输出("H":ON)
(53)～(56)	KD3～KD0	I	键扫返回端口
(57)～(64)	G1～G8	O(D)	荧光显示板定时输出
(65)～(68)	NC	O(D)	未使用(开路)
(69)～(80)	S1～Sa	O(D)	荧光显示板段信号输出
(81)～(88)	NC	O	未使用(开路)
(89)	V_{EE}	I	荧光显示板电源,－30V
(90)	TEST	I	"L":测试状态
(91)	V_{CC}	—	电源,+5V
(92)	380/280	I	LVD280:"L"
(93)	AV_{SS}	I	A/D 变换电源地线

㉔	V_{REF}	I	A/D 变换基准电压，+5V
㉕	ICRESET	O	周边集成电路复位
㉖	LD	O	LD："L"
㉗	NC	O	未使用(开路)
㉘	DSIZP	O	20cm 唱片："L"，30cm 唱片"H"
㉙	EQ	O	大于等于CAV8000 帧时："L"
㉚	WRITE	O	帧存储器写允许："L"

注 O(U)：外部上拉电阻；O(D)：内部上拉电阻；"H"：高电平；"L"：低电平

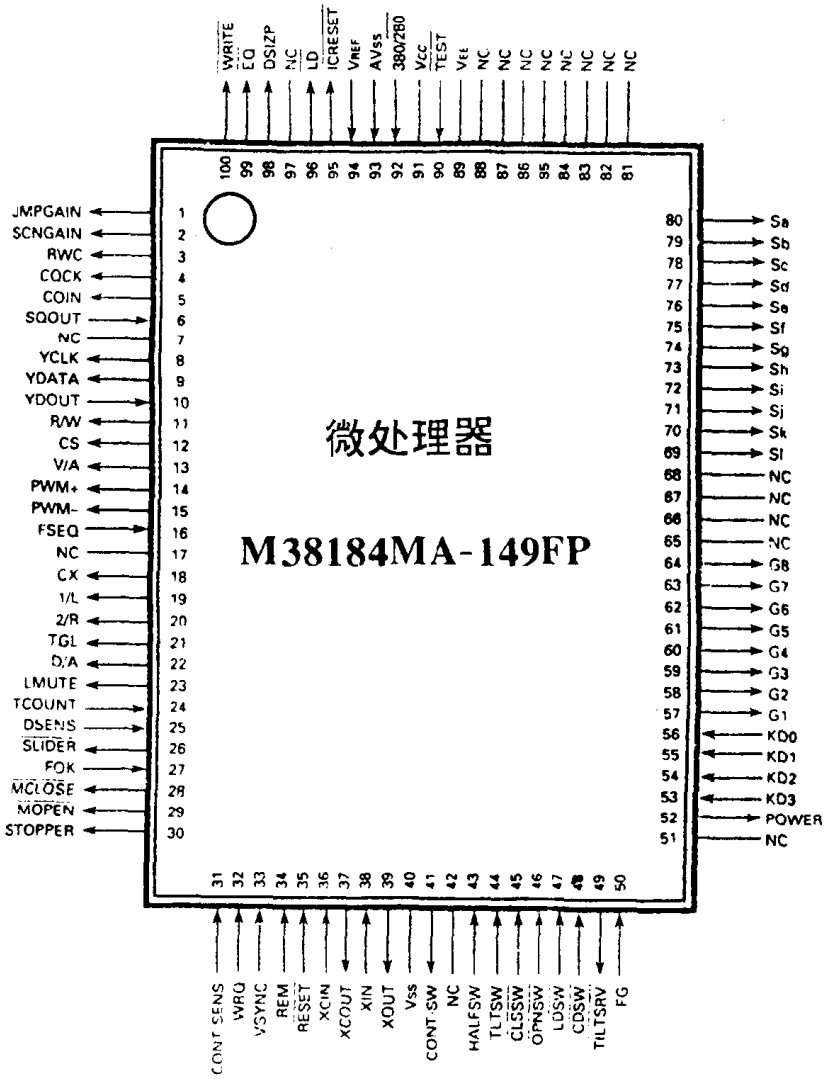


图 1-68

69. M38184MA-193FP(微处理器)

VCD 机的微处理器集成电路M38184MA-193FP 的引脚功能如表1-69 所示。

表 1-69

引脚号	名　称	输入/输出	功　能
①	4DSW	O	1～4 轨迹跳跃:"H"
②	SCNGAIN	O	唱盘电机增益控制("H":高增益)
③	RWC	O	当指令传输到LC78620E 时:"H"
④	CQCK/	O	供LC785620E 使用的输入/输出时钟
⑤	COIN	O	指令输出端口,至LC78620E
⑥	SQOUT	I	来自LC78620E 的Q 数据输入端口
⑦	NC	O	未使用
⑧	YCLK	O	供YVL151D-F 使用的输入/输出时钟
⑨	YDATA	O	指令输出端口,至YVL151D-F
⑩	YDOUT	I	来自YVL151D-F 的数据输入端口
⑪	R/W	O	送往YVL151D-F 的读/写信号
⑫	CS	O	YVL151D-F 片选信号
⑬	V/A	O	视频:"H",音频:"L"
⑭	SLD+	O	光头组件正向输出
⑮	SLD−	O	光头组件反向输出
⑯	FSEQ	I	音频帧同频("H":锁定)
⑰	SBUSY	I/O	串行BUSY(占用)信号
⑱	CX	O	CX 降噪:"L"
⑲	1/L	O	"L":立体声,"L":左声道,"H":右声道,"H":静噪
⑳	2/R	O	"L":立体声,"H":左声道,"L":右声道,"H":静噪
㉑	TGL	O	LC78620E 轨迹跳跃在操作;"L"
㉒	D/A	O	数字:"L"
㉓	LMUTE	O	"L":静噪
㉔	TCOUNT	I	轨迹计数
㉕	DSENS	I	唱盘已插入:"H"
㉖	SLD ON/OFF	O	光头径向移动伺服("L":ON)
㉗	FOK	I	聚焦OK("H":OK)
㉘	CLOSE	O	托盘电机关闭("L":ON)
㉙	OPEN	O	托盘电机打开("L":ON)
㉚	STOPPER	O	跟踪ON/OFF 状态
㉛	NC	I	未使用
㉜	WRQ	I	Q 子码预备
㉝	VSYMC	I	场同步信号

㉞	REM	I	未使用
㉟	RESET	I	微处理器复位端口
㊱	XCIN	I	副时钟，未使用，V_{SS}
㊲	XCOUT	O	未使用
㊳	XIN	I	6.0MHz 主时钟
㊴	XOUT	O	6.0MHz 主时钟
㊵	V_{SS}	—	地线
㊶～㊸	NC	O	未使用
㊹	TLTSW	I	未压紧　压紧
㊺	CLOS SW	I	1　　0
㊻	OPEN SW	I	打开开关（“L”：ON）
㊼	LD SW	I	LD 初始位置开关（“L”：ON）
㊽	CD SW	I	CD 初始位置开关（“L”：ON）
㊾	TILT ON/OFF	O	倾斜伺服（“L”：ON）
㊿	FG	I	FG 信号输入，24 个脉冲/转
(51)	NC	O	未使用
(52)	POWER	O	电源继电器驱动输出（“H”：ON）
(53)～(56)	KD3～KD0	I	键扫返回端口
(57)～(60)	G1～G4	O	荧光显示板定时输出
(61)～(64)	G5～G8	O	荧光显示板定时输出
(65)～(68)	NC	O	未使用
(69)～(80)	S1～Sa	O	荧光显示板段信号输出
(81)	INI. P. ON	I	当AC ON 时：“L”，电源接通
(82)～(88)	NC	O	未使用
(89)	V_{EE}	I	荧光显示板电源，－30V
(90)	TEST	I	“L”：测试状态
(91)	V_{CC}	—	电源，＋5V
(92)	NC	I	未使用
(93)	AV_{SS}	I	A/D 变换电源地线
(94)	V_{REF}	I	A/D 变换基准电压，＋5V
(95)	RESET	O	周边集成电路复位
(96)	LD	O	LD：“L”
(97)	SDATA	I/O	串行通信数据信号
(98)	DSIZP	O	20cm 唱片：“L”，30cm 唱片，“H”
(99)	EQ	O	大于等于CAV8000 帧时：“L”
(100)	NC	O	未使用

70. M38184M8(微处理器)

微处理器M38184M8 集成电路的引脚功能如表1-70 所示。

表1-70

引脚号	名　称	输入/输出	功　能
①	AREA	I	接通电源时,判断指定地
②	CHANGER SW	I	变换器动作操控钮输入
③	LCK(deck)	O	磁带部输出,入扩展器存储寄存器控制信号
④	CLOCK Deck/ Function • LED	O	磁带部/机能发光二极管输出・入扩展器移位寄存器控制信号
⑤	DATA Deck/ Function • LED	O	磁带部/机能发光二极管输出・入扩展器数据信号
⑥	LCK(Function • LED)	O	机能二极管输出・入扩展器存储寄存器控制信号
⑦	PLL(PERIOD)	O	调谐器锁相环集成电路之用 送出信号发射/接收的开始及末尾左侧所示的信号
⑧	PLL(CLOCK)	O	调谐器锁相环集成电路之用,发生定时时钟信号,上升时有效
⑨	PLL(DATA)	I/O	调谐器锁相环集成电路之用 地址8 比特、数据24 比特的发射/接收
⑩	$\overline{\text{MONO}}$/STEREO	O	多路集成电路控制,单耳声状态(MONO)时:"L";立体声状态(STEREO)时:"H"
⑪	MUTE(TUNER)	O	调谐器音频抑制信号
⑫	IF REQ	O	中频集成电路控制,中频信号要求之用
⑬	$\overline{\text{STEREO}}$	I	来自多路集成电路的信号 立体声(STEREO)接收状态时:"L"
⑭	$\overline{\text{COUNT START}}$	I	来自中频集成电路的信号 接收高于所定电平的电波时,端子为"L"
⑮	CLOCK(VOL)	O	电子音量数据取入定时信号,然而宽度有所规定
⑯	DATA(VOL)	O	电子音量数据
⑰	STB(VOL)	O	数据取出之后,1 分贝音量的变动,数据取入之后,10 分贝音量的变动
⑱	EGQ-A	O	4 种图案的多频音调补偿曲线之中包含降音(FLATT)在内,是借助于第18 销及第19 销L/H 的配合而成的外备电路所实现
⑲	GEQ-B		
⑳	LD ON	O	磁碟部拾波激光二极管控制
㉑	LOCK/DRD	I	磁碟旋转状态检查/同步状态检查
㉒	PU IN	I	磁碟拾波位置探测,最内部周边:L

㉓	D OUT	I	磁碟伺服数据输入　聚焦检查　TC 计数脉冲
㉔	SQRO	I	子码Q 数据输入
㉕	SQRCK	O	子码Q 数据时钟输出
㉖	$\overline{\text{MLA}}$	O	微型电脑分界面连续数据闭锁信号
㉗	MCK	O	微型电脑分界面连续数据同步信号
㉘	MSD	O	微型电脑分界面连续数据
㉙	$\overline{\text{JP1}}$	O	突跳脉冲调整制动信号
㉚	$\overline{\text{SCINT}}$	I	字符识别电路(CRC)检查可中断
㉛	MUTE(CD)	O	磁碟音频输出抑制信号
㉜	POWER	O	电源如果断开在电源断开(POWER OFF)的状态中，此信号则用来接通在电源接通(POWER ON)的状态中
㉝	SYSTEM DOWN	I	探测停电，设定记忆保存状态
㉞	REMOCON	I	遥控信号输入，在下降边探测
㉟	RESET	I	保持"L"状态2 微秒以上，就成为重调状态
㊱	XC IN	I	子时钟输入
㊲	XC OUT	O	子时钟输出
㊳	X IN	I	主时钟输入
㊴	X OUT	O	主时钟输出
㊵	D GND	—	接地
㊶	SPEED	O	磁碟托盘电动机速度终端
㊷	HS	O	磁碟高速度控制
㊸	MU-SEL	I	声音抑制图案控制
㊹	DOUBLE	I	磁碟高速度复制录音允许
㊺	CLOSE MOTOR	O	磁碟托盘电动机控制端子
㊻	OPEN MOTOR	O	磁碟托盘电动机控制端子
㊼	CLOSE SW	I	磁碟托盘闭合探测
㊽	OPEN SW	I	磁碟托盘放开探测
㊾*	CLK	O	CD-G 控制信号
㊿*	DATA	O	CD-G 数据信号
(51)*	CE	O	CD-G 选通信号
(52)*	MUTE(CDG)	O	CD-G 集成电路抑制信号
(53)	T1SOL	O	第1 录音座螺线管驱动控制输出
(54)	T2SOL	O	第2 录音座螺线管驱动控制输出

⑤⑤*	REQ(DSP)	O	显示器(DSP)延迟时间置位定时
⑤⑥*	SECK(DSP)	O	显示器(DSP)延迟时间置位时钟数据取决于下降边
⑤⑦*	DATA(DSP)	O	显示器(DSP)延迟时间置位数据,需要二极管加拉低电阻
⑤⑧	S-MUTE	O	系统抑制信号,音频信号抑制用,需要二极管加拉低电阻
⑤⑨～⑥④	DEG13/KEY OUT13～ DEG08/KEY OUT08	O	作为荧光数字输出及钮控矩阵选通信号服务的信号
⑥⑤～⑦②	DEG07/KEY OUT07～ DEG00/KEY OUT00	O	作为荧光数字输出及钮控矩阵选通信号服务的信号
⑦③～⑧⑧	SEG15～SEG00	O	荧光节输出
⑧⑨	FL-30V	—	通过拉低电阻施加的负极电压(固有)
⑨⓪	KEY input 0	I	钮控扫描输入0
⑨①	D+5V	—	电源端子+5V
⑨②	KEY input 1	I	钮控扫描输入1
⑨③	ADGND	—	模拟/数字变换器基准电压接地端子(施加零伏)
⑨④*	AD+5V	—	模拟/数字变换器基准电压输入端子,必须施加低于V_{CC}的2伏以上
⑨⑤	KEY input 2	I	钮控扫描输入2
⑨⑥～⑩⓪	SPEANA-5～ SPEANA-1	I	备用输入

注　表中*形符号所示的端子在本机属于没有连接在外的明端子。

71. M38198MC-063FP(微处理器)

VCD机的微处理器集成电路M38198MC-063FP的引脚功能如表1-71所示,应用电路如图1-71所示。

表 1-71

引脚号	名　称	输入/输出	功　能
①	DOSINH	O	钳位脉冲抑制器控制
②	NRCONT	O	NR选择
③	DISC SW	I	CD/LD开关
④	TRAY SW	I	OPEN/CLOSE开关
⑤	M OPEN	O	托盘电机打开(L:ON)
⑥	M CLOSE	O	托盘电机关闭(L:ON)
⑦	SLD+	O	光头正向移动输出
⑧	SLD−	O	光头反向移动输出

⑨	S DATA	I/O	串行通信数据信号
⑩	S BUSY	I/O	串行通信占用信号
⑪	SLD ON	O	光头径向移动伺服(L:ON)
⑫	CLOCK	I/O	MPEG 通信时钟
⑬	C DATA	O	MPEG 通信数据输出
⑭	M DATA	I	MPEG 通信数据输入
⑮	RWC	O	当指令传送到LC78630E 时为高
⑯	CQCK	O	LC78630E 输入/输出时钟
⑰	CO IN	O	送往LC78630E 的指令输出端口
⑱	SQ OUT	I	来自LC78630E 的Q 数据输入端口
⑲	CS	O	去往M35013-001SP 的片选信号
⑳	SCLK	O	供M35013-001SP/PD0192A 使用的时钟
㉑	SP DATA	O	供M35013-001SP/PD0192A 使用的数据
㉒	SLATCH	O	送往PD0192A 的锁存输出
㉓	IC RESET	O	外围IC 复位
㉔	T COUNT	I	轨迹计数
㉕	LASER	O	激光接通(L:ON)
㉖	FOCS	O	聚焦搜索
㉗	NTSC/PAL	O	电视开关
㉘	C BUSY	O	“占用”信号输出,去MPEG
㉙	M BUSY	I	“占用”信号输入,来自MPEG
㉚	VSYNC	I	场同步信号
㉛	WRQ	I	Q 子码等待
㉜	REM	I	遥控输入
㉝	TX/RX	O	PD0011A-SP 输入/输出方式设定信号(H:O)
㉞	ACK	I	PD0011A-SP 应答
㉟	RESET	I	微处理器复位端口
㊱	ATN	O	设备呼叫信号,供PD0011A-SP
㊲	STB	O	输入/输出选通,供PD0011A-SP
㊳	X IN	I	8.0MHz 主时钟

㊴	X OUT	O	8.0MHz 主时钟
㊵	V_{SS}	—	地线
㊶～㊹	D3～D0	I/O	PD0011A-SP 输入/输出数据
㊺	CX	O	CX 降噪:L
㊻	4DSW	O	1～4 跳轨:H
㊼	D/A	O	数字:H
㊽	VCD ON	O	H:VCD
㊾～㊿	G1～G8	O	荧光显示定时输出
(51)～(58)	NC	O	未使用
(59)～(80)	S1～Sa	O	荧光显示段输出/键扫描
(81)、(82)	KD1、KD0	I	键扫描返回端口
(83)	V/A	O	视频:H,音频:L
(84)	FST	O	聚焦搜索
(85)	FSEQ	O	音频帧同步(H:同步)
(86)	TBC LOCK	O	主轴锁相(H:锁相)
(87)	TGL	O	LC78630E 跳轨占用:L
(88)	DSENS	O	唱片插入:H
(89)	FOK	I	聚焦OK(L:OK)
(90)	FG	I	FG 输入,每圈15 个脉冲电源
(91)	+5V	—	电源
(92)	EQ	O	CAV 大于等于8000 帧时:L
(93)	TLT SW	I	倾斜传感器开关
(94)	1/L	O	L:立体声,L:左声道,H:右声道,H:静噪
(95)	2/R	O	L:立体声,H:左声道,L:右声道,H:静噪
(96)	L MUTE	O	L:静噪
(97)	TILT ON	O	倾斜伺服(H:ON)
(98)	V_{CC}	—	荧光显示板电源,−30V
(99)	AV_{SS}	—	A/D 转换电源地线
(100)	V_{ref}	—	A/D 转换基准电压,5V

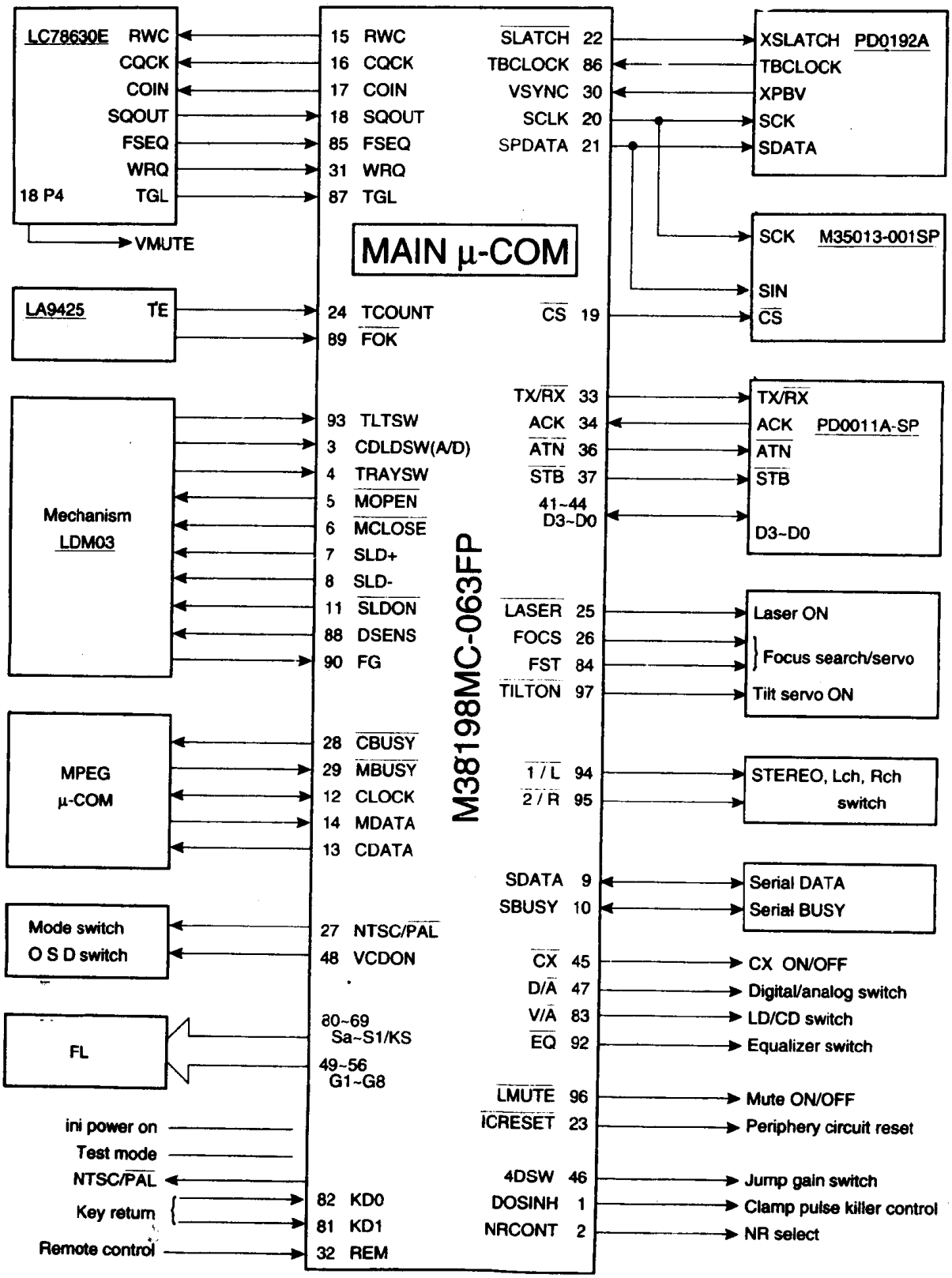

LC78630E
RWC
CQCK
COIN
SQOUT
FSEQ
WRQ
18 P4
TGL
VMUTE
LA9425
TE
Mechanism
LDM03
MPEG
μ-COM
Mode switch
O S D switch
FL
ini power on
Test mode
NTSC/PAL
Key return
Remote control
15 RWC
16 CQCK
17 COIN
18 SQOUT
85 FSEQ
31 WRQ
87 TGL
MAIN μ-COM
24 TCOUNT
89 FOK
93 TLTSW
3 CDLDSW(A/D)
4 TRAYSW
5 MOPEN
6 MCLOSE
7 SLD+
8 SLD-
11 SLDON
88 DSENS
90 FG
28 CBUSY
29 MBUSY
12 CLOCK
14 MDATA
13 CDATA
27 NTSC/PAL
48 VCDON
80~69
Sa~S1/KS
49~56
G1~G8
82 KD0
81 KD1
32 REM
M38198MC-063FP
SLATCH 22
TBCLOCK 86
VSYNC 30
SCLK 20
SPDATA 21
CS 19
TX/RX 33
ACK 34
ATN 36
STB 37
41~44
D3~D0
LASER 25
FOCS 26
FST 84
TILTON 97
1 / L 94
2 / R 95
SDATA 9
SBUSY 10
CX 45
D/A 47
V/A 83
EQ 92
LMUTE 96
ICRESET 23
4DSW 46
DOSINH 1
NRCONT 2
XSLATCH PD0192A
TBCLOCK
XPBV
SCK
SDATA
SCK M35013-001SP
SIN
CS
TX/RX
ACK PD0011A-SP
ATN
STB
D3~D0
Laser ON
Focus search/servo
Tilt servo ON
STEREO, Lch, Rch
switch
Serial DATA
Serial BUSY
CX ON/OFF
Digital/analog switch
LD/CD switch
Equalizer switch
Mute ON/OFF
Periphery circuit reset
Jump gain switch
Clamp pulse killer control
NR select

图 1-71

72. M50197P(数字延时电路)

数字延时集成电路M50197P 的内部功能方框图如图1-72 所示，引脚功能如表1-72 所示。

表 1-72

引脚号	名　称	功　能	引脚号	名　称	功　能
①、㊵	NC	不接	⑯～㉕	NC	不接
②	AV_{CC}	电源	㉖	GAIN CONT1	增益控制
③	REF	基准电压	㉗	CURR CONT1	ADM 控制
④	AGND	地	㉘	GAIN CONT0	增益控制
⑤	DGND	数字地	㉙	CURR CONT0	ADM 控制
⑥	XOUT	振荡器端子	㉚	OP1 OUT	运放输出
⑦	XIN	振荡器端子	㉛	OP1 IN	运放输入
⑧	EASY	接口选择	㉜	OP2 IN	运放输入
⑨	V_{DD}	电源	㉝	OP2 OUT	运放输出
⑩	TEST	接地	㉞	LPF2 IN	滤波器输入
⑪	MODE	接5V	㉟	LPF2 OUT	滤波器输出
⑫	DEL1	接地	㊱	NC	不接
⑬	DEL2	接5V	㊲	ECHO FB	回声反馈
⑭	DEL3	接5V	㊳	LPF1 OUT	滤波器输出
⑮	MUTE	接地	㊴	LPF1 IN	滤波器输入

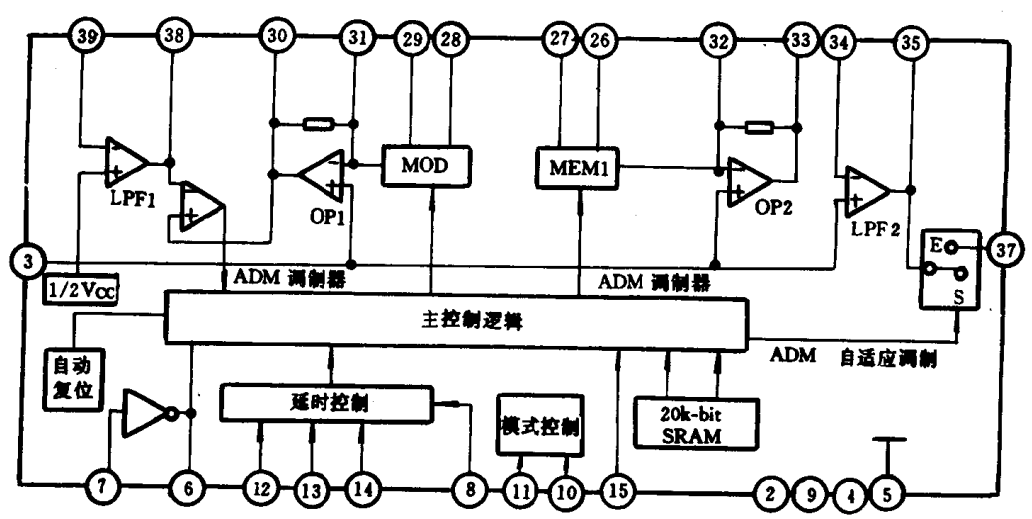


图 1-72

73. M50455-196FP(字符发生器)

字符发生器集成电路M50455-196FP 的引脚功能如表1-73 所示。

表 1-73

引脚号	功　能	引脚号	功　能
①	4 f_{sc}地	⑰	未用
②	时钟输入	⑱	工作电压
③	复位输入	⑲	背景
④	字符振荡	⑳	蓝色
⑤	字符振荡	㉑	未用
⑥	未用	㉒	未用
⑦	片选	㉓	背景控制
⑧	数据输入	㉔	未用
⑨	未用	㉕	未用
⑩	除字符外	㉖	未用
⑪	地	㉗	未用
⑫	混合视频信号输出	㉘	未用
⑬	亮度信号输入	㉙	4 f_{sc}输入
⑭	未用	㉚	行同步输入
⑮	偏置	㉛	场同步输入
⑯	未用	㉜	工作电压

74. M50423P(CD 集成电路)

CD 集成电路M50423P 的引脚功能如表1-74 所示。

表1-74

引脚号	名　称	输入/输出	功　能
①	EMP	O	加载码输出,加载时为"1"
②	PWM1		唱盘电机驱动脉宽调制输出端(1)"－"
③	PWM2		唱盘电机驱动脉宽调制输出端(2)"＋"
④	DOTX		数字输出

⑤	ACRCY	I	数字输出信道状态时钟输入
⑥	TEST1		试验模式选择输入，正常重放时为“0”
⑦	DOBSEL		选择输出数据比特数，18bits 为“1”
⑧	DASEL1		DAC 接口选择输入1
⑨	DASEL2		DAC 接口选择输入2
⑩	DASEL3		DAC 接口选择输入3
⑪	DASEL4		DAC 接口选择输入4
⑫	MSD		微处理器串行数据输入
⑬	MCK		微处理器时钟输入
⑭	MLA		微处理器数据寄存器时钟输入
⑮	ACLR		微处理器存储器清除输入
⑯	HFD		重放信号太弱输入
⑰	HF		重放信号输入
⑱	IREF		检测/PLL 电路基准电流输入
⑲	TLC	O	限幅电平控制输出
⑳	LPF	I/O	PLL 回路滤波器连接端
㉑	LOCK/DRD	O	同步状态/低速旋转状态输出
㉒	SYCLK		同步状态输出，同步时为“1”
㉓	$V_{DD}2$	I	检测/PLL 电路，模拟逻辑电路电源(5V)
㉔	DRD	O	低速旋转状态输出
㉕	EFFK		EFM 结构时钟输出，效率为50%
㉖	SCINT		子码Q 信道中断信号输出
㉗	SQRO		Q 子码信道测量输出
㉘	SQRCK	I	Q 子码信道测量数据移位时钟输入
㉙	SCOR	O	子码同步信号输出S0+S1
㉚	CRCF		CRC 检测结果子码Q 信道输出CRC 正常为“1”
㉛	SCCK	I	子码串行数据移位时钟输入
㉜	$V_{SS}2$	—	地(0V)
㉝	SCOE2	I	SBCP 到SBCS 输出启动
㉞	SCOE1		SBCT 到SBCW 输出启动

㉟	SBCW	O	子码W 信道输出
㊱	SBCV		子码V 信道输出
㊲	SBCU		子码U 信道输出
㊳	SBCT		子码T 信道输出
㊴	SBCS		子码S 信道输出
㊵	SBCR		子码R 信道输出
㊶	SBCQ		子码Q 信道输出
㊷	SBCP		子码P 信道输出
㊸	$\overline{RAS}$		行地址选通信号
㊹	NC	I	空脚
㊺	RDB2	I/O	外部存储数据输入/输出2
㊻	NC	—	空脚
㊼	RDB1	I/O	外部存储数据输入/输出1
㊽	RDB4	I/O	外部存储数据输入/输出4
㊾	$\overline{CAS}$	O	列地址选通信号
㊿	RDB3	I/O	外部存储数据输入/输出3
(51)	$\overline{WE}$	O	写允许信号
(52)	NC	I	空脚
(53)	RAD1	O	外部存储器地址输出端1
(54)	RAD2		外部存储器地址输出端2
(55)	RAD3		外部存储器地址输出端3
(56)	RAD7		外部存储器地址输出端7
(57)	RAD4		外部存储器地址输出端4
(58)	RAD5		外部存储器地址输出端4
(59)	RAD6		外部存储器地址输出端6
(60)	RAD0		外部存储器地址输出端0
(61)	EST2		错误状态输出端2,C2 译码器不能校准时为"1"
(62)	EST1		错误状态输出端1,C1 译码器错误检测时为"1"
(63)	$V_{DD}1$	I	+5V 电源
(64)	DOFK	O	晶振时钟输出(7.35kHz),效率为50%
(65)	FSCK		时钟输出(44.1kHz)
(66)	C846		时钟输出(8.4672MHz)
(67)	C423		时钟输出(4.2336MHz)
(68)	C16MI	I	1/2 分频器输入反馈电阻供给端
(69)	C8MO	O	1/2 分频器输出端
(70)	X1	I	晶振输入反馈电阻
(71)	XO	O	晶振输出端
(72)	DO1		D/C 转换器串行信号

⑦③	$V_{ss}1$	—	D/C 转换器电源负端(0V)
⑦④	DSCK	O	D/C 转换器数据移动时钟输出
⑦⑤	LRCK		D/C 转换器左/右时钟输出
⑦⑥	DO2		复式D/C 转换器串行数据R 信道输出
⑦⑦	WDCK		D/C 转换器命令时钟
⑦⑧	DLRCK		D/C 转换器左/右时钟输出2
⑦⑨	APTL		同步时钟(左)
⑧⓪	APTR		同步时钟(右)

75. M51598FP(前置放大器)

M51598FP 是前置放大器集成电路,其引脚功能如图1-75 所示。

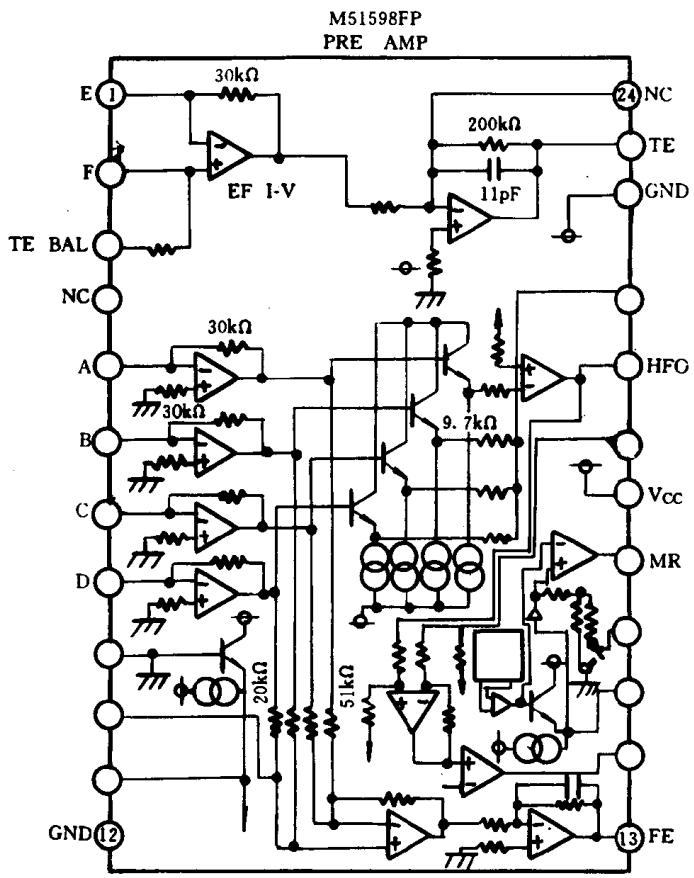


图 1-75

76. M52131FP(伺服控制电路)

伺服控制集成电路M52131FP 的引脚功能及内部功能方框图如图1-76 所示。

77. M65820FP(CD 信号控制电路)

CD 信号控制集成电路M65820FP 的引脚功能和内部功能方框图如图1-77 所示。

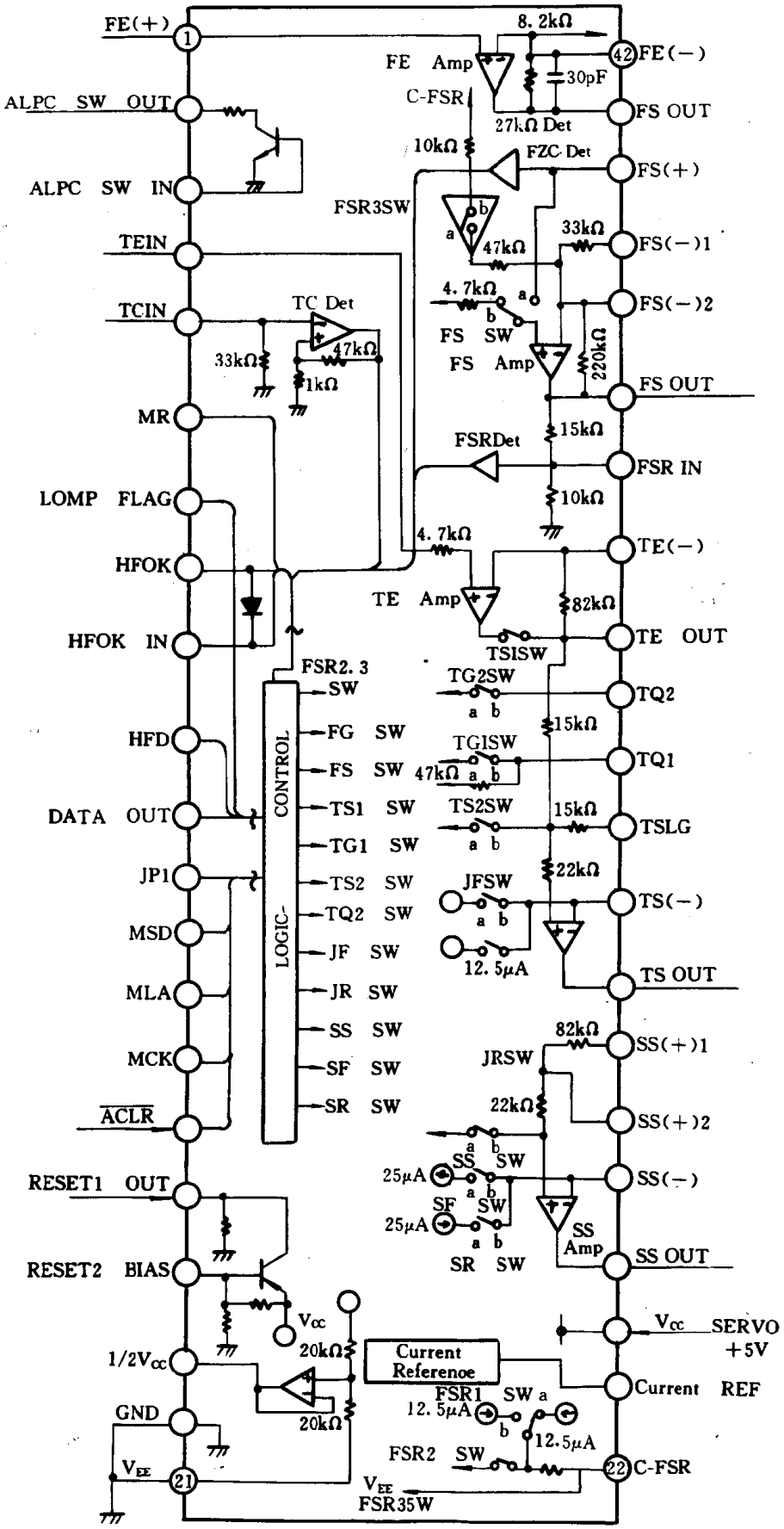

FE(+)
ALPC SW OUT
ALPC SW IN
TEIN
TCIN
MR
LOMP FLAG
HFOK
HFOK IN
HFD
DATA OUT
JP1
MSD
MLA
MCK
ACLR
RESET1 OUT
RESET2 BIAS
1/2Vcc
GND
VEE
21
FE Amp
8.2kΩ
42 FE(−)
30pF
C-FSR
27kΩ Det
FS OUT
10kΩ
FZC Det
FS(+)
FSR3SW
47kΩ
33kΩ
FS(−)1
4.7kΩ
FS SW
FS Amp
220kΩ
FS(−)2
FS OUT
TC Det
47kΩ
33kΩ
1kΩ
15kΩ
FSRDet
FSR IN
10kΩ
4.7kΩ
TE(−)
TE Amp
82kΩ
TE OUT
TSISW
FSR2. 3 SW
FG SW
FS SW
TS1 SW
TG1 SW
TS2 SW
TQ2 SW
JF SW
JR SW
SS SW
SF SW
SR SW
CONTROL
LOGIC
TG2SW
TQ2
15kΩ
TG1SW
47kΩ
TQ1
TS2SW
15kΩ
TSLG
22kΩ
JFSW
TS(−)
12.5μA
TS OUT
82kΩ
JRSW
SS(+)1
22kΩ
SS(+)2
SS SW
25μA
SS(−)
SF SW
25μA
SS Amp
SR SW
SS OUT
Vcc
SERVO
+5V
Current Referenoe
20kΩ
20kΩ
Current REF
FSR1 SW a
12.5μA
b
12.5μA
FSR2 SW
22
C-FSR
VEE
FSR35W

图 1-76

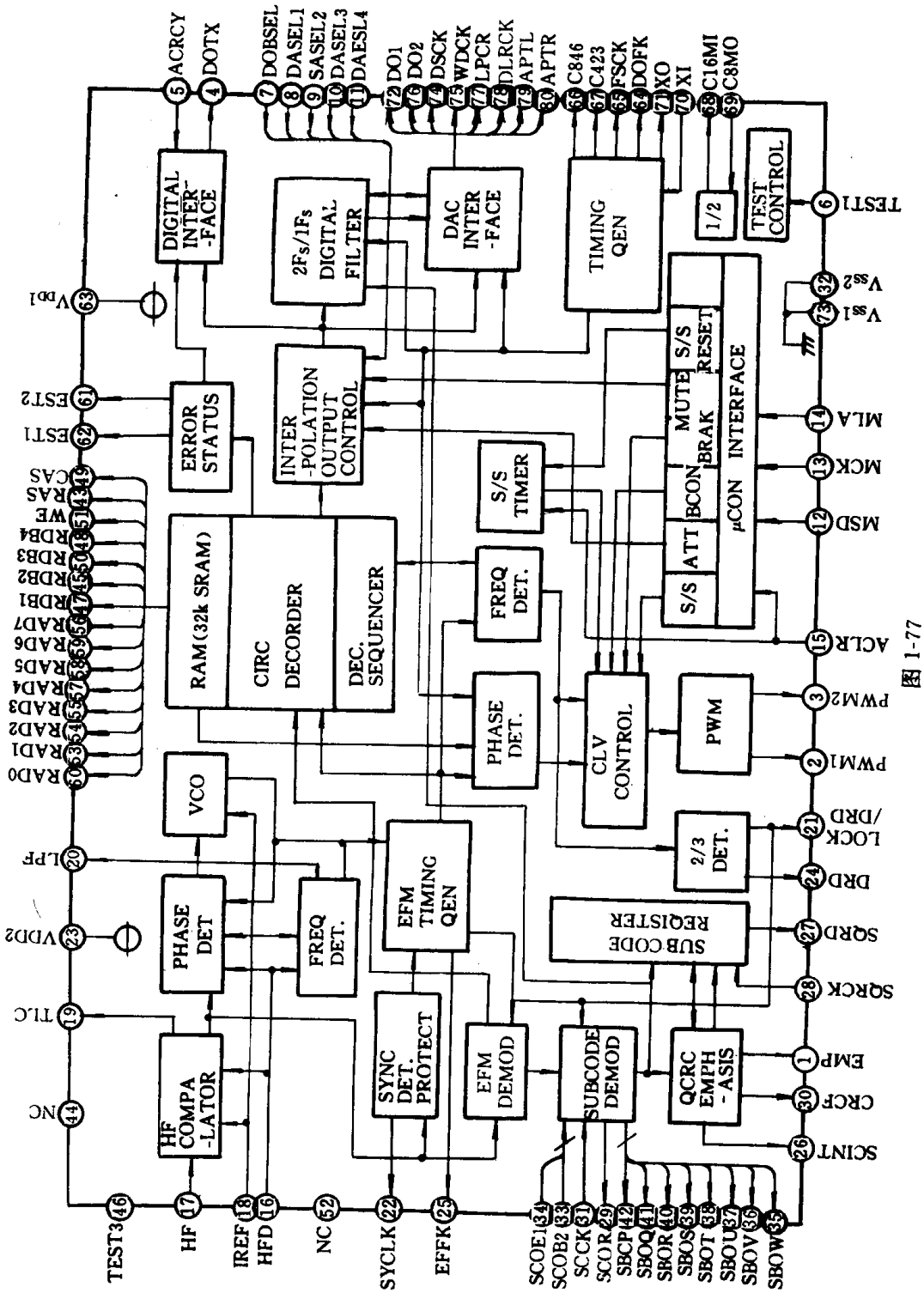

DIGITAL INTER-FACE
2Fs/1Fs DIGITAL FILTER
DAC INTER-FACE
TIMING QEN
1/2
TEST CONTROL
ERROR STATUS
INTER-POLATION OUTPUT CONTROL
S/S TIMER
FREQ DET.
PHASE DET.
CLV CONTROL
PWM
RAM(32k SRAM)
CIRC DECORDER
DEC. SEQUENCER
S/S ATT BCON μCON MUTE BRAK S/S RESET INTERFACE
VCO
EFM TIMING QEN
2/3 DET.
SUB-CODE REGISTER
PHASE DET
FREQ DET.
HF COMPA-LATOR
SYNC DET. PROTECT
EFM DEMOD
SUBCODE DEMOD
QCRC EMPH-ASIS
ACRCY
DOTX
DOBSEL
DASEL1
SASEL2
DASEL3
DAESL4
DO1
DO2
DSCK
WDCK
LPCR
DLRCK
APTL
APTR
C846
C423
FSCK
DOFK
XO
XI
C16MI
C8MO
TEST1
VSS2
VSS1
MLA
MCK
MSD
ACLR
PWM2
PWM1
LOCK/DRD
DRD
SQRD
SQRCK
EMP
CRCF
SCINT
VDD1
TEST2
TEST1
CAS
RAS
WE
RDB4
RDB3
RDB2
RDB1
RAD7
RAD6
RAD5
RAD4
RAD3
RAD2
RAD1
RAD0
LPF
VDD2
TLC
NC
TEST3
HF
IREF
HFD
NC
SYCLK
EFFK
SCOE
SCOB2
SCCK
SCOR
SBCP
SBOQ
SBOR
SBOS
SBOT
SBOU
SBOV
SBOW

图 1-77

78. M65845FP(麦克风放大器)

M65845FP 是麦克风放大集成电路,其引脚功能如表1-78所示,内部功能方框图如图1-78所示。

表 1-78

引脚号	名　称	输入/输出	功　能
①	MIC 1 IN	I	连接第1 麦克风
②	ALC 1	—	连接自动电平控制上升、恢复时间设定C
③	MIC 1 NFIN	I	通过回授电路设定第1 麦克风放大器增益
④	MIC 1 OUT	O	通过回授电路设定第1 麦克风放大器增益
⑤	MIC I VOLIN	I	通过外给麦克风音量衰减后输入
⑥	MIC 2 IN	I	连接第2 麦克风
⑦	ALC 2	—	连接自动电平控制上升、恢复时间设定C
⑧	MIC 2 NFIN	I	通过回授电路设定第2 麦克风放大器增益
⑨	MIC 2 OUT	O	通过回授电路设定第2 麦克风放大器增益
⑩	MIC 2 VOLIN	I	通过外给麦克风音量衰减后输入
⑪	MIC OUT	O	第1 和第2 麦克风混频输出
⑫	LPF I IN	I	数字回波模・数转换之前的预滤波器
⑬	LPF 1 OUT	O	数字回波模・数转换之前的预滤波器
⑭	AD IN TIN	I	用外给C 复合模・数转换积分
⑮	AD IN TOUT	O	用外给C 复合模・数转换积分
⑯	AD CONT	—	自动数据管理系统(ADM)的正常时间常数,用以决定模・数转换
⑰	REF	—	1/2 V_{cc}输出,连接滤波器C
⑱	GND	—	
⑲	V_{cc}	—	系统重设
⑳	DACONT	—	自动数据管理系统(ADM)之正常时间常数,用以决定模・数转换
㉑	DA IN TIN	I	用外给C 复合数・模转换积分
㉒	DA IN TOUT	O	用外给C 复合数・模转换积分
㉓	LPF2 IN	I	数字回波数・模转换之前的预滤波器
㉔	LPF2 OUT	O	数字回波数・模转换之前的预滤波器
㉕	ECHO VOL IN	I	通过外给麦克风音量衰减后输入
㉖	RLINE IN	I	

㉗	LLINE IN	I	
㉘	RLINE OUT	O	麦克风系统/线路系统混频输出
㉙	LLINE OUT	O	麦克风系统/线路系统混频输出
㉚*	MIC ECHO OUT	O	麦克风原有声音/回波混合输出
㉛	MIC SW	O	L 时:断;H 时:通
㉜	CLOCK	I	阴极射线示波器,备有振荡缓冲器
㉝	AUD SW1	I	声音选择开关:第1 音频开关及第2 音频开关,L 或H 时选择音频信号
㉞	AUD SW2	I	声音选择开关:第1 音频开关及第2 音频开关,L 或H 时选择音频信号
㉟	VALC	O	按已适用电压设定自动电平控制电压
㊱	VCFIL	—	转换低于歌唱范围的频率部分

注　表中＊形符号所示的端子在于本机属于没有连接在外的明端子。

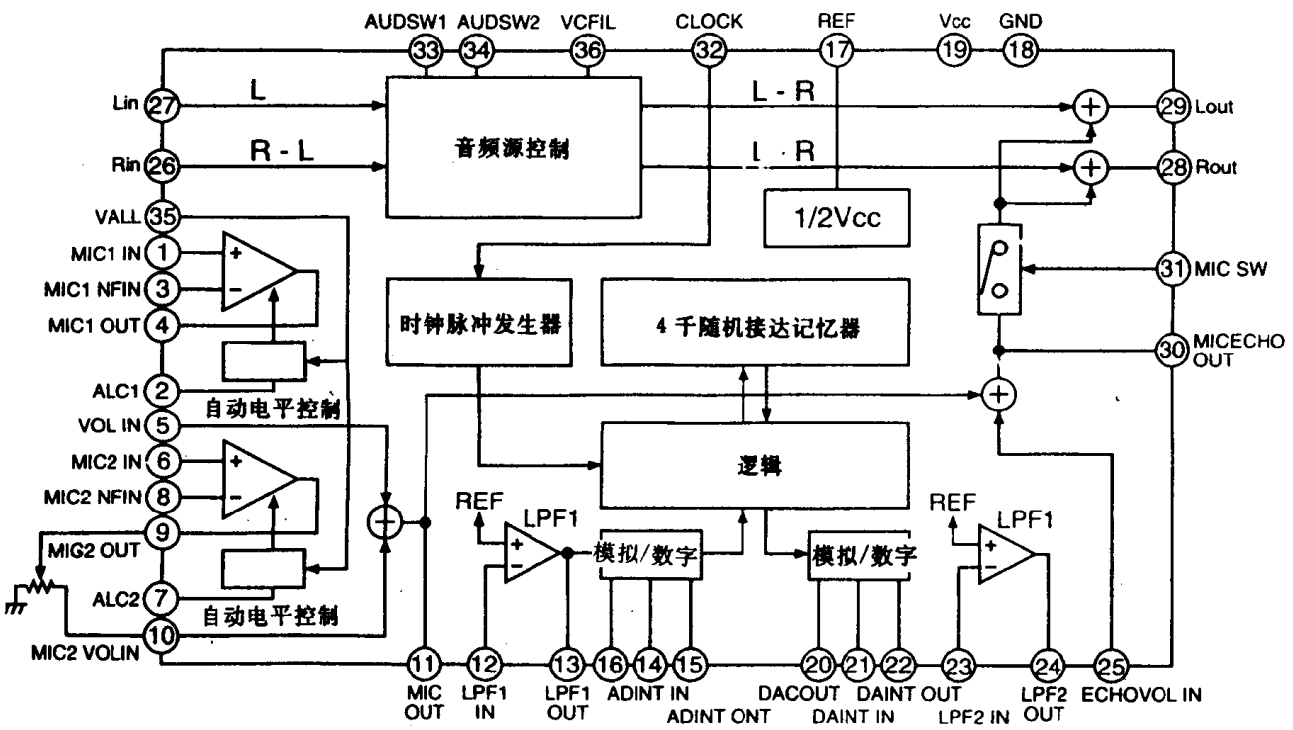


图 1-78

79. M65830AP(数字回声电路)

VCD 机数字回声集成电路M65830AP 的内部功能方框图及引脚功能如图1-79 所示。

80. M35040056FPT(OSD 集成电路)

OSD 集成电路M35040056FPT 的引脚功能如表1-80 所示。

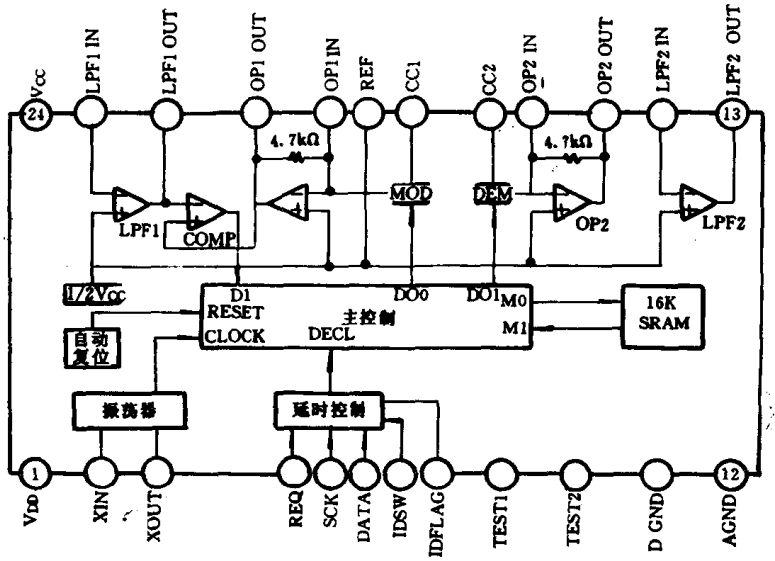


图 1-79

表 1-80

引脚号	名　称	输入/输出	功　能	备　注
①	OSC1	I	显示OSC 的外部网路I/O	显示OSC 的振荡频率决定了电视屏幕上的水平显示位置以及字符大小，OSC2 并未使用，且保持开路
②	OSC2	—		
③	CS	I	片选输入	串行数据传输时设定为LOW。以内部上拉电阻造成输入的磁滞现象
④	SCK	I	串行时钟输入	当/CS 设定为LOW，SIN 输入会在SCK 的上升边缘读取数据，以内部上拉电阻造成输入的磁滞现象
⑤	SIN	I	串行数据输入	接受显示控制暂存器与显示数据记录的数据和位址，以内部上拉电阻造成输入的磁滞现象
⑥	$\overline{AC}$	I	自动清除输入	当设定为LOW 时会清除本IC 的内部逻辑，以内部上拉电阻造成输入的磁滞现象
⑦～⑩	P6～P9	O	—	若不使用，开路
⑪	V_{SS}	—	GND 端	0V
⑫	P0	O	第0 接口输出	输出电视屏幕显示字元的控制信号到视频选择器
⑬～⑯	P1～P4	—	—	若不使用，开路
⑰	P5	O	第5 接口输出	输出电视屏幕显示字符的数据到视频选择器(IC1015)的第5 脚
⑱	HOR	I	水平同步输入	输入的磁滞现象可接受来自MPEG 音、视频解码器的水平同步信号

⑲	VERT	I	垂直同步输入	输入的磁滞现象可接受来自MPEG 音、视频解码器的垂直同步信号
⑳	V_{DD}	I	电源端	3.3V

81. MB89095(模式控制电路)

模式控制集成电路MB89095 的引脚功能如表1-81 所示。

表 1-81

引脚号	名 称	输入/输出	功 能
①	CLK32kHz	O	晶振(32kHz)
②	CLK32kHz	I	晶振(32kHz)
③	GND	I	地
④	GND	I	地
⑤	CLK8kHz	I	晶振(8kHz)
⑥	CLK8MHz	O	晶振(8kHz)
⑦	V_{SS}	I	地
⑧	X RST	I	复位输入(L:复位)
⑨	X MRST	I	SLC 复位输入(L:复位)
⑩	X BUSY	O	L:与SLC 通信
⑪	AUMUTE	O	H:音频静噪
⑫～⑯	NC	—	不接
⑰	X REFV	I	参考垂直同步信号
⑱	X MMI CS	I	与SLC 通信的片选(L:通信)
⑲～㉔	NC	—	不接
㉕	POW CTR	O	电源ON/OFF 控制(H:电源开)
㉖	NC	—	不接
㉗	NC	—	不接
㉘	+5V PULLUP	I	断路后启动模式选择输入
㉙	N.C		不接
㉚	CG SI	O	字符发生器串行传输数据输出
㉛	CG CLK	O	字符发生器串行传输数据时钟输出
㉜	SIRCS IN	I	SIRCS 数据输入
㉝	X CG CS	O	字符发生器串行传输数据片选(L:通信)

㉞～㊳	NC	—	不接
㊴	FL P1	O	FL 显示屏段输出
㊵	P2*	O	FL 显示屏段输出
㊶	P3	O	FL 显示屏段输出
㊷	P4	O	FL 显示屏段输出
㊸	P5	O	FL 显示屏段输出
㊹	P6	O	FL 显示屏段输出
㊺	P7	O	FL 显示屏段输出
㊻	P8	O	FL 显示屏段输出
㊼	P9	O	FL 显示屏段输出
㊽	P10	O	FL 显示屏段输出
㊾	V_{CC}	I	+5V 电源
㊿	FL P11	O	FL 显示屏段输出
(51)	P12	O	FL 显示屏段输出
(52)	P13	O	FL 显示屏段输出
(53)	VRDP	I	−30V
(54)	FL P14	O	FL 显示屏段输出
(55)	P15	O	FL 显示屏段输出
(56)	P16	O	FL 显示屏段输出
(57)	FLP17	O	FL 显示屏段输出
(58)	V_{SS}	I	地
(59)	FL P18	O	FL 显示屏段输出
(60)	P19	O	FL 显示屏段输出
(61)	P20	O	FL 显示屏段输出
(62)	P21	O	FL 显示屏段输出
(63)	P22	O	FL 显示屏段输出
(64)	P23	O	FL 显示屏段输出
(65)	NC	O	不接
(66)	NC	O	不接
(67)	V_{CC}	O	+5V 电源
(68)	FL 7G	O	FL 显示屏栅极输出

⑥⑨	6G	O	FL 显示屏栅极输出
⑦⓪	5G	O	FL 显示屏栅极输出
⑦①	4G	O	FL 显示屏栅极输出
⑦②	3G	O	FL 显示屏栅极输出
⑦③	2G	O	FL 显示屏栅极输出
⑦④	1G	O	FL 显示屏栅极输出
⑦⑤	NC	—	不接
⑦⑥	X MMI CS	I	32 字节串行传输片选(L:通信)
⑦⑦	MECH SO	I	32 字节串行传输数据输入
⑦⑧	MECH SI	O	32 字节串行传输数据输出
⑦⑨	MECH CLK	O	32 字节串行传输数据时钟
⑧⓪	NC	—	不接
⑧①	X SA LED	O	A 面LED 输出(L:亮)
⑧②	X SB LED	O	B 面LED 输出(L:亮)
⑧③	AV_{SS}	I	地
⑧④	AD0	I	键控输入
⑧⑤	AD1	I	键控输入
⑧⑥	AD2	I	键控输入
⑧⑦～⑨①	NC	—	不接
⑨②	AV_{CC}	I	+5V 电源
⑨③	NC	—	不接
⑨④	−16V MONITOR	I	−16V 监控
⑨⑤	AD3	I	门开关输入
⑨⑥	REG MONITOR	I	稳压+5V 监控
⑨⑦	NC	—	不接
⑨⑧	X QUICK LED	I	直接访问LED 输出(L:亮)
⑨⑨	NC	—	不接
①⓪⓪	V_{CC}	I	+5V 电源

82. MC74C00AF(数字信号电路)

MC74C00AF 集成电路是VCD 机数字信号电路,其内部功能方框图如图1-82 所示。

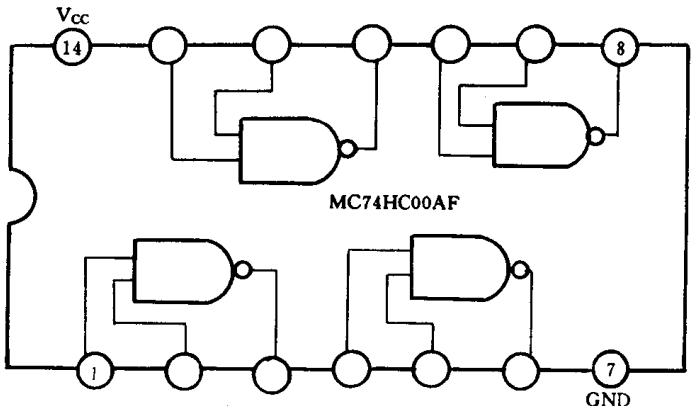


图 1-82

83. MC74HC244AF(缓冲放大器)

MC74HC244AF 集成电路在VCD 机中用作缓冲放大,其内部功能方框图和引脚排列如图1-83 所示。

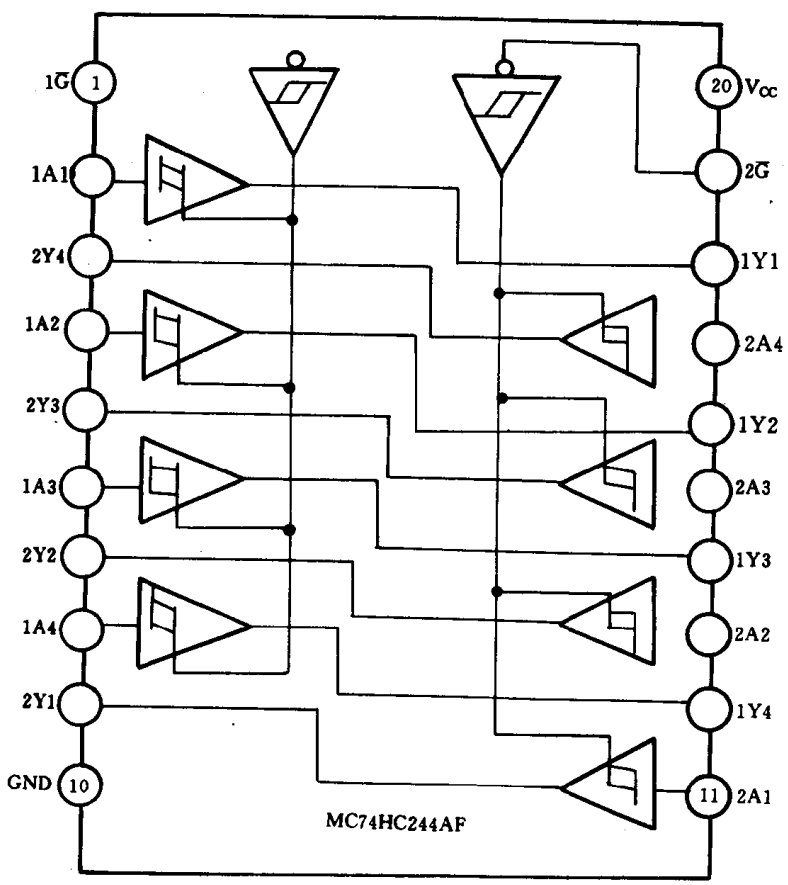


图 1-83

84. MC1377(PAL 编码器)

MC1377 是VCD 机解码板的PAL 编码器集成电路，其应用电路如图1-84-1 所示。MC1377 为双制式编码器，当⑳脚置空时，输出编码为PAL 制；当⑳脚接地时，输出编码为NTSC 制。MC1377 用作PAL 制编码器的功能方框图如图1-84-2 所示。

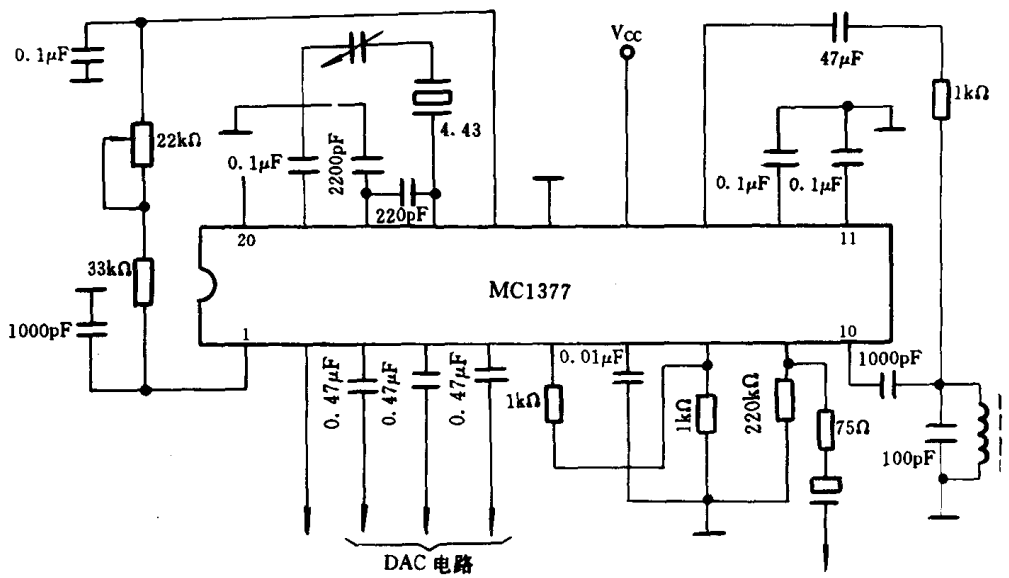


图 1-84-1

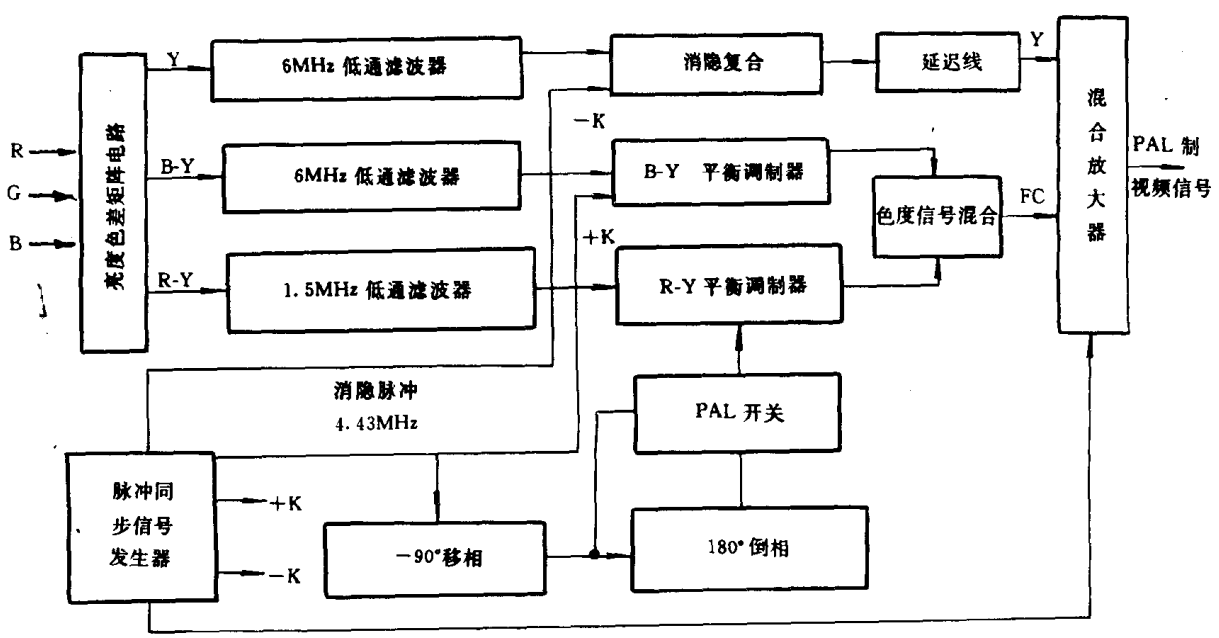


图 1-84-2

85. MC14052BF(主轴误差混合器)

主轴误差混合器集成电路MC14052BF 的引脚功能如表1-85 所示。

表 1-85

引脚号	功　能	引脚号	功　能
①	反馈	⑨	CDV 控制输入
②	空	⑩	LD/CD 控制
③	主轴误差信号输入	⑪	主轴误差输入
④	空	⑫	主轴误差输入
⑤	空	⑬	主轴总误差输出
⑥		⑭	主轴误差输入
⑦	空	⑮	CD 误差输入
⑧	地	⑯	工作电压

86. MC14053BF(电子开关电路)

MC14053BF 是用于电子开关的集成电路,其引脚功能如表1-86所示。

表 1-86

引脚号	功　能	引脚号	功　能
①	循迹增益调整(CD)	⑨	LD、CDV/CD 控制
②	循迹增益调整(LD)	⑩	LD、CDV/CD 控制
③	RF 输入	⑪	LD、CDV/CD 控制
④	RF 输出	⑫	LD 聚焦平衡调整
⑤	RF(1.7MHz)输入	⑬	CD 聚焦平衡调整
⑥	地	⑭	地
⑦	工作电压	⑮	循迹增益控制输出
⑧	地	⑯	工作电压

87. MC141621(梳状滤波器)

MC141621 是梳状滤波器集成电路,其引脚排列如图1-87-1 所示,引脚功能如表1-87 所示,内部功能方框图如图1-87-2 所示。

表 1-87

引脚号	名　称	功　能
①～⑧	D0～D7	输入/输出接口2:设置为普通地线电平
⑨	DGND	数字地线
⑩	CLK	时钟输入:利用外部电容器进行交流耦合输入
⑪	DV_{CC}	数字电路电源
⑫	ADCLK	A/D 变换器时钟输入:仅在数字输入梳状滤波器状态和某些测试状态时有效。输入电平为CMOS 电平
⑬	BW	此输入信号用来改变彩色信号带通滤波器的带宽,低电平时为窄带
⑭、⑮	MODE0、MODE1	状态输入:正常状态时设置为地线电平
⑯、⑰	TE0、TE1	测试状态输入:正常状态时设置为地线电平
⑱	CLC	此脚用于设置钳位时间常数

⑲	DGND	数字电路地线
⑳	CLOUT	用于钳位的电压输出
㉑	V_{IN}	A/D 变换器输入，最大输入电压为3.3V_{P-P}
㉒	RBT	A/D 变换器低电平基准输入
㉓	RBTS	A/D 变换器低电平基准电压源端子，低电平基准电压由BRT 脚提供
㉔	NC	未使用，设置为地线电平
㉕	ADV_{CC}	A/D 变换器电源
㉖	AD_{GND}	A/D 变换器地线
㉗	RTPS	A/D 变换器高电平基准电压源端子，高电平基准电压由RTP 脚提供
㉘	RTP	A/D 变换器高电平基准输入
㉙～㉟	C7～C0	钳位电平输入/数字输入及输出接口1
㊲、㊳	NC	未使用，设置为地线电平
㊴	IBIAS	供A/D、D/A 变换器使用的偏置电路电流控制，一般通过外部电阻器接地(DA_{GND})
㊵	NC	未使用，设置为地线电平
㊶	YOUT	亮度信号输出
㊷	DAV_{CC}	D/A 变换器电源
㊸	DA_{GND}	D/A 变换器地线
㊹	DA_{REF}	D/A 变换器基准，一般通过0.1μ 电容接地(DA_{GND})
㊺	COUT	彩色信号输出
㊻～㊽	NC	未使用，设置为地线电平

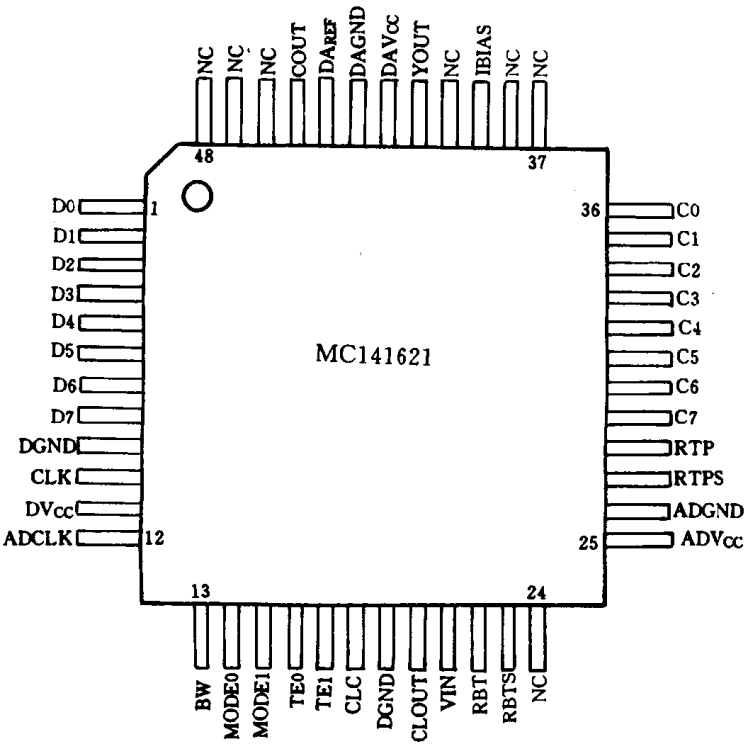


图 1-87-1

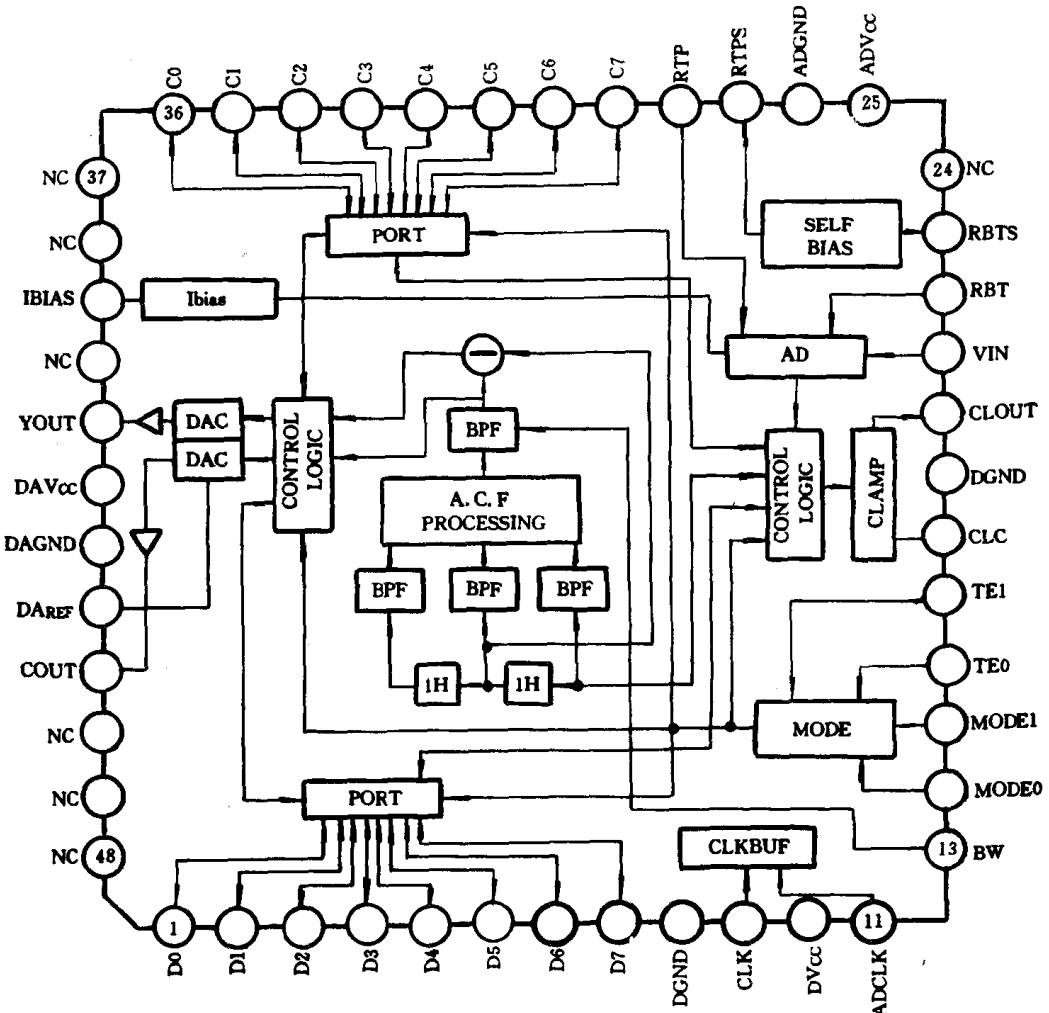


图 1-87-2

88. MM1227XFF(视频信号选择电路)

VCD 机的视频信号选择集成电路MM1227XFF 的内部功能方框图如图1-88 所示。

89. MN6475A-T1(音频D/A 变换器)

数字滤波与音频D/A 变换集成电路MN6475A-T1 的内部功能方框图如图1-89 所示，它是将数字音频信号变成模拟音频信号的电路，这个电路是由串并变换器、数字去加重电路、4 信号超取样数字滤波器、MASH 逻辑电路、LR 分离电路、左右声道PWM 电路等部分构成的，这个电路与CD 音频D/A 变换器是完全相同的。经该电路处理后，数字信号变成两个声道的模拟音频信号由⑫和⑮脚输出。MN6475A-T1 电路的引脚功能如表1-89 所示。

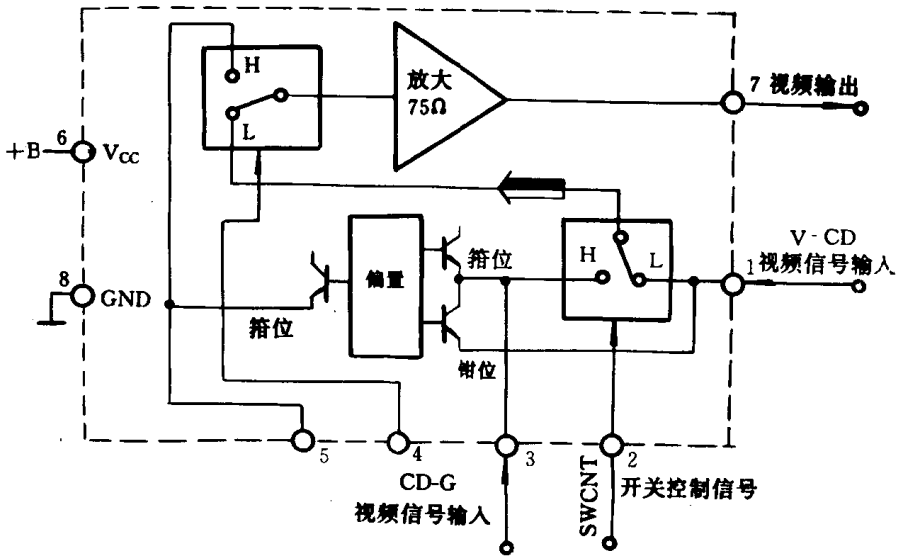


图 1-88

表 1-89

引脚号	名　称	输入/输出	功　能
①	LRCK	I	左/右鉴别输出，"H"＝左声道，"L"＝右声道
②	BCLK	I	数据时钟输入来自IC702，用于串行数据
③	SRDATA	I	串行数据信号输入(来自IC702)
④	COT1	O	信号选择
⑤	COT2	O	
⑥	TEST	—	测试端接地
⑦	DV_{DD}	I	信号线电源(5V)
⑧	X2	O	外接时钟输入/输出，f＝16MHz
⑨	X1	I	
⑩	DV_{SS}	—	数据信号的地
⑪	$AV_{DD}L$	I	左声道模拟信号电源(5V)
⑫	OUTL	O	左声道模拟信号输出

COT1	COT2	选择的信号
L	L	正常/立体声
L	H	左声道
H	L	右声道
H	H	左声道，右声道反相

⑬	$AV_{SS}L$	—	左声道模拟信号的地
⑭	$AV_{SS}R$	—	右声道模拟信号的地
⑮	OUTR	O	右声道模拟信号输出
⑯	$AV_{DD}R$	I	右声道模拟信号的电源(5V)
⑰	RSTB	I	复位信号输入(L)
⑱	PWM	O	测试端(不用)
⑲	TP	—	测试端(接地)
⑳	WVEL	I	内部工作方式选择(接电源)
㉑	DEMPH	I	数字去/预加重通/断,"H"接通
㉒	CSEL	I	时钟输出的频率选择"L"选1/4分频,"H"1/2分频
㉓	COUT	O	分频器的时钟输出(开路不用)
㉔	XOUT	O	处时钟输出给门阵列电路(384Fs=16.9344MHz)

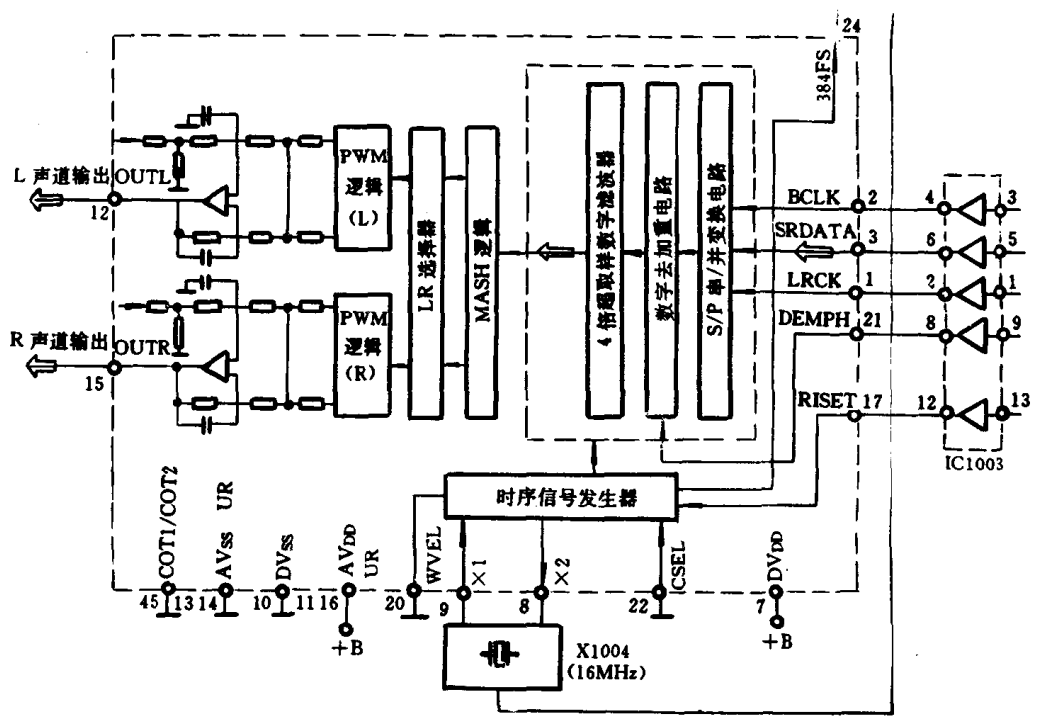


图 1-89

90. MN6479(数字滤波器)

数字滤波器MN6479的内部功能方框图如图1-90所示,其引脚功能如表1-90所示。

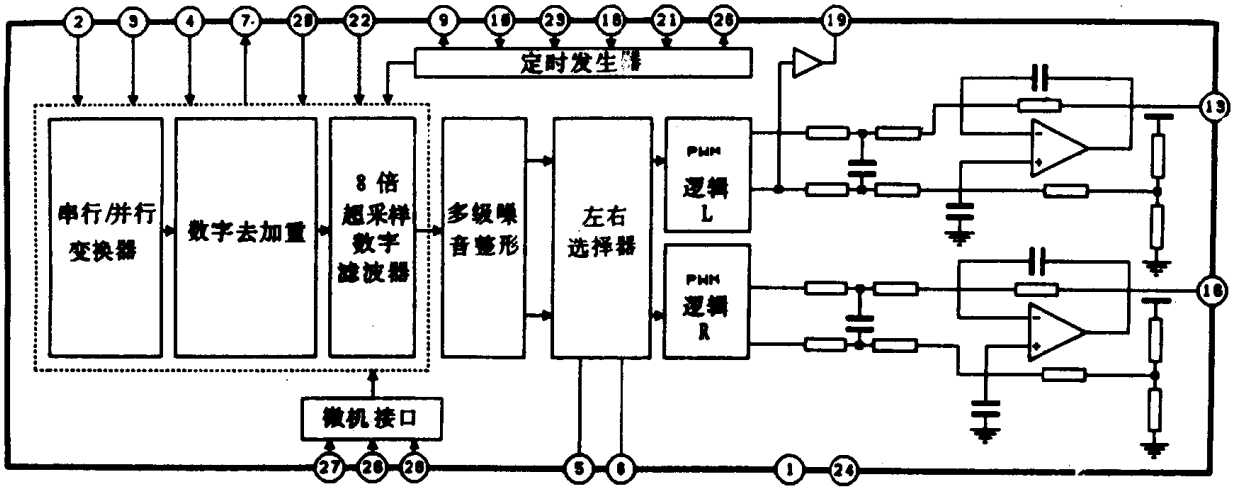


图 1-90

图 1-90

引脚号	名　称	输入/输出	功　能			
①	ZFLG	O	"O"输入检测输出端			
②	LRCLK	I	左右时钟输入端			
③	BCK	I	串行数据位时钟输入端			
④	SRDATA	I	串行数据输入端			
⑤	CONT1	I	L 正常、正体 L 声道输出	L 左声道 H 输出	H 右声道 L 输出	H 左右声道 H 反向输出
⑥	CONT2					
⑦	TEST	O	测试端(正常L)			
⑧	V_{DD}	—	数字电源端(+5V)			
⑨	XO	O	晶振输出端			
⑩	X1	I	晶振输入端(外时钟输入)			
⑪	V_{SS}		数字接地			
⑫	V DDL		右声道模拟电源端(5V)			
⑬	OUTL	O	左声道模拟信号输出端			
⑭	VSSL		左声道模拟接地			
⑮	VSSR		右声道模拟接地			
⑯	OUTR	O	右声道模拟信号输出端			
⑰	VDDR		右声道模拟电源端(5V)			
⑱	RSTB	I	复位输入端(L 有效)			
⑲	PWML	O	测试输出端(正常:开)			
⑳	TD	I	测试输入/输出端			

㉑	DS	I	模式选择输入端
㉒	H DEMPH	I	去加重开/断开关输入端
㉓	XSTOP	I	时钟振荡抑制模式输入端H 抑制模式
㉔	LRPOL	I	左右时钟极性输入端
㉕	XOUT	O	384f，输出端加载电容值小于30pF
㉖	MCLK	I	指令时钟输出端
㉗	MDATA	I	指令数据输入端
㉘	MLD	I	指令加载输入端

91. MN6570TF(视频D/A 变换器)

MN6570TF 是将视频解压缩电路输出的视频数字信号变换成模拟信号的变换集成电路。由于解压缩电路输出的是R. G. B 三基色的并行(8 位)数字信号，因此通过此电路将变成R. G. B三基色的3 个模拟信号，这样有利于不同制式电视信号的编码。MN6570TF 电路的引脚功能如表1-91 所示，其内部功能方框图如图1-91 所示。

表 1-91

引脚号	名　称	输入/输出	功　能
①～④	DG4～DG1	I	来自MPEG 视频编码电路的信号
⑤	CLKG	I	来自时序信号发生器的时钟信号
⑥	DV_{SS}	—	地
⑦	DV_{DD}	I	数字电路电源(4.7V)
⑧～⑮	DB8～DB1	I	来自MPEG 视频解码器的信号(蓝/彩色)(1～8BIT)
⑯	CLKR	I	来自时序信号发生器的时钟信号，f=13.5MHz
⑰、⑱	AV_{DD}	I	模拟电路电源(4.7V)
⑲	IREF	I	内基准电流
⑳	VREF	I	内基准电压
㉑	COMP	I	时间常数设置
㉒	VIB	I	
㉓	IOB	O	模拟RGB(蓝)输出给RGB 编码
㉔	NC	—	不用
㉕	IOG	O	模拟RGB(绿)输出给RGB 编码器
㉖	NC	—	不用
㉗	IOR	O	模拟RGB(红)输出给RGB 编码器
㉘、㉙	AV_{SS}	—	地
㉚～㊲	DR8～DR1	I	来自MPEG 视频解码器的数据输出(红色/亮度)(1～8BIT)

㊳	CLKB	I	来自时序信号发生器的时钟信号(蓝)
㊴	DV_{SS}	—	地
㊵	DV_{DD}	I	电源(4.7V)
㊶～㊹	DG8～DG5	I	来自MPEG 视频解码器的图像数据(5～8BIT)

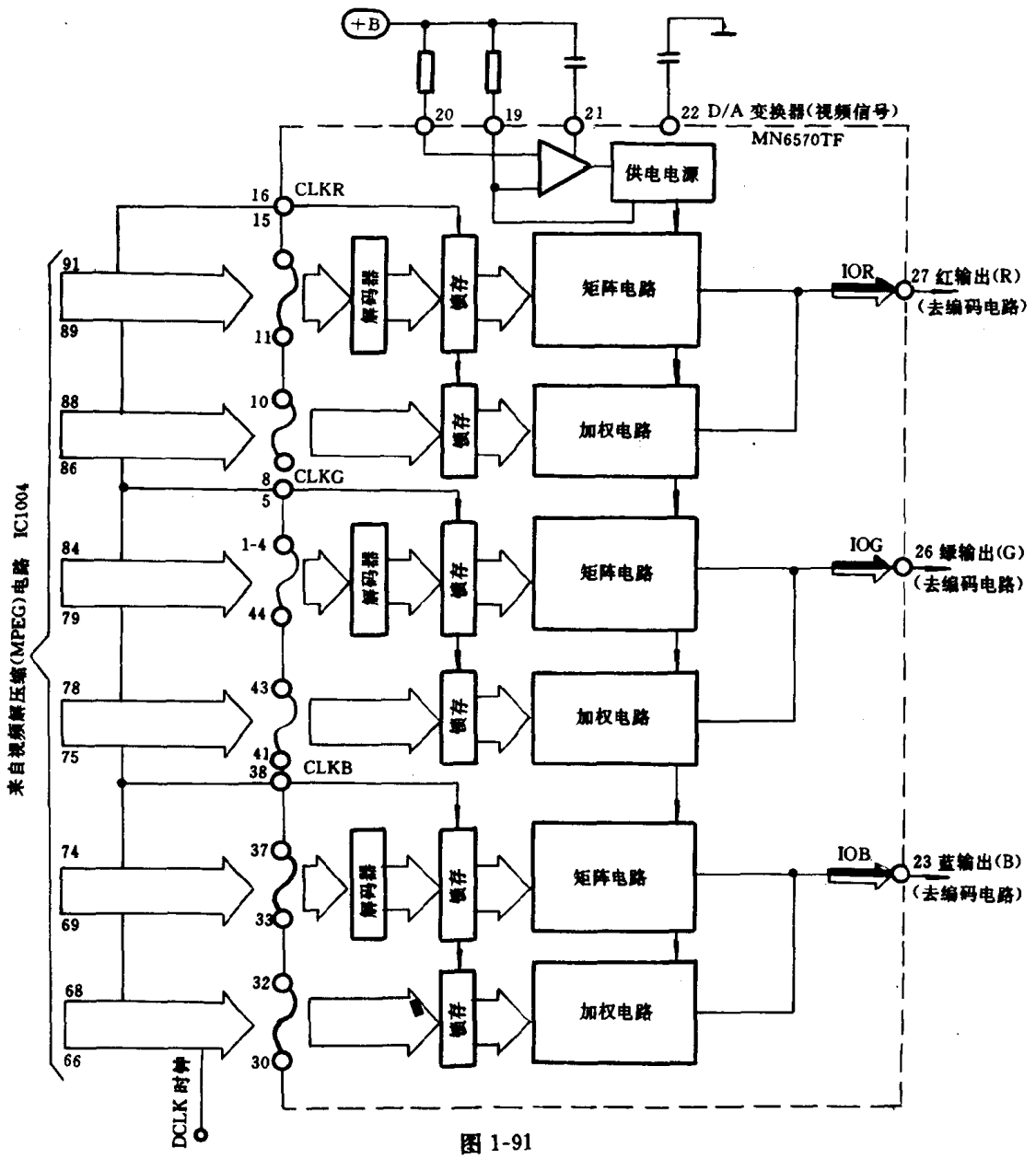


图 1-91

92. MN8811(数字时基校正电路)

数字时基校正器集成电路MN8811 的内部功能方框图如图1-92 所示,其引脚功能如表1-92 所示。

表 1-92

引脚号	名　称	功　　能	引脚号	名　称	功　　能
①	RCK1	读时钟输入	㊸	DSIN0	
②	RCK0	读时钟输出	㊹	DSIN1	
③	RX0	RX1 倒相放大输出	㊺	DSIN2	
④	RX1	调相信号输入	㊻	DSIN3	数字视频输入
⑤	TMODE	测试模式(未用)	㊼	DSIN4	
⑥	PMDOUT	调相输出读出	㊽	DSIN5	
⑦	DSOUT7		㊾	DSIN6	
⑧	DSOUT6		㊿	DSIN7	
⑨	DSOUT5		(51)	DVDD	+5V(逻辑部分)
⑩	DSOUT4	数字视频输出(8 位)	(52)	DVSS	接地(逻辑部分)
⑪	DSOUT3		(53)	CNT2	线性H/脉冲L
⑫	DSOUT2		(54)	TOGGLE	触发
⑬	DSOUT1		(55)	NDOD	失落检测
⑭	DSOUT0		(56)	HB1	脉冲H/线性L
⑮	WH	行同步	(57)	BSTOK	正常脉冲幅度H/低频L
⑯	WV	帧同步	(58)	CSYNC	复合同步
⑰	RH	基准行同步	(59)	NCLPLS	钳位脉冲
⑱	RV	基准帧同步	(60)	NODD	奇数场L/偶数场H
⑲	RFS2	基准时钟/2(5.15MHz)	(61)	NSPHD	主轴伺服(未用)
⑳	RFS	基准时钟/4(3.58MHz)	(62)	WCK1	写入时钟入
(21)	EXTERR	调相时钟读出误差数据	(63)	WCK0	写入时钟出
(22)	DVSS	接地(逻辑部分)	(64)	WX0	WX1 反相放大器输出
(23)	DVDD	+5V(逻辑与数字部分)	(65)	WX1	DT0 输出输入滤波器
(24)	DVSS	接地(D/A 数字部分)	(66)	TEST	测试模式H 正常L 专用
(25)	AVSS	接地(D/A 模拟部分)	(67)	DTO	锁相环振荡
(26)	AVDD	+5V(D/A 模拟部分)	(68)	NRST	电源复位L
(27)	VREF	D/A 基准电压	(69)	ATBC	模拟TBC 信号
(28)	IREF	D/A 基准电流	(70)	X0	28.125MHz 振荡
(29)	COMP	未用	(71)	X1	28.125 振荡
(30)	VIB	未用	(72)	DVDD	+5V(逻辑部分)
(31)	DAOUT	视频输出	(73)	DVSS	接地(逻辑部分)
(32)	DSOEN	数字输出(H)	(74)	MCLK	串行时钟
(33)	TEST1	测试模式	(75)	MDATA	串行数据
(34)	DVSS	接地(A/D 数字部分)	(76)	MLOAD	串行数据加载脉冲
(35)	DVDD	+5V(A/D 数字部分)	(77)	VTM	帧定时信号
(36)	VRTS	A/D 基准上限电压	(78)	FLAG	基准标志
(37)	ART	A/D 基准上限电压	(79)	REFH	主轴伺服触发脉冲
(38)	AVDD	+5V(A/D 模拟部分)	(80)	EXTREF	TBC 触发脉冲
(39)	AVIN	视频输入	(81)	TBCMTE	TBC 静噪
(40)	AVSS	接地(A/D 模拟部分)	(82)	TBCHLD	TBC 同步(L)
(41)	VRBS	A/D 基准下限电压	(83)	PMOFF	调相器切断信号
(42)	VRB	A/D 基准下限电压	(84)	ERON	锁相环误差数据控制

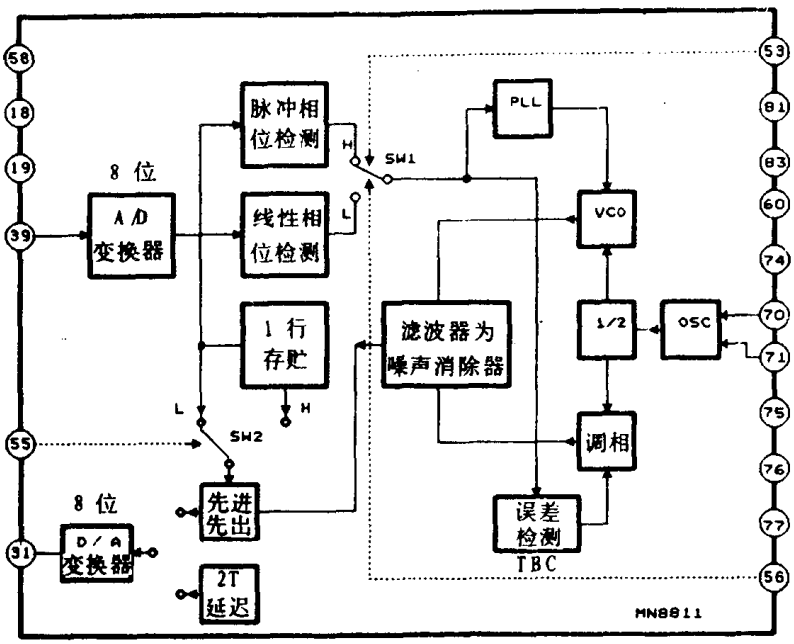


图 1-92

93. MN89101AM(MPEG 视频/音频解码器)

MN89101AM 是MPEG 视频/音频解码集成电路,其引脚功能如表1-93 所示。

表 1-93

引脚号	名　称	输入/输出	功　能	备　注
①	HA2	I	数据/位址模式切换输入	用来切换HD0～HD7(数据/位址I/O)信号线的模式
②	$\overline{DS}$	I	数据快闪信号输入	当设定为LOW 时,位址或数据即从/到协处理器读取/写入到HD0～HD7
③	$\overline{R}$/W	I	读取/写入信号输入	读取/写入信号(LOW＝读取;HIGH＝写入)
④	CFLEVEL	—	—	若不使用,开路
⑤	$\overline{DTACK}$	O	数据取得信号输出	HD0～HD7 的数据接收完成
⑥	HD0	I/O	位址/数据I/O	用来交换位址或数据
⑦	V_{DD}	I	电源端	3.3V
⑧	HD1	I/O	位址/数据I/O	用来交换位址或数据。位址仅能单方向传送。数据则可进行双向传送
⑨	HD2	I/O	位址/数据I/O	
⑩	V_{SS}	—	GND 端	0V
⑪～⑮	HD3～HD7	I/O	位址/数据I/O	用来交换位址或数据。位址仅能单方向传送。数据则可进行双向传送
⑯	I/OV_{SS}	—	GND 端	0V

⑰	TEST	I	—	若不使用，连接至电源端
⑱	XTL V_{SS}	—	石英共振器的GND	0V
⑲	XTL IN	I	石英共振器输入/输出端	F=40.5MHz(T=0.0247μs)
⑳	STL OUT	O		
㉑、㉒	V_{DD}	I	供石英共振器	3.3V
㉓～㉘	MD0 ～ MD5	I/O	ORAM/ROM 数据I/O信号线	用来与DRAM 以及ROM 交换数据。控制MPEG 的数据由ROM 传来，同时CD-ROM 格式的视频数据由DRAM 传来
㉙	V_{DD}	I	电源端	3.3V
㉚	MD6	I/O	DRAM/ROM 数据I/O信号线	用来与DRAM 以及ROM 交换数据
㉛	MD7	I/O	DRAM/ROM 数据I/O信号线	用来与DRAM 以及ROM 交换数据
㉜	$\overline{MCE0}$	O	ROM 片选信号输出	Low 可选择ROM
㉝	MCE1	—	—	若不使用，开路
㉞～㊲	MD8～MD11	I/O	DRAM/ROM 数据I/O 信号线	用来与DRAM 以及ROM 交换
㊳	V_{SS}	—	GND 端	0V
㊴～㊷	MD12～MD15	I/O	DRAM/ROM 数据I/O 信号线	用来与DRAM 以及ROM 交换数据
㊸	$V_{DD}5$	I	电源端	4.7V
㊹	$\overline{LCAS}$	O	DRAM LCAS/ROM 位址输出	DRAM 低位址/数据指令输出
㊺	$\overline{LCASIN}$	I	DRAM LCAS 输入	DRAM 低位址/数据指令输入
㊻	V_{SS}	—	GND 端	0V
㊼	$\overline{MWE}$	O	DRAM 写入控制信号输出	LOW 写入，HIGH 读取
㊽	$\overline{UCAS}$	O	DRAM 写入控制信号输出	LOW 写入，HIGH 读取数据指令输出
㊾	V_{DD}	I	电源端	3.3V
㊿	$\overline{UCASIN}$	I	DFAM UCAS 输入	DRAM 高位址/数据指令输入
(51)	$\overline{RAS0}$	O	DRAM RAS0 输出	DRAM 高位址/数据指令输出
(52)	$\overline{RAS1}$	O	DRAM RAS1 输出	DRAM 高位址/数据指令输出
(53)	MA9	O	ROM 片选信号输出	LOW 选择ROM
(54)～(57)	MA8～MA5	O	DRAM/ROM 位址输出	DRAM 位址输出
(58)	V_{SS}	—	GND 端	0V
(59)～(63)	MA4～MA0	O	DRAM/ROM 位址输出	DRAM 位址输出
(64)	PIO 0	—	—	若不使用，开路

⑥⑤	V_{DD}	I	电源端	3.3V
⑥⑥～⑦②	VD0～VD6	O	视频数据输出	视频数据输出(红)至VDAC(IC1013)
⑦③	V_{SS}	I	GND 端	0V
⑦④～⑦⑥	VD7～VD9	O	视频数据输出第⑦④脚：红；第⑦⑤～⑦⑥脚：绿	视频数据输出(红和绿)至VDAC(IC1013)
⑦⑦	V_{DD}	I	电源端	3.3V
⑦⑧～⑧⑩	VD10～VD12	O	视频数据输出(绿)	视频数据输出(绿)至VDAC(IC1013)
⑧①	V_{DD}	I	电源端	3.3V
⑧②～⑧④	VD13～VD15	O	视频数据输出(绿)	视频数据输出(绿)至VDAC(IC1013)
⑧⑤	V_{SS}	—	GND 端	0V
⑧⑥～⑧⑨	VD16～VD19	O	视频数据输出(蓝)	视频数据输出(蓝)至VDAC(IC1013)
⑨⑩	V_{SS}	—	GND 端	0V
⑨①～⑨④	VD20～VD23	O	视频数据输出(蓝)	视频数据输出(蓝)至VDAC(IC1013)
⑨⑤	CSYNC	O	合成同步信号输出	输出至时钟发生器及RGB 编码器(F＝15.7KHz：NTSC；F＝15.6KHz；PAL)
⑨⑥	HSYNC	O	水平同步信号输出	输出至时钟发生器及OSD(F＝15.7KHz：NTSC；F＝15.6KHz：PAL)
⑨⑦	VOE	I	视频控制信号输入	若不使用，连接至电源端
⑨⑧	VCO V_{DD}	I	电源端	3.3V
⑨⑨	VCLK	I	视频读取时钟输入	F＝27MHz(T＝0.037μs)
⑩⓪	VCO V_{SS}	—	GND 端	0V
⑩①	$\overline{\text{RESET}}$	I	重置信号输入	执行系统控制器的低重置信号
⑩②	V_{SS}	—	GND 端	0V
⑩③	CD-C2PO	I	数据错误旗标信号输入	当串行错误无法更正时，接受一个旗标信号
⑩④	CD-LRCK	I	CDLR 时钟输入	F＝87MHz(T＝11.5μs)
⑩⑤	CD-DATA	I	CD 串行数据输入	F＝2.822MHz(T＝0.354μs)
⑩⑥	CD-BCK	I	CD 比特时钟输入	F＝2.822MHz(T＝0.354μs)
⑩⑦	DA-LRCK	O	音频LR 时钟输出	F＝87MHz(T＝11.5μs)
⑩⑧	DA-DATA	O	音频串行数据输出	F＝2.822MHz(T＝0.354μs)
⑩⑨	DA-BCK	O	声音比特时钟输出	F＝2MHz(T＝0.5μs)
⑪⓪	V_{DD}	I	电源端	3.3V

⑪	XCK	I	声音读取时钟输入	F=16.9344MHz(T=0.059μs)
⑫	V_{DD}	I	电源端	3.3V
⑬	PI12	O	软插断信号输出	在将其自身数据传递给协处理器时,才会发出
⑭	PI11	—	—	若不使用,开路
⑮	PI10	I	系统控制信号输入	提升为高电平
⑯	PI09	I	启动ROM 信号输入	提升为高电平
⑰	PI08	—	—	若不使用,开路
⑱	PI07	O	DAC 强制输出	高频强制信号输出
⑲~㉒	PI06~PI03	—	—	若不使用,开路
㉓	$V_{DD}5$	I	电源端	4.7V
㉔	PI02	—	—	若不使用,开路
㉕	V_{SS}	—	GND 端	0V
㉖	PI01	—	—	若不使用,开路
㉗	HA0	I	数据/位址模式切换输入	用于切换HD0~HD7(位址/数据I/O)信号线的模式
㉘	HAI	I	数据/位址模式切换输入	用于切换HD0~HD7(位址/数据I/O)信号线的模式

94. MN662740RE(数字信号处理电路)

MN662740RE 是数字信号处理集成电路,具有伺服处理,数字滤波和D/A 转换等功能。其引脚功能如表1-94 所示。

表 1-94

引脚号	名 称	输入/输出	功 能
①	BCLK	O	串行比特时钟输出
②	LRCK	O	L/R 识别信号输出
③	SRDATA	O	串行数据信号输出
④	$DV_{DD}1$	I	电源(数字电路)端
⑤	$DV_{SS}1$	—	GND(数字电路)端
⑥	TX	—	数字声音界面信号
⑦	MCLK	I	指令时钟信号
⑧	MDATA	I	指令数据信号
⑨	MLD	I	指令输入信号"L";输入
⑩	SENSE	—	感测信号(OFT、FESL、NACEND、NAJEND、POSAD、SEG)(若不使用,开路)
⑪	FLOCK	—	光学伺服状态(聚焦)("L":前导)(若不使用,开路)

⑫	TLOCK	—	光学伺服状态(循迹)("L":前导)(若不使用,开路)
⑬	BLKCK	O	子码区块时钟(f=75Hz)
⑭	SQCK	I	子码Q 寄存器时脉
⑮	SUBQ	O	子码Q 数据
⑯	DMUTE	I	静音输入("H":静音)(若不使用,接至GND)
⑰	STAT	O	状态信号(CRC、CUE、CLVS、TTSTOP、FCLV、SQCK)
⑱	RESET	I	重置信号("L":重置)
⑲	SMCK	O	系统时钟(f=4.2336MHz)
⑳	PMCK	O	频率除数时钟信号(f=1/1.92×ck=88.2kHz)
㉑	TRV	O	进给机构伺服控制
㉒	TVD	O	进给机构驱动信号
㉓	PC	O	主轴电机驱动信号("L":开)
㉔	ECM	O	主轴电机驱动信号(强迫模式)
㉕	ECS	O	主轴电机驱动信号(伺服误差信号)
㉖	KICK	O	拍差脉冲输出
㉗	TRD	O	循迹驱动信号输出
㉘	FOD	O	降焦驱动信号输出
㉙	VREF	I	D/A 驱动输出(TVD、ESC、TRD、FOD、FBAL、TBAL)正常电压输入端
㉚	FBAL	O	聚焦平衡调整输出
㉛	TBAL	O	循迹平衡调整输出
㉜	FE	I	聚焦误差信号(类比输入)
㉝	TE	I	循迹误差信号(类比输入)
㉞	RFENV	I	RF 封锁信号
㉟	VDET	I	振荡检测信号("H":检测)
㊱	OFTR	I	误轨信号("H":误轨)
㊲	TRCRS	I	轨迹交叉信号输入
㊳	RFDET	I	RF 检测信号("L":检测)
㊴	BDO	I	退出检测信号("H":退出)
㊵	LDON	O	激光电源控制("H":开)
㊶	TES	O	循迹误差分路输出("H":退出)
㊷	PLAY	O	播放信号("H":播放)
㊸	WVEL	—	倍速状态信号("H":倍速)
㊹	ARF	I	RF 信号输入
㊺	IREF	I	参考电流输入
㊻	DRF	—	DSL 偏压端(若不使用,开路)
㊼	DSLF	I/O	DSL 回路滤波端

㊽	PLLF	I/O	PLL 回路滤波端
㊾	VCOF	I	VCO 回路滤波端(若不使用,接至$AV_{DD}2$)
㊿	$AV_{DD}2$	I	电源(模拟线路)端(2)
(51)	$AV_{SS}2$	—	GND(模拟线路)端
(52)	FS384	O	384fs(16.9344MHz)输出(若不使用,开路)
(53)	PCK	—	PLL 释出时钟(f=4.2336MHz)(若不使用,开路)
(54)	TROF	—	循迹伺服OFF 信号(若不使用,开路)
(55)	SUBC	—	子码序列输出数据
(56)	SBCK	—	子码序列输入时钟
(57)	V_{SS}	—	GND 端
(58)	X1	I	石英振荡端(f=16.9344MHz)
(59)	X2	O	石英振荡端(f=16.9344MHz)
(60)	V_{DD}	I	电源端
(61)	TRVSTOP	O	进给电机停止控制端
(62)	CLDCK	O	子码振荡时钟信号(fCLDCK=7.35KHz;正常)
(63)	FCLK	—	石英振荡时钟(若不使用,开路)
(64)	IPFLAG	O	内插旗标端
(65)	FLAG0	—	旗标端(若不使用,开路)
(66)	CLVS	—	主轴伺服相位同步信号(若不使用;开路)("H":CLV,"L":粗略伺服)
(67)	CRC	—	子码CRC 检查端(若不使用,开路)("H":正常;"L":故障)
(68)	DEMPHA	—	反强化"开"信号("H":开)(若不使用,开路)
(69)	FLAG6	—	旗标端(若不使用,开路)
(70)	SEL	—	若不使用,连接至电源端
(71)	TEST	I	测试端(正常:"H")
(72)	$AV_{DD}I$	I	电源(模拟电路)端(1)
(73)	OUTL	O	左频道声音信号
(74)	$AV_{SS}1$	—	GND(模拟电路)端
(75)	OUTR	O	右频道声音信号
(76)	RSEL	I	KF 信号之极性方向控制端(若不使用,连接至电源端)
(77)	CSEL	—	石英振荡器频率控制端(若不使用,连接至GND)
(78)	ISRDATA	I	音频串行数据输入
(79)	ILRCK	I	音频L/R 时钟输入
(80)	IBCLK	I	音频比特时钟输入

95. MSC6240B-025GS-VIK(系统控制及显示驱动器)

MSC6240B-025GS-VIK 集成电路是系统控制及显示驱动器。采用扁平80 脚封装,其引

脚排列及内部功能图如图1-95 所示。

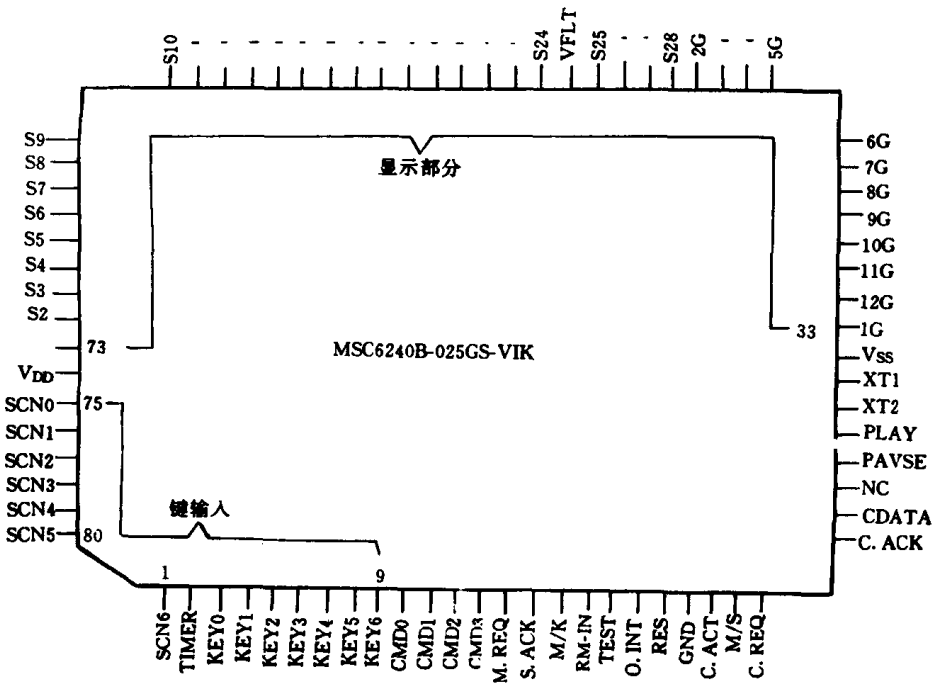


图 1-95

96. MSM72H032(系统控制电路)

MSM72H032 是系统控制集成电路,其引脚功能如表1-96 所示。

表 1-96

引脚号	功　能	引脚号	功　能
①	工作电压输入	⑬	复位控制入
②	空	⑭	播放视频行同步入
③	地	⑮	主轴伺服控制输出1
④	测试数据入	⑯	主轴伺服控制输出2
⑤	清除场扫描同步计数数据出	⑰	FGM 控制A 出
⑥	循迹跳动触发信号入	⑱	
⑦	主轴伺服锁定出	⑲	
⑧	寄存器B 数据入	⑳	
⑨	寄存器A 数据入	㉑	地
⑩	屏幕静噪控制入	㉒	
⑪	允许复位控制入	㉓	工作电压(5V)入
⑫	循迹跳动控制入	㉔	CDV 控制B 出

㉕		㊸	
㉖		㊹	CD/LD、CDV 识别控制出
㉗		㊺	CDG 视频入
㉘	测试时输出	㊻	CDG 控制门开关
㉙	循迹跳动触发	㊼	CDG 色同步脉冲出
㉚	时基校正保持控制入	㊽	视频静噪控制2 出
㉛	场同步(CGV)	㊾	视频静噪控制1 出
㉜		㊿	视频静噪出
㉝	音频线路静噪控制出	(61)	
㉞	模拟控制出	(62)	地
㉟	CD 音频静噪控制出	(63)	
㊱	视频时基校正静噪控制出	(64)	工作电压(5V)入
㊲	计数2 出	(65)	TBC 参考行同步出
㊳	RF 锁相环锁定入	(66)	TBC 行同步入
㊴		(67)	行同步出
㊵		(68)	主轴电机停转控制出
㊶		(69)	主轴伺服不锁定控制出
㊷	工作电压(5V)入	(70)	伺服时钟信号出
㊸		(71)	循迹跳动控制出
㊹	地	(72)	滑动跳动控制出
㊺	主轴高速控制出	(73)	fsc(3.58MHz)入
㊻		(74)	2fsc(7.16MHz)入
㊼		(75)	参考场同步信号入
㊽	行推动脉冲入	(76)	播放场同步信号入
㊾	同步(SYEC)信号出	(77)	循迹跳动方向(正/反)控制入
㊿	CX 音频混合消噪控制出	(78)	
(51)	音频左声道静噪出	(79)	主轴伺服参考行同步出
(52)	音频右声道静噪出	(80)	外部IC 通信时钟入

97. MSM514256B-JS(动态存储器)

MSM514256B(或MSM514256B-JS)是VCD 机的动态存储器集成电路,其内部功能方框图如图1-97 所示。

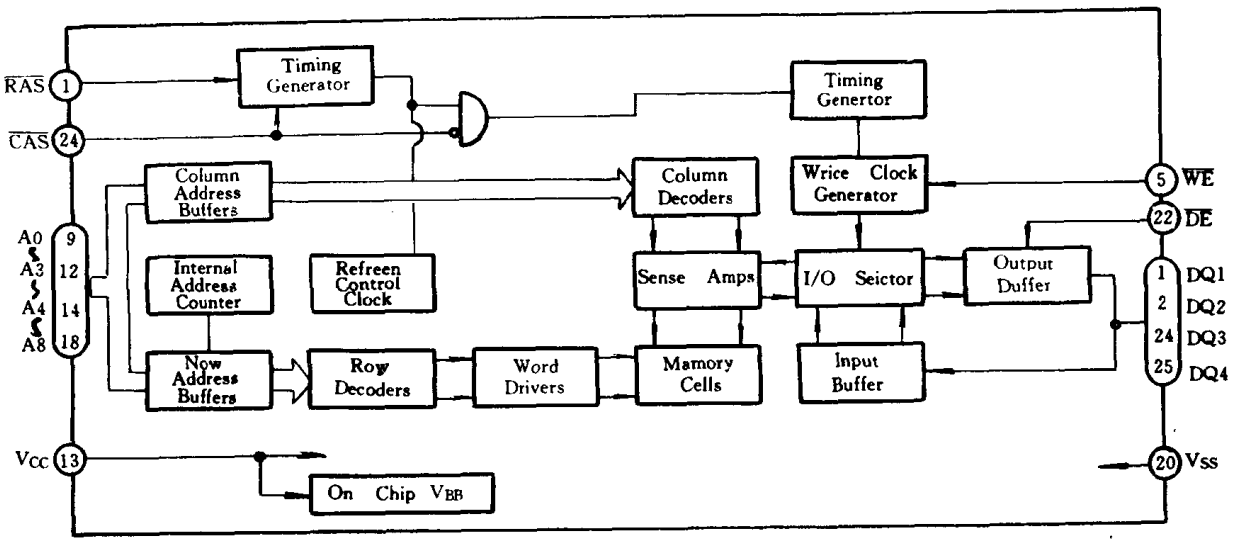


图 1-97

98. NJM2244M(视频选通放大器)

视频选通放大器NJM2244M 集成电路的内部功能方框图如图1-98 所示。

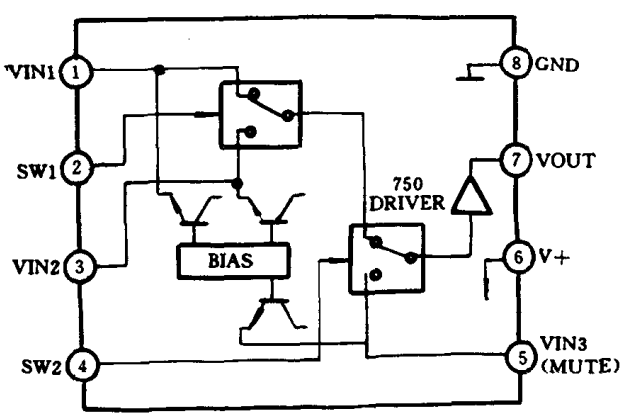


图 1-98

99. NJU3711M(扩展器电路)

VCD 机的扩展器集成电路NJU3711M 的引脚功能如表1-99 所示。

表 1-99

引脚号	名　称	输入/输出	功　能
①	LDC	O	激光信号输出,"H":激光二极管接通
②	QDAT/OSD	O	CQCKDSP 或屏显OSD 的时钟线)转换,"L":DSP
③	MUTE	O	数字静噪控制

⑤	MD2	O	CXD2500BQMD2(第59脚:数字信号输出ON/OFF)控制
⑥	LED ON	O	VCD PBC(重放控制)功能发光二极管ON/OFF,"H":LED ON
⑦	NTSC/PAL	O	NTSC/PAL 信号转换,"H":NTSC
⑫	RMUTE	O	模拟静噪控制,"L":静噪ON
⑬	CDG-MUTE	O	CDG 集成电路(MPEG 电路板)静噪控制,"H":静噪

100. P51572B(复位电路)

P51572B 是复位集成电路,其引脚功能如表1-100 所示。

表 1-100

引脚号	名　称	功　能
①	V_{DD}	电源输入(+5V)
②	GND	地
③	OUT	复位信号输出

101. PCM56P-L-1(D/A 变换器)

D/A 变换器PCM56P-L-1 集成电路的引脚排列和内部功能方框图如图1-101 所示,其引脚功能如表1-101 所示。

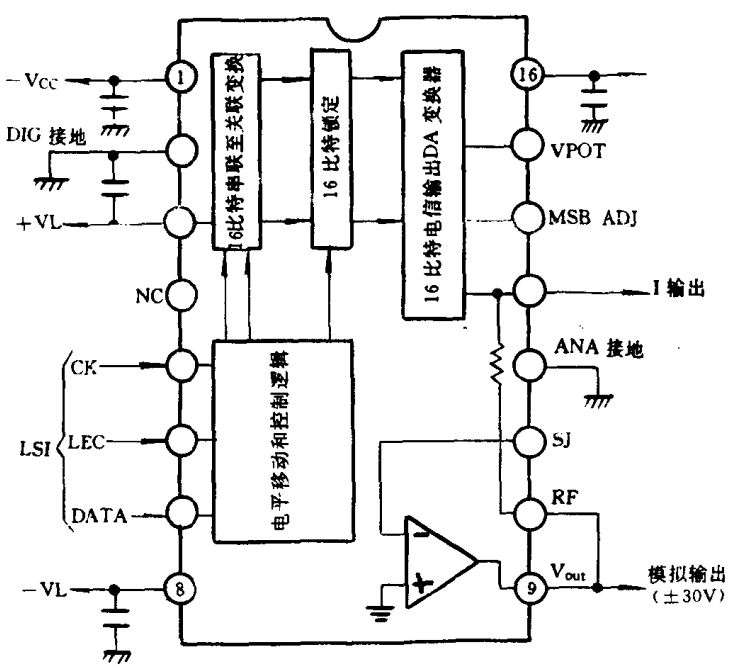


图 1-101

表 1-101

引脚号	名　称	功　能	引脚号	名　称	功　能
①	$-V_{CC}$	模拟负电源	⑨	V_{OUT}	电压输出
②	DIG GND	数字接地	⑩	RF	反馈电阻
③	+VL	逻辑正电源	⑪	S. J	相加连接(OP 放大器,输入)
④	NC	无接线	⑫	ANA GND	模拟接地
⑤	CK	时钟输入	⑬	I_{OUT}	电流输出
⑥	LEC	锁定致使控制输入	⑭	MSB ADJ	MSB 调整接线柱
⑦	DATA	数据输入	⑮	VPOT	电位器
⑧	−VL	逻辑负电源	⑯	$+V_{CC}$	模拟正电源

102. PCM1710U(D/A 变换器)

VCD 机的D/A 变换集成电路PCM1710U 的内部功能方框图和引脚功能如图1-102所示。

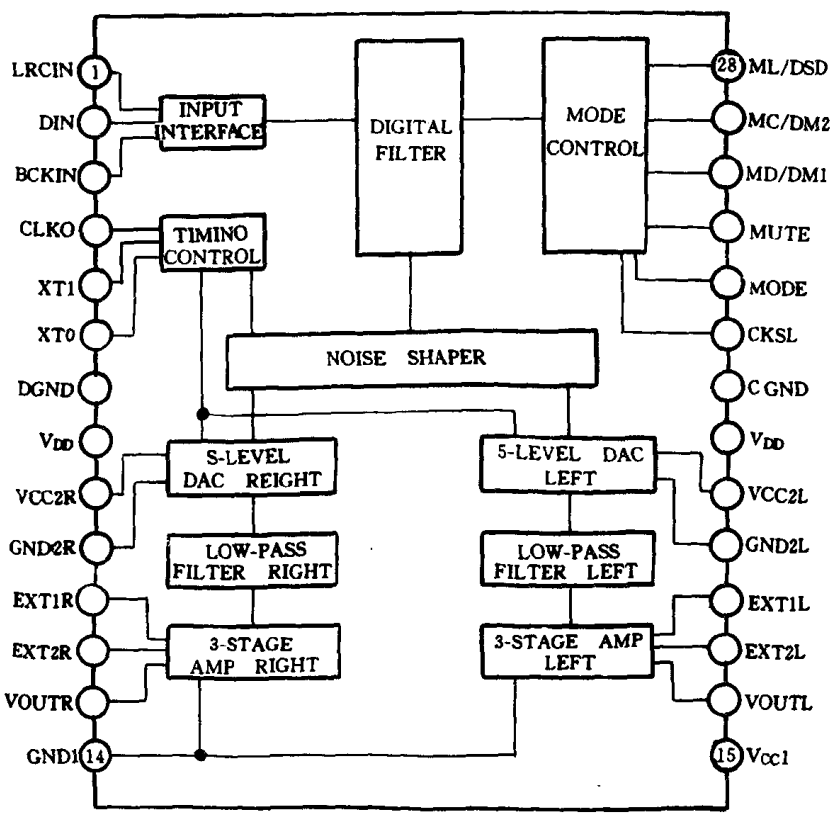


图 1-102

103. PCM1712U(D/A 变换器)

PCM1712U 是16bit 双路电压输出CMOS 数模变换器,内置独特的多种电平3 阶 Δ-Σ 滤波器,能接受常规格式的16bit 输入数据和IIS(32BCD/fs,连续16bit 数据)格式数据,其数码滤波器在通带外具有35dB 的抑制,在通带内的不平度仅为±0. 17dB。

PCM1712U 电路的引脚功能及内部功能方框图如图1-103 所示。

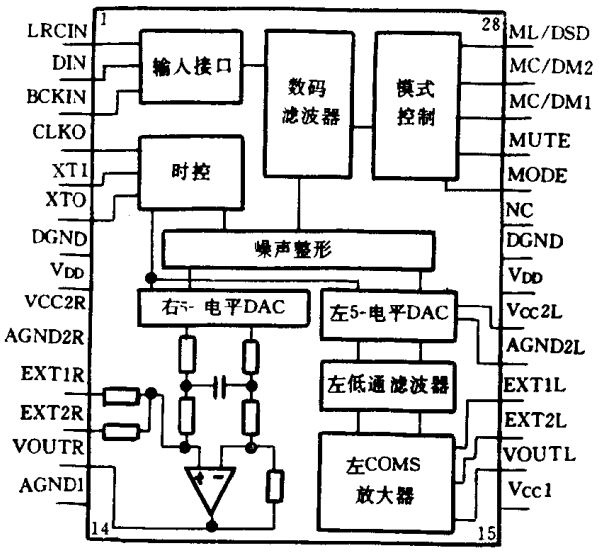

LRCIN
DIN
BCKIN
CLKO
XT1
XTO
DGND
VDD
VCC2R
AGND2R
EXT1R
EXT2R
VOUTR
AGND1
输入接口
数码滤波器
模式控制
时控
噪声整形
右5-电平DAC
左5-电平DAC
左低通滤波器
左COMS放大器
ML/DSD
MC/DM2
MC/DM1
MUTE
MODE
NC
DGND
VDD
Vcc2L
AGND2L
EXT1L
EXT2L
VOUTL
Vcc1

图 1-103

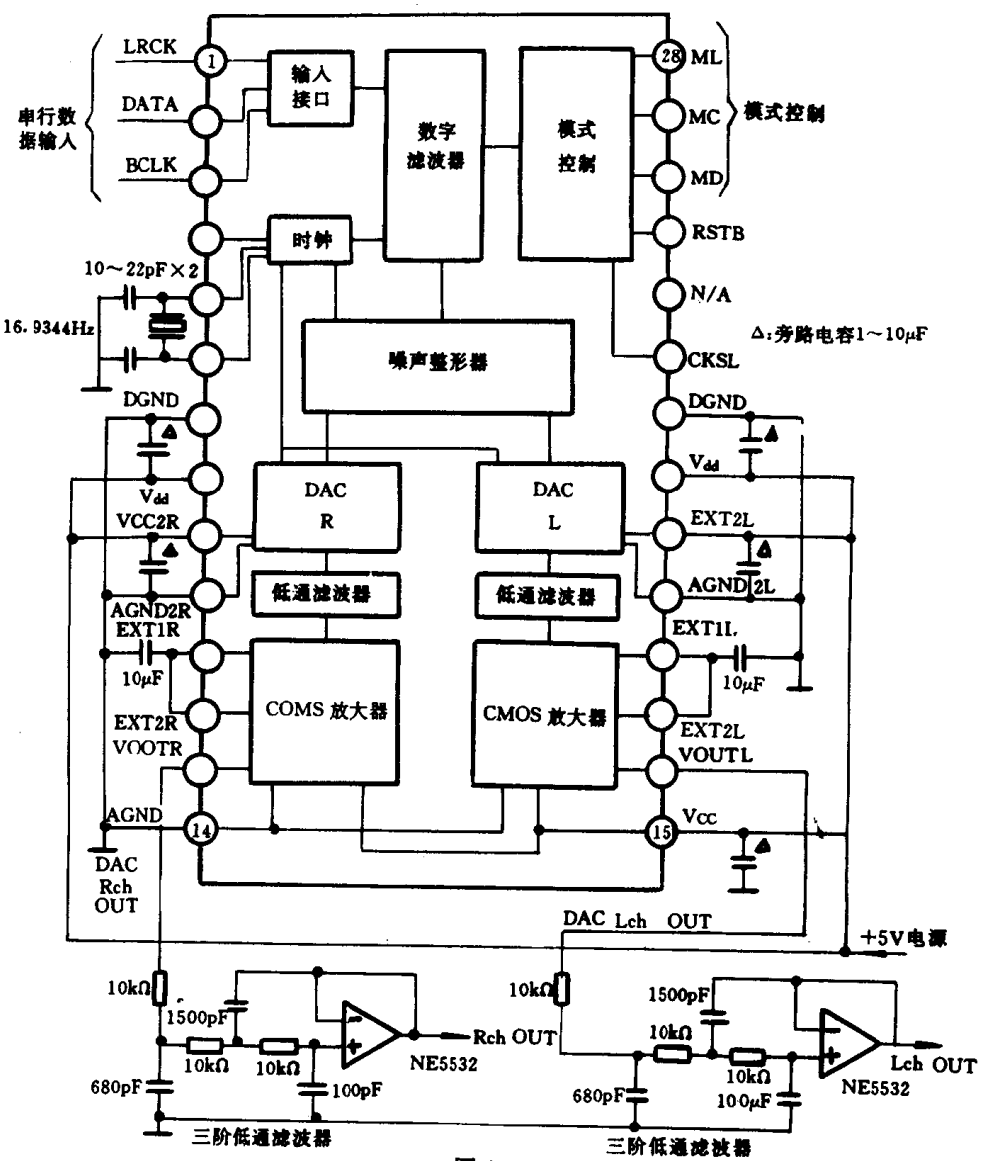

串行数据输入
LRCK
DATA
BCLK
输入接口
数字滤波器
模式控制
模式控制
ML
MC
MD
时钟
RSTB
N/A
10～22pF×2
16.9344Hz
噪声整形器
CKSL
△:旁路电容1～10μF
DGND
Vdd
VCC2R
DAC R
DAC L
EXT2L
AGND2R
EXT1R
低通滤波器
低通滤波器
AGND2L
EXT1L
10μF
10μF
EXT2R
VOOTR
COMS 放大器
CMOS 放大器
EXT2L
VOUTL
AGND
Vcc
DAC Rch OUT
DAC Lch OUT
+5V电源
10kΩ
1500pF
10kΩ
10kΩ
Rch OUT
NE5532
680pF
100pF
三阶低通滤波器
10kΩ
1500pF
10kΩ
10kΩ
Lch OUT
NE5532
680pF
100μF
三阶低通滤波器

图 1-104

104. PCM1715U(D/A 变换器)

PCM1715U 为高性能、双电压输出、CMOS DELTA-SIGMA DAC 集成电路，其内部具有8 倍超采样数字滤波器，低通滤波器和输出运算放大器。

PCM1715U 的内部功能方框图及其应用电路如图1-104 所示。

105. PCM63(音频DAC 电路)

美国BB 公司研制的集成电路PCM63，是一种多比特精密超低失真(20bit)的音频DAC 电路。其内部功能方框图如图1-105 所示。

PCM63 的指标为：P-K 档在0dB 输出时，THD+N 总谐波失真+噪声低于100dB；动态范围为108dB；信噪比为120dB；电流建立时间为200ns。

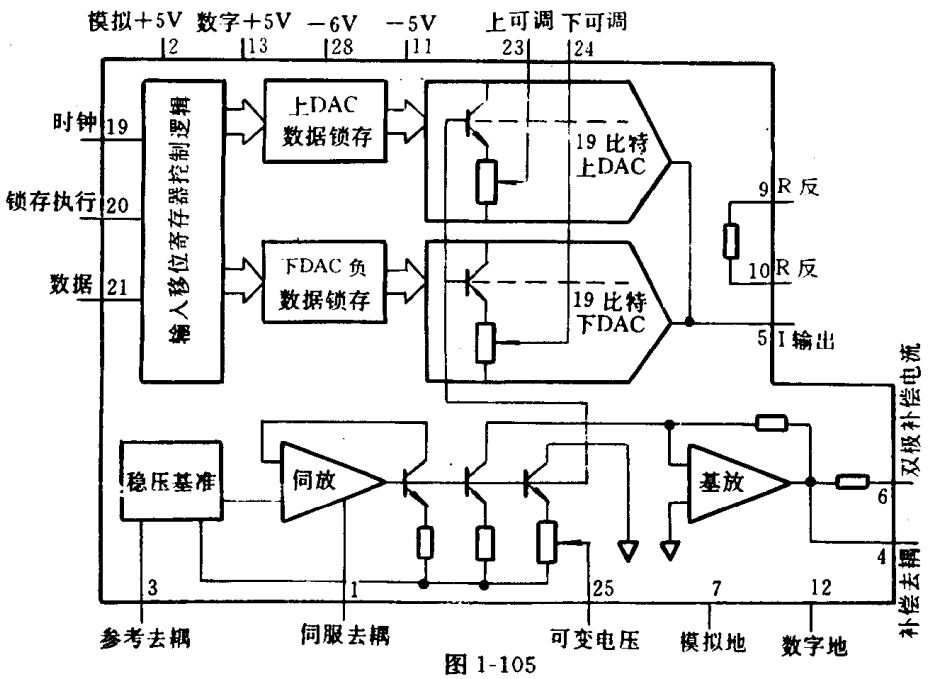


图 1-105

106. PCM69AU(D/A 转换电路)

PCM69AU BICMOS 双18bit 串行D/A 转换器集成电路的引脚排列如图1-106 所示，其引脚功能如表1-106 所示。

表1-106

引脚号	名　称	输入/输出	功　能
①	$+V_{CC}$	—	模拟部分正电源端
②	VCOM(L)	—	左声道电压公共端
③	NC	—	未接

④	I-OUT(L)	O	左声道电流输出端
⑤	SERVO DC	—	伺服式滤波器
⑥	REF DC	—	参考源滤波器
⑦	I-OUT(R)	—	右声道电流输出端
⑧	NC	—	未接
⑨	UCOM(R)	—	右声道电压公共端
⑩	A.GND	—	模拟地公共端
⑪	D.GND	—	数字地公共端
⑫	TP2	—	测试2
⑬	DATA(R)	I	右声道数据输入端
⑭	BCK	I	比特时钟输入端
⑮	SYS-CLK	I	系统时钟输入端
⑯	WDCK	I	数字时钟输入端
⑰	DATA(L)	I	左声道数据输入端
⑱	TP3	—	测试3
⑲	TP1	—	测试1
⑳	$+V_{DD}$	—	数字部分正电源端

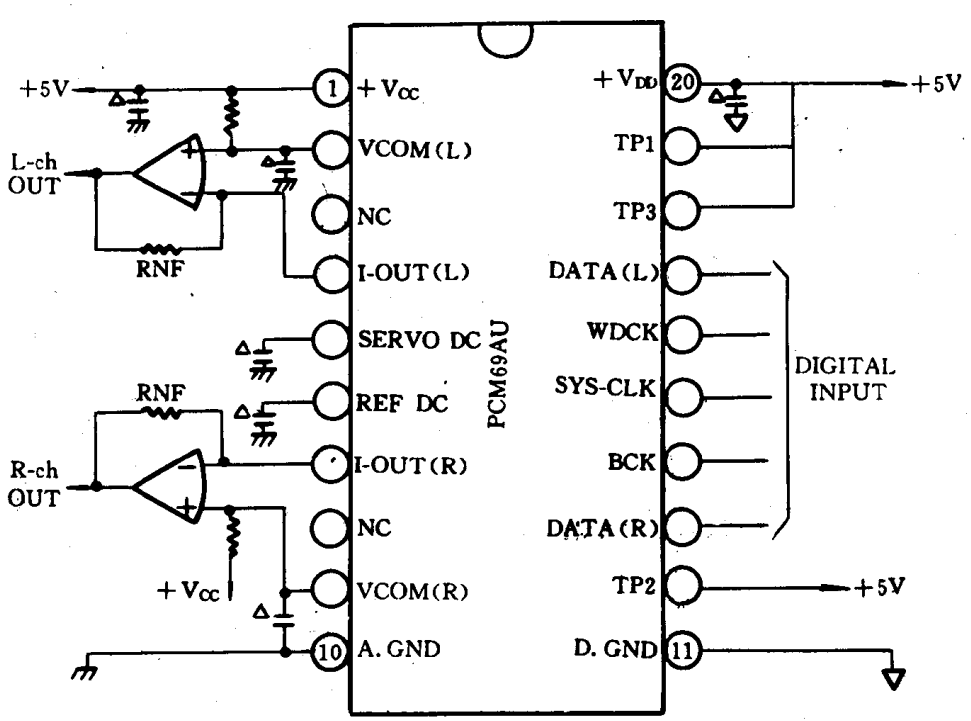


图 1-106

107. PD0034(数字滤波器)

数字滤波器PD0034 集成电路的引脚排列如图1-107-1 所示，内部功能方框图如图1-107-2 所示，引脚功能如表1-107 所示。

表 1-107

引脚号	名 称	输入/输出	端口名称	功 能
①	XIN	I	XIN	晶体控制振荡器输入或外部输入
②	XOUT	O	XOUT	晶体控制振荡器输出
③	CKS	I	CLOCK SELECT	H:16.9344MHz，L:8.4672MHz
④	CKOUT	O	CLOCK OUT	CKS=H:16.9344MHz 时钟输出，CKS=L:8.4672MHz 时钟输出
⑤	LRCK	I	LR CLOCK	LR 时钟输入
⑥	DATA	I	DTA	串行数据输入(MSB 快速)
⑦	BCLK	I	BIT CLOCK	输入数据用比特时钟
⑧	V_{SS}			接地
⑨	LCOUT	O	L CLOCK OUT	在使用2DAC 时为Lch。DAC 时钟输出
⑩	SHR	O	SHR	Rch 用抽样保持脉冲
⑪	SHL	O	SHL	Lch 用抽样保持脉冲
⑫	DOUT	O	DATA OUT	串行数据输出(MSB 快速)
⑬	WOUT	O	WORD CK OUT	WORD 时钟输出
⑭	LROUT	O	LR CK OUT	LR 选择时钟输出
⑮	BOUT	O	BIT CK OUT	DOUT 用比特时钟输出
⑯	V_{DD}			模拟正电源。

108. PD0060(数字滤波器)

数字滤波器PD0060 集成电路的引脚排列和引脚功能如图1-108-1 所示，内部功能方框图如图1-108-2 所示。

109. PD0192A(数字视频处理电路)

数字视频处理集成电路PD0192A 的内部功能方框图如图1-109 所示，引脚功能如表1-109 所示。

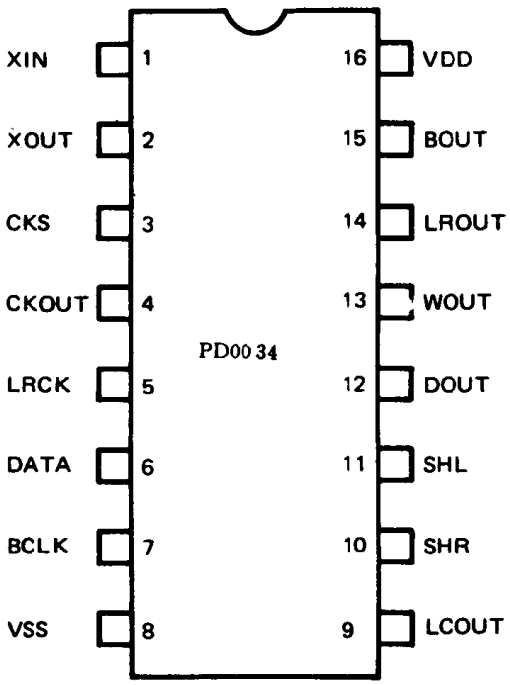


图 1-107-1

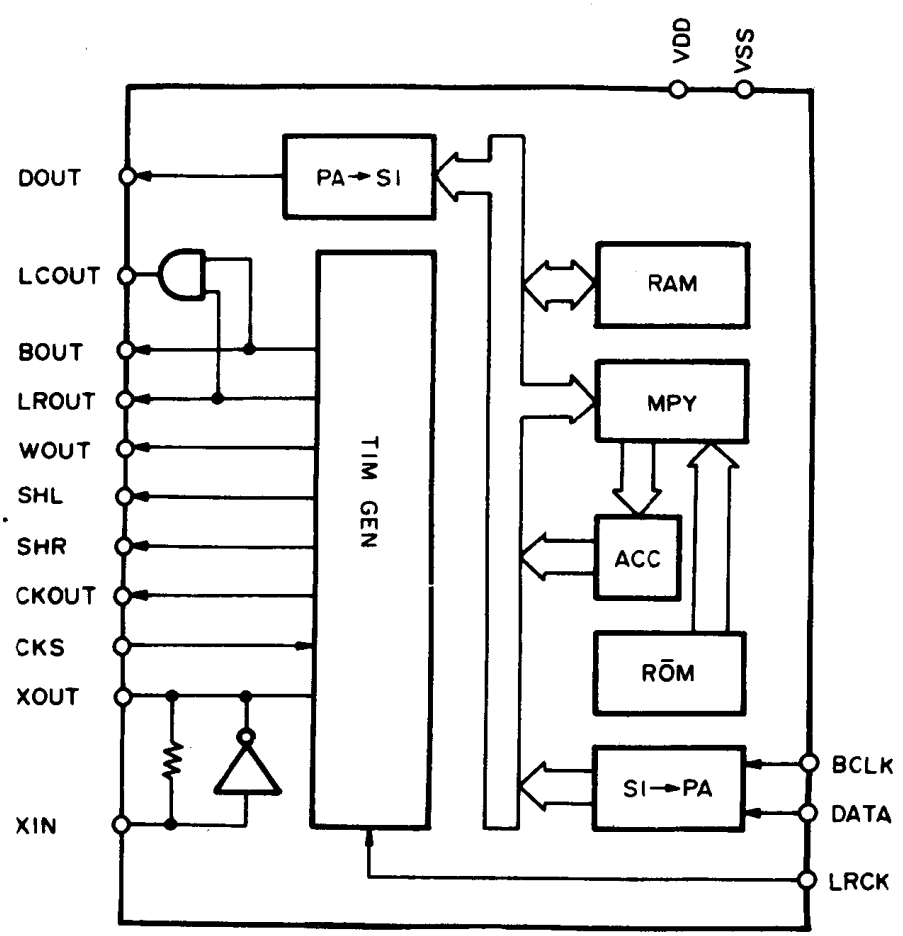


图 1-107-2

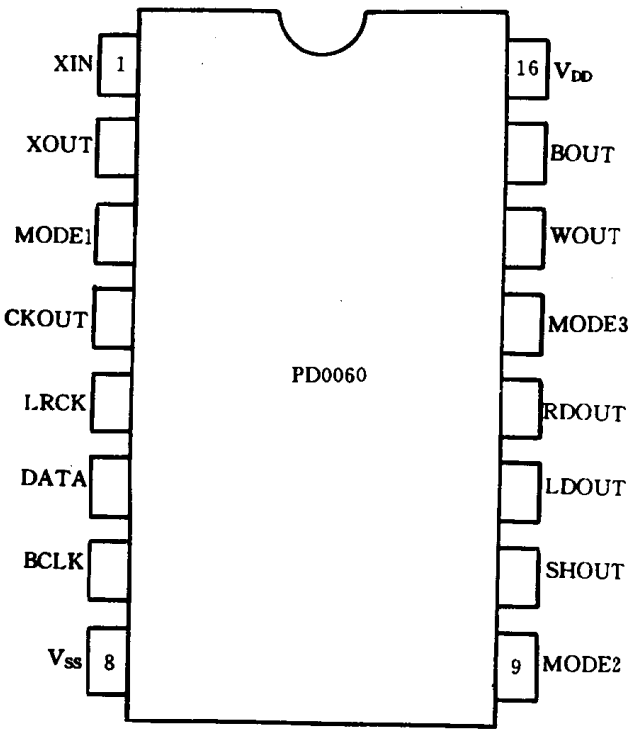


图 1-108-1

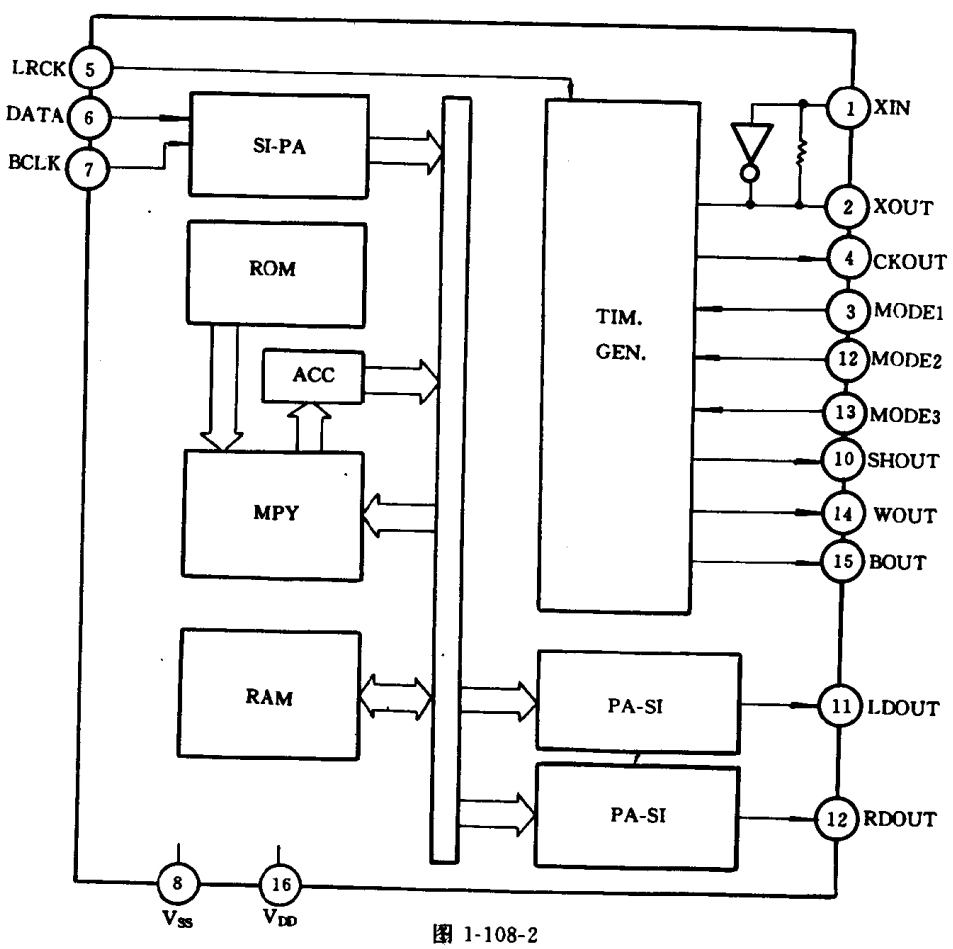


图 1-108-2

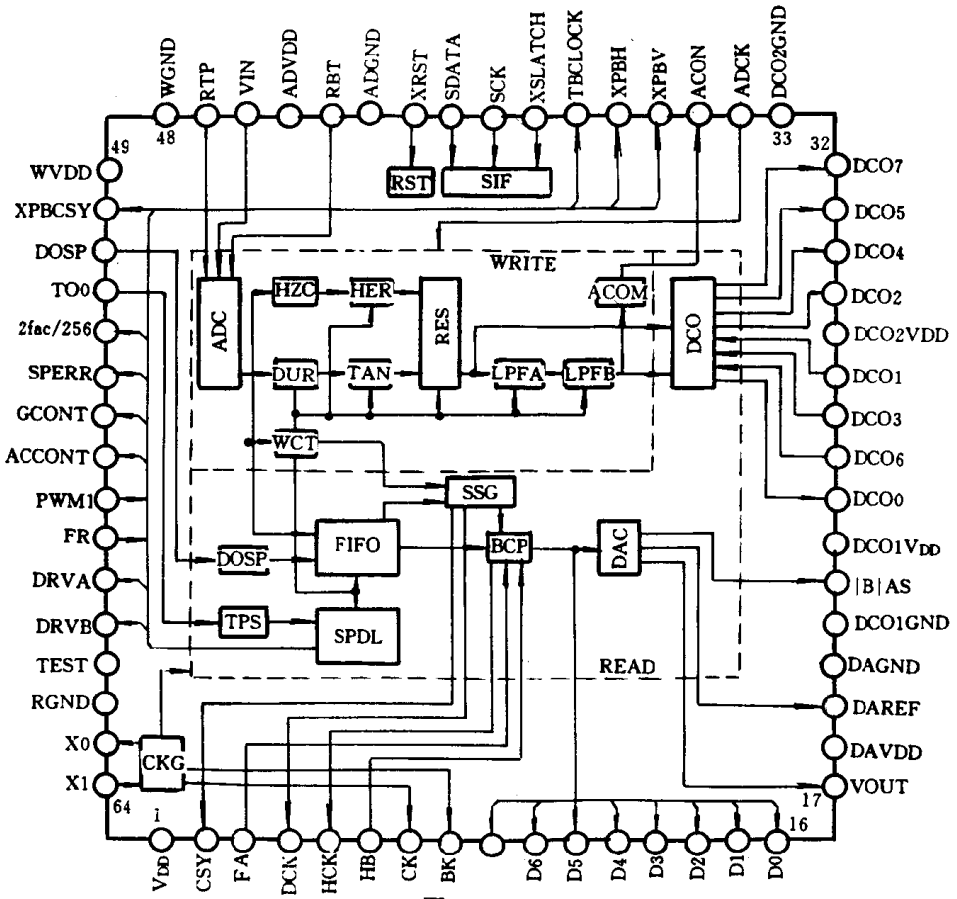


图 1-109

表 1-109

引脚号	名　称	输入/输出	功　能	
①	RV_{DD}	基准电压端	基准电压端；连接+5V	
②	XSGCSY	基准复合输出	输出负基准复合同步信号，延时量由串行指令控制	
③	WFM	写入地监视输出	MEMSYS:1	高电平输出奇数段
	XCHA	数字输入端	MEMSYS:0	低电平输入数字插入
④	XTBCH	TBC H 同步输出	MEMSYS:1	时间轴经校正输出负水平同步
	REFLOCK	SSG 脉冲检波信号输出	MEMSYS:0	
⑤	XTBCV	TBC 垂直同步输出	MEMSYS:1	时间轴经校正输出负垂直同步
	GHCK	数字信号发生器输出CLK	MEMSYS:0	2fsc 输出
⑥	FCH		MEMSYS:1	
	XCHB	数字帧输入端	MEMSYS:0	数字帧插入低电平输入
⑦	XRCK	基准时钟反向输出	基准时钟反向输出	
⑧	RCK	基准时钟输出	基准时钟输出	

⑨	D07	数字输出7	TBC 处理的视频信号输出到存储器存储，由串行指令设置，D07 是最高有效比特位，D00 是最低有效比特位
⑩	D06	数字输出6	
⑪	D05	数据输出5	
⑫	D04	数字输出4	
⑬	D03	数据输出3	
⑭	D02	数据输出2	
⑮	D01	数据输出1	
⑯	D00	数据输出0	
⑰	VOUT	视频输出端	TBC 处理视频输出端
⑱	DAV_{DD}	D/A 转换器电源端	D/A 转换器电源端，接+5V
⑲	DAREF	视频D/A 转换器	D/A 转换器基准通过0.1μF 陶瓷电容器接DAGND 端
⑳	DAGND	视频转换器地端	D/A 转换器地端
㉑	DC01GND	DC0 地端	DC0 地端；接地
㉒	IBIAS	偏压电流设置端	A/D 和D/A 转换器偏压电路电流控制端；通过外部电阻连接到DAGND
㉓	$DC01V_{DD}$	DC0 电源端	DC0 电源端；连接+5V
㉔	DC00	DC0 输出端	DC0 输出的信号乘以4 而得到ADCK
㉕	DC06	波形输入端6	DC04 输出信号延时35ns 并输入（自偏）
㉖	DC03	波形输入端3	DC02 输出信号延时70ns 并输入（自偏）
㉗	DC01	波形输入端1	DC00 信号通过fsc 带通滤波器并输入（自偏）
㉘	$DC02V_{DD}$	4 倍电源端	4×电源端，接+5V
㉙	DC02	波形输出端2	产生DC01 信号并输出
㉚	DC04	波形输出端4	输出2×信号
㉛	DC05	波形输出端5	输出2×信号
㉜	DC07	波形输出端7	输出4×信号，通过4fsc 陶瓷滤波器到写系统时钟
㉝	DC02GND	4 倍电源端	4 倍地端；接地
㉞	ADCK	写系统时钟输入端	写系统时钟输入端：DC07 输出信号通过4fs 陶瓷滤波器并输入（自偏）
㉟	ACOM	音频跳运校正控制输出	
㊱	XPBV	PB 垂直同步输出	垂直同步是从第㊿脚（XPBC SY）的信号中分离出来并输出负逻辑
㊲	XPBH	PB 水平同步输出	水平同步是从第㊿脚（XPBC SY）的信号中分离出来并输出负逻辑
㊳	TBCLOCK	PLL 锁定检波信号输出	当主轴系统环路和TBC 环路锁定时输出高电平

㊴	XSLATCH	串行接口锁存信号输入	为数据输入准备锁存计时到串行接口(为低段,锁存和施密特触发器输入)
㊵	SCK	串行接口时钟输入	串行接口时钟输入;在上升沿读入SDATA 的值(施密特触发器输入)
㊶	SDATA	串行接口数据输入	提供数据到串行接口(施密特触发器输入)
㊷	XRST	系统复位输入	复位
㊸	ADGND	A/D 转换器地端	A/D 转换器地端;接地
㊹	RBT	A/D 转换器基准低限电平输入	提供A/D 转换器基准低电压
㊺	ADV_{DD}	A/D转换器电源端	A/D 转换器电源端;连接+5V
㊻	VIN	A/D 转换器输入	A/D 转换器输入端;输入复合视频信号
㊼	RTP	A/D 转换器基准上限电平输入	提供A/D 转换器基准上限电压
㊽	WGND	写入地端	写入地端;接地
㊾	WV_{DD}	写电源端	写电源端;接+5V
㊿	XPBCSY	PB 复合同步输入	输入负PB 复合同步信号(施密特触发器输入)
(51)	DOSP	下降脉冲输入	输入下降检波脉冲(施密特触发器输入)
(52)	TO0	跟踪启动脉冲输入	输入跟踪启动脉冲(施密特触发器输入)
(53)	2fsc/256		输出5/2 除以母钟(4fsc)的时钟
(54)	SPERR	主轴误差输出	主轴误差PED 误差输出端
(55)	GCONT	主轴增益控制输出	输出PWM 信号对应串行命令设置值(GD0～GD3)
(56)	ACCNT	加速控制输出	输出加速/减速信号和包含PBH 同步频率检波的加速/减速信号
(57)	PWMI	主轴误差PWM 输入	输入三角波形电压与通过低通滤波器(施密特触发器输入)的主轴误差比较的信号
(58)	FR	主轴误差方向组件输入	输入靶电压与通过低通滤波器(施密特触发器输入)的主轴误差比较的信号
(59)	DRVA	驱动器接口输出A	主轴电机驱动晶体管控制信号输出端;保持有刷电机和无刷电机;由串行指令设定
(60)	DRVB	驱动器接口输出B	主轴电机驱动晶体管控制信号输出端;由串行指令设定
(61)	TEST	测试输入	IC 测试输入端;常低
(62)	RGND	基准地端	基准地端;接地
(63)	XO	振荡输出	连接晶振(4fsc)
(64)	XI	振荡输入	连接晶振(4fsc)

110. PST572D(复位电路)

PST572D 集成电路可对微处理器进行复位,使程序回到初始状态,其引脚功能如表

1-110所示。

表 1-110

引脚号	功　能	备　注
①	地	
②	复位输出	
③	工作电压	不受控(5V)

111. SAA7345(多功能DSP 芯片)

SAA7345 是一种CD-ROM 格式的多功能DSP 芯片。其主要功能是接收并解调信号，输出适合于VCD 解压板所需要的DATA、BCK 和LRCK 信号。SAA7345 电路具有先进先出(F1F0)的静态随机存取存储(SRAM)功能，有纠错功能，有数字锁相环(PLL)和数字滤波(含去加重)功能和马达控制功能。

SAA7345 的引脚功能如表1-111 所示，内部功能方框图和应用电路如图1-111 所示。

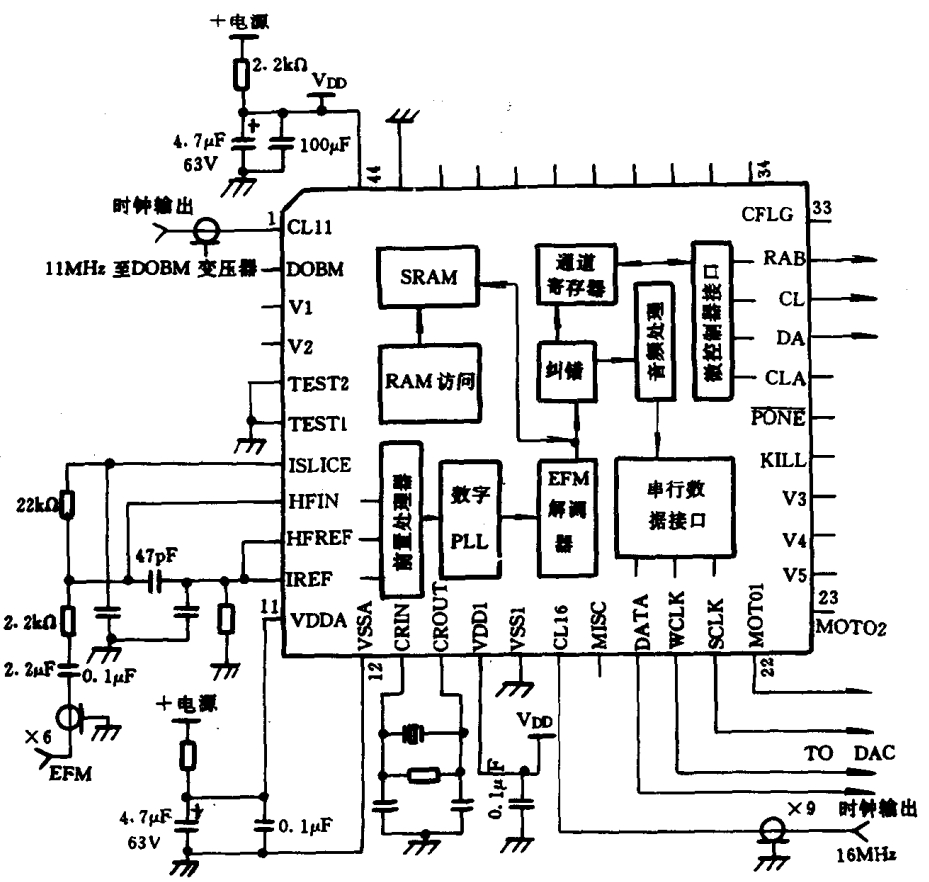


图 1-111

表 1-111

引脚号	名　称	功　　能
⑧	HFIN	信号输入端到IC5 内部比较器
⑨	HFREF	信号输入(共模)端到IC5 内部比较器
⑦	ISLICE	数据信号限幅电流反馈输出
⑩	IREF	参数电流端,端口电压为1/2V_{DD},要用于直流检测
⑪	VDDA	电源供电端
㉚	DA	内部微控制器数据接口(双向)I/O 线
㉛	CL	内部微控制器时钟输入接口
㉜	RAB	内部微控制器R/$\overline{W}$(读/写)和应答输入接口可编程封闭(禁止)输出端
㉗	KILL	接地端
⑫	VSSA	外接晶振输入端
⑬	CRIN	外接晶振输出端
⑭	CROUT	串行数据DATA 输出(三态)
⑲	DATA	串行时钟信号LRCK 输出(三态)
⑳	WCLK	串行时钟信号BCK 输出(三态)
㉑	SCLK	微控制器时钟信号4.2336MHz 输出
㉙	CLA	时钟信号11.2096MHz 或5.6448MHz 输出
①	CLII	输入测试端(低电平)
⑤、⑥	TEST1 或2	系统时钟16.9344MHz 输出
⑰	CL16	

注　未用的引脚有时作接地处理,有的未标出(如马达控制端)。

112. SC424689FU(系统控制与显示驱动微处理器)

系统控制与LCD 显示驱动微处理器集成电路SC424689FU 的引脚功能如表1-112所示。

表 1-112

引脚号	名　称	输入/输出	功　　能	备　　注
①	V_{DD}	I	电源端	3.3V
②	VCS	O	片选信号输出	设定为LOW(低)时,允许和协处理器的VCDM 以及VSTAT 通信
③	OCS	O	片选信号输出	设定为LOW(低)时,允许和OSD 的SIN 串行数据交换
④	POWER	O	电源ON/OFF 信号输出	输出到DC－DC 转换器
⑤	$\overline{LIGHT}$	O	LCD 背景光控制信号输出	LED 控制

⑥	MUTE	O	静音信号输出	启动高静音信号
⑦	VCOM	O	指令数据输出	提供指令数据给协处理器
⑧	MDATA	O	CPU 指令数据输出	提供指令数据给DSP
⑨	MCLK	O	CPU 指令脉冲信号输出	提供指令时钟信号给DSP
⑩	MLD	O	CPU 指令锁存信号输出	提供指令锁存信号给DSP
⑪	CCHG	O	充电控制输出	高＝充电
⑫	$\overline{\text{CHARGE}}$	O	充电控制输出	低＝快速充电；高＝慢速充电
⑬	LCD3	—	—	若未使用，接到GND
⑭	LCD2	I	电源端	1.1V
⑮	LCD1	I	电源端	2.2V 协处理器
⑯	V_{SS}	—	GND 端	0V
⑰	V_{PP}	I	电源端	3.3V
⑱	XOSC1	I	重设信号输入	正常是3.3V
⑲	XOSC2	—	—	若不使用，开路
⑳	$\overline{\text{RESET}}$	O	重设信号输入	供应重设信号给DC－DC 转换器和DSP
㉑	OSC1	I	主系统时钟输入	f＝4.2366MHz
㉒	OSC2	—	—	若不使用，开路
㉓	EMPH	I	DAC 增强信号输入	接收来自MPEG 的视频/音频加密器
㉔	VCLK	O	图像时钟输出	当设定为低时，VCDOM（指令数据）和VSTAT（状态数据）可以互相传递
㉕	VSTAT	I	状态信号输入	来自协处理器的状态资料
㉖	VRDY	O	待机信号输出	当设定为低时，协处理器的VCOM 和VSTAT 可以通信
㉗	RETURN	I	返回输入	当RETURN 键被按下会接收到一个动态信号
㉘	STOP	I	STOP/OFF 输入	当STOP/POWER OFF 键被按下会接收到一个动态信号
㉙	F.SKIP	I	前进输入	当“NEXT”键被按下会接收到一个动态信号
㉚	R.SKIP	I	后退输入	当“PREV”键被按下会接收到一个动态信号
㉛	AUTO	I	VIDEO OUT 接线检测输入	检测是否有线插在VIDEO OUT 插槽

㉜	HOLD	I	HOLD 输入	当“HOLD”键被按下会接收到一个动态信号
㉝	PLAY	I	插入输入	当“SELECT”键被按下会接收到一个动态信号
㉞	MENU+	I	MENU+输入	当“MENU+”键被按下会接收到一个动态信号
㉟	MENU−	I	MENU−输入	当“MENU−”键被按下会接收到一个动态信号
㊱	REST	I	驻留(最内部位置)检测输入	当激光头碰到最内部时会转为“L”
㊲	CHGCMP	I	取用控制输入	检测电池的存在或充电的过程
㊳	ACDET	I	类型检测输入	判断输入的电力是AC 或DC,低:AC,高:DC
㊴	SUBQ	I	协处理器子码(Q 子码数据)输入	从DSP 接收一组时间和音轨的信息。对CD-DA 和影像CD 有效
㊵	EMPTY	I	空置信号输入	启动一个低的信号,用来辨别电池电力不足的状况
㊶	SQCK	O	协处理器子码Q 暂存器时钟输出	时钟用来从DSP 接收协处理器子码Q
㊷	OPEN	I	承片盘开启检测信号输入	低:开启;高:关闭
㊸	STAT	I	状态信号输入	从DSP 接收CRC、CUE、CLVS、TTSTOP、FCLV 和SQOK
㊹	VPOWER	O	模组电源ON/OFF 信号输出	供应DC−DC 转换器动态的高阶信号
㊺	BLKCK	I	协处理器子码时钟(Q 资料)输入	F=75Hz
㊻	RCN	I	遥控输入	接收从遥控器发出的信号
㊼	V_{DD}	I	电源端	3.3V
㊽～㊿	BP3～BP0	O	LCD 区段信号输出	用来在LCD 板上显示时间和音轨的信息
(52)～(59)	FP0～FP7	—	—	若不使用,开路
(60)	V_{SS}	—	GND 端	0V
(61)	FP8	—	—	若不使用,开路
(62)～(75)	FP9～FP22	O	LCD 区段信号输出	用来在LCD 版上显示时间和音轨的信息
(76)～(79)	FP23～FP26	—	—	若不使用,开路
(80)	$\overline{CDRST}$	O	重设信号输出	提供重设信号给协处理器、OSD

113. SM5871A(1 比特数/模变换器)

SM5871A 是1 比特数/模变换集成电路,其引脚功能如表1-113 所示。

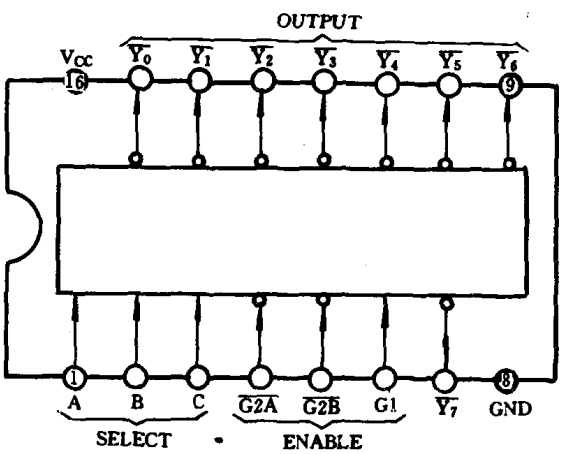
表 1-113

<table>
<tr><th>引脚号</th><th>名　称</th><th>输入/输出</th><th>功　能</th></tr>
<tr><td>①</td><td>XTO</td><td>O</td><td>振荡器输出端子</td></tr>
<tr><td>②</td><td>XVSS</td><td>—</td><td>晶体系统VSS 端子(零伏)</td></tr>
<tr><td>③</td><td>DS</td><td>I</td><td>通常速度/双倍速度演示状态选择 (DS=L 时为通常速度演奏状态) (DS=H 时为双倍速度演奏状态)</td></tr>
<tr><td>④</td><td>CKO</td><td>O</td><td>振荡器输出时钟 (DS=L 时384fs 等于XTI 输入频率) (DS=L 时192fs 等于XTI 输入频率)</td></tr>
<tr><td>⑤</td><td>TSTN</td><td>I</td><td>测试端子:实际使用时调于“H”</td></tr>
<tr><td>⑥</td><td>MODN</td><td>I</td><td>状态控制端子
<table>
<tr><th rowspan="2">ATTN</th><th rowspan="2">选择</th><th colspan="2">MODN</th></tr>
<tr><th>H</th><th>L</th></tr>
<tr><td>H</td><td>软静噪取消动作</td><td>软静噪动作</td></tr>
<tr><td>L</td><td>软静噪动作</td><td>保持(固定)</td></tr>
</table></td></tr>
<tr><td>⑦</td><td>ATTN</td><td>I</td><td>软静噪控制端子
<table>
<tr><th rowspan="2">ATTN</th><th rowspan="2">选择</th><th colspan="2">MODN</th></tr>
<tr><th>H</th><th>L</th></tr>
<tr><td>H</td><td>软静噪取消动作</td><td>软静噪动作</td></tr>
<tr><td>L</td><td>软静噪动作</td><td>保持(固定)</td></tr>
</table></td></tr>
<tr><td>⑧</td><td>LRCI</td><td>I</td><td>输入数据用抽样率(fs)时钟 H 时为左声道 L 时为右声道</td></tr>
<tr><td>⑨</td><td>8CKI</td><td>I</td><td>输入数据比特时钟</td></tr>
<tr><td>⑩</td><td>DIN</td><td>I</td><td>输入数据</td></tr>
<tr><td>⑪</td><td>DFS1</td><td>I</td><td>去加重控制端子1
<table>
<tr><th rowspan="2">DFS2</th><th rowspan="2">选择</th><th colspan="2">DFS1</th></tr>
<tr><th>L</th><th>H</th></tr>
<tr><td>H</td><td>去加重通(ON)44.1 千赫</td><td>去加重断(OFF)</td></tr>
<tr><td>L</td><td>去加重通(ON)48.0 千赫</td><td>去加重通(ON)32.0 千赫</td></tr>
</table></td></tr>
</table>

⑫	DFS2	I	去加重控制端子2 DFS2 选择 / DFS1 L / DFS1 H H：去加重通(ON)44.1千赫 / 去加重新(OFF) L：去加重通(ON)48.0千赫 / 去加重通(ON)32.0千赫
⑬	MUTEO	O	无限零检波输出
⑭	RSTN	I	系统重调:H时为通常动作,L时为系统重调
⑮	DVSS	—	数字接地端子(零伏)
⑯	DVDD	—	数字VDD端子(5伏)
⑰	AVDD1	—	模拟VDD端子1(5伏)
⑱	LO	O	左声道脉冲宽度调制输出(+)
⑲	AVSS1	—	模拟接地端子1(零伏)
⑳	LON	O	左声道脉冲宽度调制输出(−)
㉑	AVDD2	—	模拟VDD端子2(5伏)
㉒	AVDD3	—	模拟VDD端子3(5伏)
㉓	RON	O	右声道脉冲宽度调制输出(−)
㉔	AVSS2	—	模拟接地端子2(零伏)
㉕	RO	O	右声道脉冲宽度调制输出(+)
㉖	AVDD4	—	模拟VDD端子4(5伏)
㉗	XVDD	—	晶体系统VDD端子(伏)
㉘	XTI	I	振荡器输入端子(DS=L时为384fs)、(DS=H时为192fs)

114. SN74HC138ANS(地址选通电路)

SN74HC138ANS地址选通集成电路的引脚排列和引脚功能如图1-114所示。



INPUTS					OUTPUTS							
ENABLE		SELECT										
G1	G2*	C	B	A	Y_0	Y_1	Y_2	Y_3	Y_4	Y_5	Y_6	Y_7
X	H	X	X	X	H	H	H	H	H	H	H	H
L	X	X	X	X	H	H	H	H	H	H	H	H
H	L	L	L	L	L	H	H	H	H	H	H	H
H	L	L	L	H	H	L	H	H	H	H	H	H
H	L	L	H	L	H	H	L	H	H	H	H	H
H	L	H	H	H	H	H	H	L	H	H	H	H
H	L	H	L	L	H	H	H	H	L	H	H	H
H	L	H	L	H	H	H	H	H	H	L	H	H
H	L	H	H	L	H	H	H	H	H	H	L	H
H	L	H	H	H	H	H	H	H	H	H	H	L

图 1-114

115. SN74HC157ANS(串行数据选择电路)

SN74HC157ANS 串行数据选择集成电路的引脚排列和引脚功能如图1-115 所示。

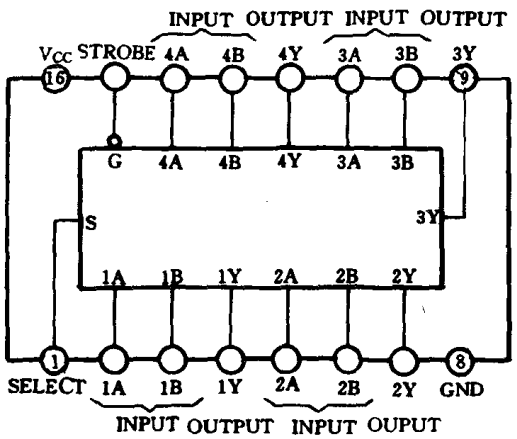


图 1-115

116. SN74HC245(自锁电路)

SN74HC245 自锁集成电路的内部功能方框图和引脚排列如图1-116 所示。

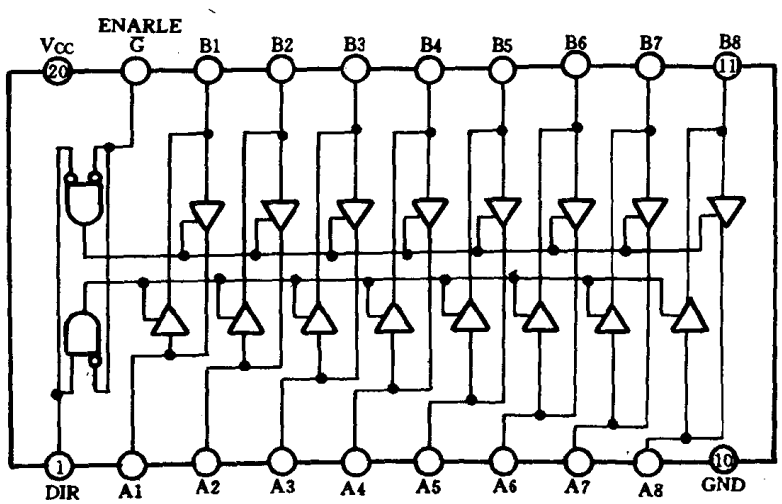


图 1-116

117. TA7129P(加载电机驱动电路)

加载电机驱动集成电路TA7129P 的引脚功能如表1-117 所示。

表 1-117

引脚号	参考工作电压/V		功　能
	停止	重放	
①	0	0	地
②	0.5	0.5	电机驱动输出
③	0	0	空
④	12	12	参考
⑤	5	5	卸载控制输入
⑥	5	5	加载控制输入
⑦	16	16	电机电压输入
⑧	16	16	工作电压
⑨	0	0	空
⑩	0.5	0.5	电机驱动输出

118. TC7W32FU(VCD 集成电路)

VCD 机集成电路TC7W32FU 的内部功能方框图如图1-118 所示。

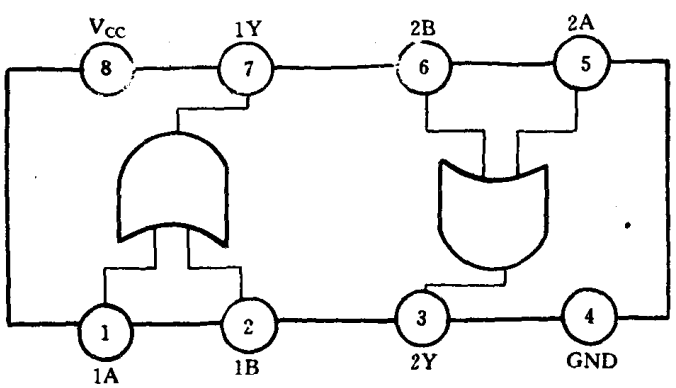


图 1-118

119. TC75U04F(倒相放大电路)

TC75U04F 倒相放大集成电路可对AD 时钟信号进行倒相放大,其引脚功能如表1-119 所示。

表 1-119

引脚号	功　能	引脚号	功　能
①	地	④	工作电压(5V)输入
②	AD 时钟信号输出	⑤	AD 时钟信号输入
③			

120. TC4066(数字/模拟输出选择电路)

TC4066 集成电路应用于数字/模拟输出选择电路时,其引脚功能如表1-120 所示。

表 1-120

引脚号	功　能	引脚号	功　能
①	数字L 声道音频信号输出	⑧	模拟R 声道音频信号输入
②	数字L 声道音频信号输入	⑨	模拟R 声道音频信号输出
③	模拟L 声道音频信号输出	⑩	数字R 声道音频信号输出
④	模拟L 声道音频信号输入	⑪	数字R 声道音频信号输入
⑤	模拟音频输出选择	⑫	数字音频输出选择
⑥	模拟音频输出选择	⑬	数字音频输出选择
⑦	工作电压	⑭	工作电压

121. TC4094(电机控制电路)

TC4094 集成电路在微处理器电路上可用作电机控制和4D 电平控制,其引脚功能如表1-121 所示。

表 1-121

引脚号	端口名称	名　称	输入/输出	功　能
④	Q_1	CLOSE	O	电机接通控制
⑤	Q2	DAC	O	4D 电平控制
⑥	Q_3	LD/CD、CDV	O	LD:"L";CD、CDV:"H"
⑦	Q_4	SPCONT	O	播放:"H";暂停:"L"
⑭	Q_5	RFCOR	O	CAV DISC＃8000>:"L"
⑮	Q_6	SPON	O	主轴转动
⑫	Q_7	LD、CDV/CD	O	LD、CDV;"L";CD:"H"
⑪	Q_8	OPEN	O	电机断开控制

122. TC4094(音频控制电路)

TC4094 音频控制集成电路的引脚功能如表1-122 所示。

表-122

引脚号	端口名称	名　称	输入/输出	功　能
④	Q_1	CD ROM	O	检验输出
⑤	Q_2	CAPTION-H	O	字幕控制
⑥	Q_3	PAL/NTSC	O	PAL/NTSC 控制
⑦	Q_4	CX ON	O	CX 控制
⑭	Q_5	I/R	O	音频R 通道

⑬	Q_6	I/L	O	音频L 通道
⑫	Q_7	A/D	O	数/模音频控制
⑪	Q_8	MUTE	O	音频静噪控制

123. TC9213(音量控制电路)

音量控制集成电路TC9213 的引脚功能及内部功能方框图如图1-123 所示。

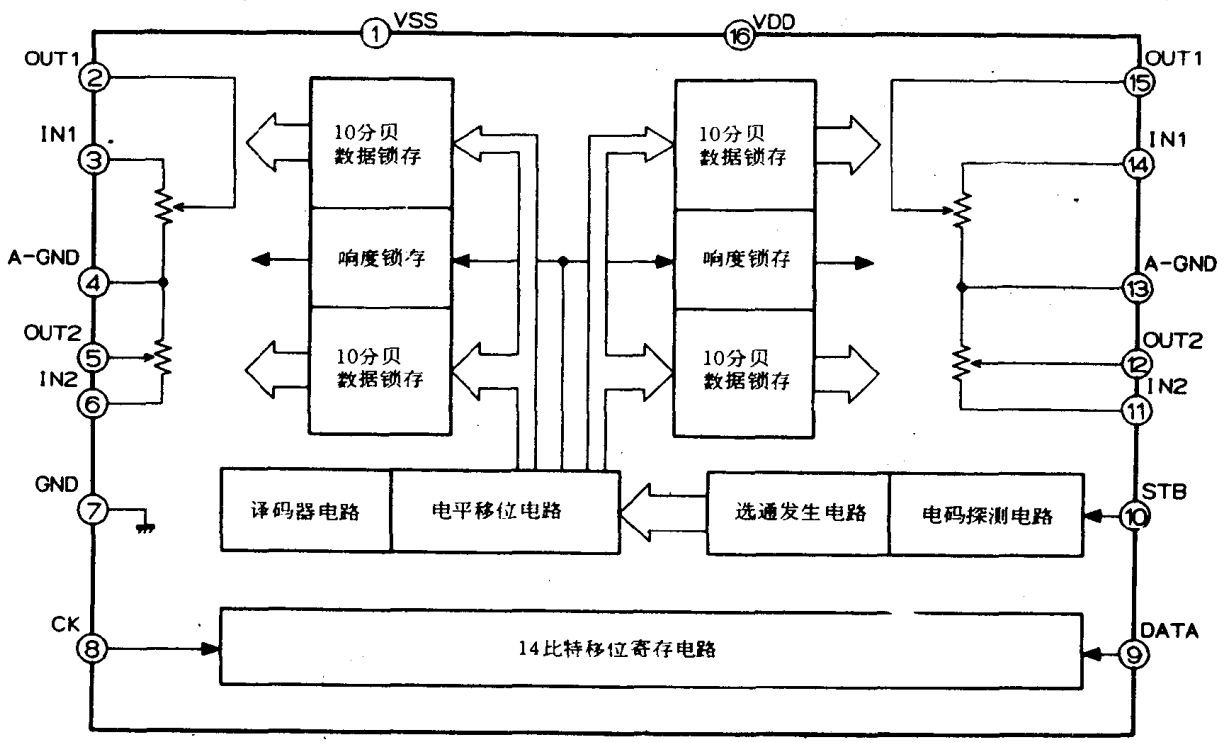


图 1-123

124. TDA1311T(CD 集成电路)

CD 集成电路TDA1311T 的引脚功能如表1-124 所示。

表1-124

引脚号	名　称	输入/输出	功　能
①	BCK	I	比特时钟输入
②	WS	I	字选择输入
③	DATA	I	数据输入
④	GND	—	地
⑤	V_{DD}	I	+5V 电源
⑥	VOL	O	左信道输出
⑦	NC	—	空脚

125. RC4558(双运算放大器)

RC4558 是VCD、CD 机最常用的双运算放大器集成电路，用于循迹聚焦电路的RC4558的引脚功能如表1-125 所示。

表 1-125

引脚号	功　能	引脚号	功　能
①	循迹误差输出	⑤	偏置
②	循迹E	⑥	聚焦(B+D)输入
③	循变F	⑦	聚焦(B+D)输出
④	工作电压	⑧	工作电压

126. TLC29321PW(压控振荡电路)

压控振荡器集成电路TLC29321PW 的内部功能方框图和引脚功能如图1-126 所示。

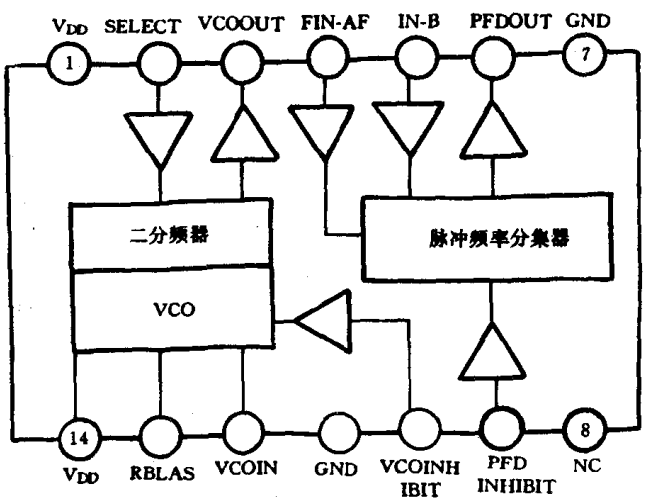


图 1-126

127. TLC29321PW-E20(压控振荡电路)

VCD 机用压控振荡集成电路TLC29321PW-E20 的内部功能方框图和引脚功能如图1-127所示。

128. W05-0475-00(显示及操作控制微处理器)

显示及操作控制微处理器集成电路W05-0475-00 的引脚排列如图1-128 所示，其引脚功能如表1-128 所示。

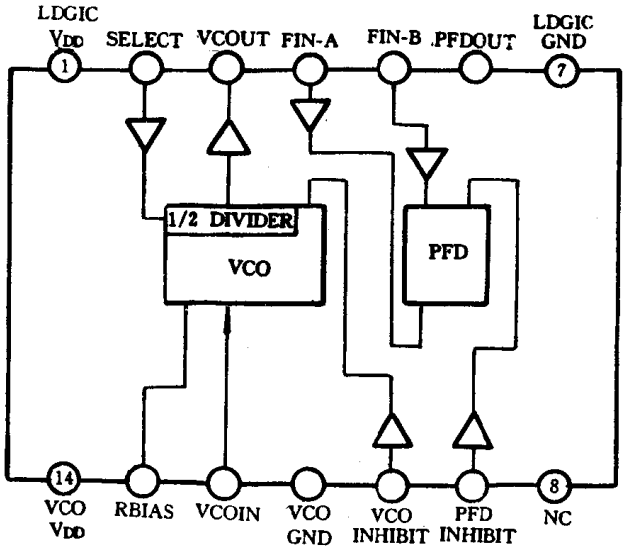


图 1-127

表 1-128

引脚号	名　称	输入/输出	功　能
①～⑤	NC	—	
⑥、⑦	2GB、1GB	O	显示屏(FL)栅极输出
⑧	V_{DD}	—	电源(+5V)
⑨	SCK	I/O	微处理器与微处理器之间通信的串行数据时钟接口(I/O)
⑩	SOUT	O	微处理器与微处理器之间通信的串行数据输出
⑪	SIN	I	微处理器与微处理器之间通信的串行数据输入
⑫、⑬	NC	—	
⑭	CL	O	显示驱动器集成电路的串行数据时钟输出
⑮	DI	O	显示驱动器集成电路的串行数据输出
⑯	NC	—	
⑰	$\overline{\text{RESET}}$	I	复位信号输入
⑱、⑲	NC	—	
⑳	AV_{SS}	—	接地(GND)
㉑	SREQ	O	微处理器与微处理通信的协处理器请求输出
㉒	RDOK	O	微处理器与微处理通信的协处理器读完成输出
㉓	L/$\overline{\text{R}}$	I	音级输出的L/$\overline{\text{R}}$ 信号输入
㉔～㉗	KD3～KD0	I	键盘输入
㉘	LEVEL	I	音频信号音级电压D/A 输入
㉙、㉚	AV_{DD}、AV_{REF}	—	电源(+5V)
㉛	P04/XT1	—	接地(GND)
㉜	NC	—	

㉝	V_{SS}	—	接地(GND)
㉞、㉟	X1、X2	—	振荡器连接
㊱	CE	O	芯片使能输出
㊲	REC	I	定时器开关录音检测
㊳	PLAY	I	定时器开关放音检测
㊴	OFF	I	定时器开关关机检测
㊵	SDATA	I/O	串行数据信号接口I/O
㊶	BUSY	I/O	串行数据信号接口I/O
㊷	CS	O	HM62256ALFP-12T 控制信号输出
㊸	POWER	O	电源开/关控制
㊹	RECPULSE	I	记录时耗时计数器的脉冲输入
㊺	MREQ	I	微处理器与微处理器的通信接口、系统控制请求输入
㊻	CE	I	芯片使能信号
㊼	REM	I	遥控信号输入
㊽	IC(VPP)	—	接地(GND)
㊾～㊿	NC	—	
(52)	V_{DD}	—	电源(+5V)
(53)	Input sel. A	I	模拟输入选择开关输入
(54)	Input sel. D	I	数字输入选择开关输入
(55)	DIG/ANA	O	数/模识别信号输入
(56)	CE for main	O	芯片使能信号输出
(57)	TEST	I	测试接口
(58)～(70)	1B～13B	O	显示屏的阳极输出,键盘扫描输出
(71)	VLOAD	—	电源(−30V)
(72)～(77)	14B～19B	O	显示屏的阳极输出,键盘扫描输出
(78)～(80)	NC	—	

129. YM3623B(VCD 接口电路)

利用YM3623B 作为接口电路,可将VCD 卡装在机外,只用一根线就可以解出图象和伴音。YM3623B 的PCM 输出格式与索尼接口格式略有不同,如使用数字接口方案,须对采用CL480VCD 卡的EPROM 做某些修改,将0398 地址的数据由"02"改为"00"。即松下集成电路的格式。

(1)**主要功能**

①内部有一个锁相环电路,同外部送入的数字音响格式信号进行同步;

②以最大有效位(MSB)方式输出PCM 音频信号,输出定时时钟用于D/A 输出采样和保持工作,并且用信号指示L 和R 通道;

③输出CD 格式的子码信号,恢复子码数据;

④它具有输出采样频率,去加重开/关状态,拷贝使能/禁止状态,以及传输音频信号的错误状态的能力。

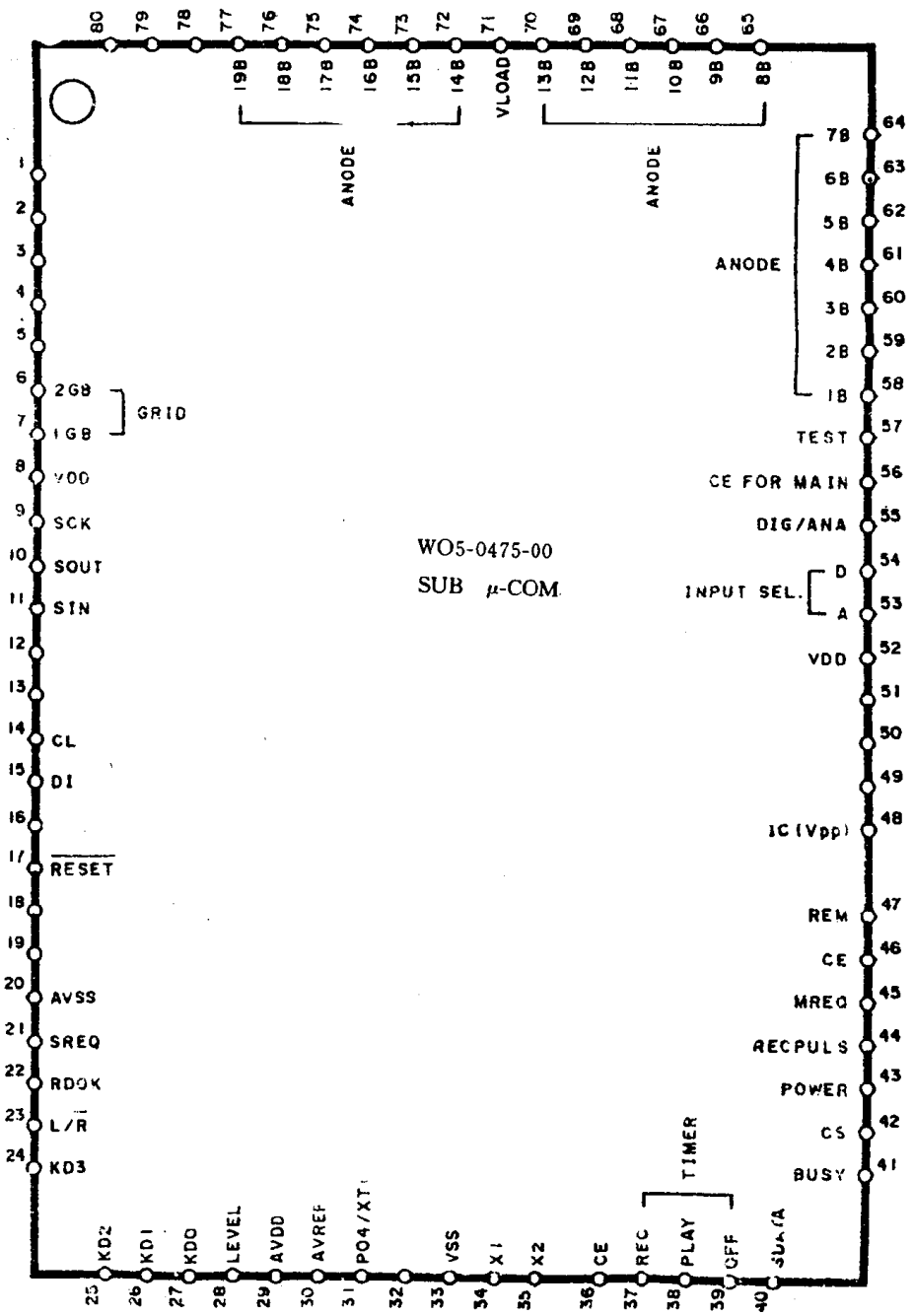

WO5-0475-00
SUB μ-COM
ANODE
ANODE
VLOAD
GRID
2GB
1GB
VDD
SCK
SOUT
SIN
CL
DI
RESET
AVSS
SREQ
RDOK
L/R
KD3
KD2
KD1
KD0
LEVEL
AVDD
AVREF
PO4/XT
VSS
X1
X2
CE
REC
PLAY
OFF
TIMER
7B
6B
5B
4B
3B
2B
1B
TEST
CE FOR MAIN
DIG/ANA
INPUT SEL.
D
A
VDD
IC(Vpp)
REM
CE
MREQ
RECPULS
POWER
CS
BUSY

图 1-128

(2)**引脚功能**

YM3623B 电路的引脚功能如表1-129 所示。

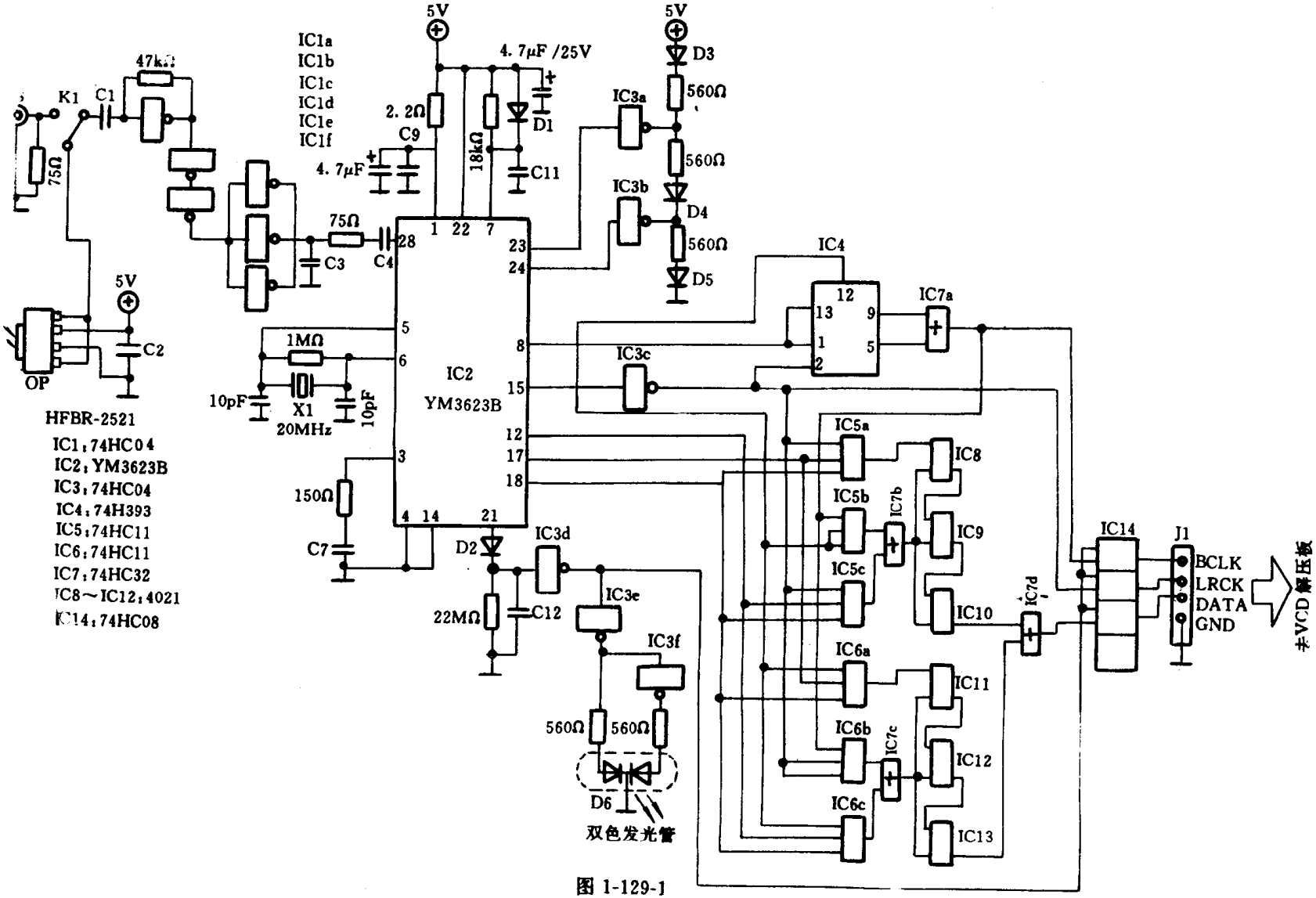
表 1-129

引脚号	名　称	输入/输出	功　　能
①	VDD1		系统电源(+5V)
②	ADJ	I	用于调节VCO 振荡频率,不连接
③	VCO	I/O	用于VCO 电路的外部连接电容脚
④	VSS2		VCO 电路的地,同VSS1 连接
⑤	XO	O	用于晶振电路(16.9344MHz～20MHz)
⑥	XI	I	用于晶振电路或外部时钟输入端
⑦	$\overline{\text{KMODE}}$	I(PU)	"H"从DIN 脚输入后,PLL 电路工作,如果没有DIN 脚输入,选择晶振电路工作,"L"晶振电路工作(不论DIN 输入状态如何)
⑧	φA	O	晶振频率输出
⑨	φB	O	φA 的1/3 周期
⑩	$\overline{\text{T1}}$	I(PU)	用于检查内部电路,不连接
⑪	$\overline{\text{T2}}$	I(PU)	用于检查内部电路,不连接
⑫	BCO	O	D/A 的位时钟
⑬	$\overline{\text{SYNC}}$	O	用于DO 输出的同步信号
⑭	VSS1		系统地(0V)
⑮	L/R	O	D/A 的L/R 门闩信号
⑯	DEP	O	去加重输出,"H"指示输入数据要去加重,"L"则不需去加重
⑰	DO	O	16 位音频数据输出
⑱	WC	O	字时钟输出
⑲	DIGR	O	R 通道脉冲消除信号
⑳	DIGL	O	L 通道脉冲消除信号
㉑	ERR	O	"H"指示一个奇偶(检验)误差或晶振工作,"L"没有误差
㉒	SEL	I(PU)	
㉓	S1	O	
㉔	S2	O	
㉕	SCK	O	子码输出位时钟
㉖	SSYNC	O	子码同步信号
㉗	SDO	O	子码数据输出
㉘	DIN	I(PU)	数据输入(EIAJ 格式信号被输入EBU)

注　PU 表示此端子内部上拉。

(3)**应用电路**

YM3623B 的应用电路如图1-129-1 和图1-129-2 所示。图1-129-1 所示的电路是VCD 光



IC1：74HC04
IC2：YM3623B
IC3：74HC04
IC4：74H393
IC5：74HC11
IC6：74HC11
IC7：74HC32
IC8～IC12：4021
IC14：74HC08

图 1-129-1

纤/同轴解码器。该种解码器是利用CD 或LD 机的光纤输出口或同轴输出口，将光信号或电信号导入VCD 光纤同轴解码器，可使很多CD 或LD 机不用改装，便可实现升级播放VCD 碟片。

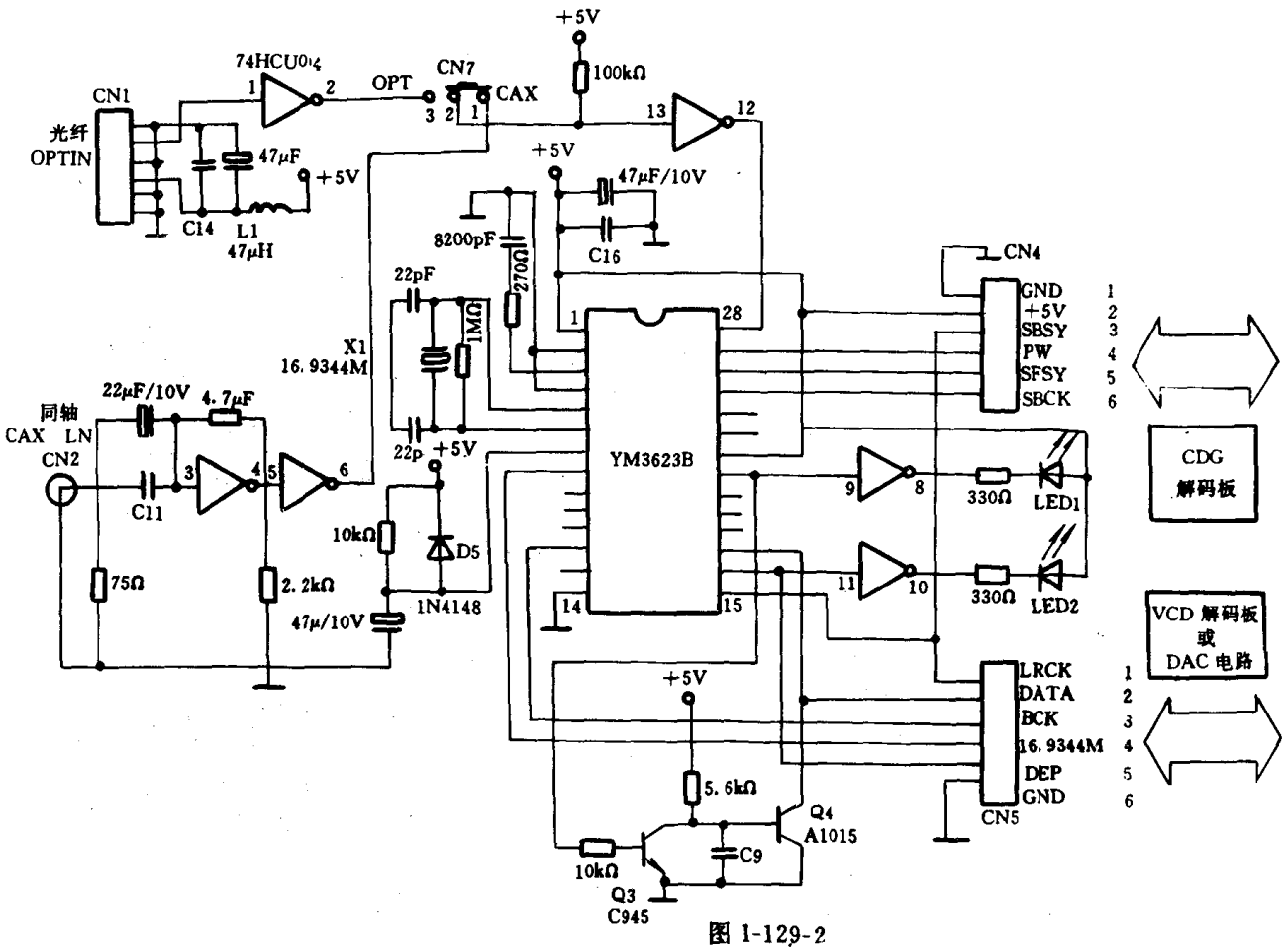


图 1-129-2

130. YSS205-F(卡拉OK 数字环绕声信号处理器)

卡拉OK 数字环绕声信号处理器集成电路YSS205-F 的引脚排列如图1-130-1 所示，引脚功能如表1-130 所示，内部功能方框图如图1-130-2 所示。

表 1-130

引脚号	名　称	输入/输出	功　　能
①*	NC		不接
②	MD2	I/O	外部准SRAM 界面数据端
③	MD7	I/O	
④	MD6	I/O	
⑤	MD5	I/O	
⑥	MD4	I/O	
⑦	MD3	I/O	

⑧	CD1	I	界面串行数据微处理器
⑨	/CS	I	界面选通微处理器
⑩	V_{DD}	—	+5V(数字系统)
⑪	/SCK	I	界面串行时钟微处理器
⑫	$D1_+$	I	数字音频输入串行数据
⑬	$SDSY_+$	I	数字音频输入L/R 时钟
⑭	BCI_+	I	数字音频输入比特时钟
⑮	PRJ		不接
⑯	V_{SS}	—	地(数字系统)
⑰	NC		不接
⑱	AV_{SS}	—	地(A/D、D/A 系统)
⑲	CVB	O	R 通道MIC 通道A/D 中点电压
⑳	MIC	I	模拟音频MIC 通道A/D 输入
㉑	CHM	—	MIC 输入取样/保持电容连接端
㉒	CHR	O	AIR 输入取样/保持电容连接端
㉓	AIR	I	模拟音频R 通道A/D 输入
㉔	AV_{DD}	—	+5V(A/D、D/A 系统)
㉕	AIL	I	模拟音频L 通道A/D 输入
㉖	AV_{DD}	O	+5V(A/D、D/A 系统)
㉗	CHL	—	A/R 输入取样/保持电容连接端
㉘	CVA	O	L 通道A/D 中点电压
㉙*	AOL	O	模拟音频L 通道D/A 输出(不用)
㉚*	AOR	O	模拟音频R 通道D/A 输出(不用)
㉛	AV_{SS}	—	地(A/D、D/A 系统)
㉜	V_{SS}	—	地(数字系统)
㉝	BCO	O	数字音频输出比特时钟
㉞	L/R	O	数字音频输出L/R 时钟
㉟	DO	O	数字音频输出串行数据

㊱	MA13	O	外部准SRAM 界面地址端
㊲	MA8	O	
㊳	MA9	O	
㊴	MA11	O	
㊵	MA10	O	
㊶	MA14	O	
㊷	V_{DD}	—	+5V(数字系统)
㊸	MA12	O	外部准SRAM 界面地址端
㊹	MA7	O	
㊺	MA6	O	
㊻	MA5	O	
㊼	MA4	O	
㊽	MA3	O	
㊾	MA2	O	
㊿	MA1	O	
(51)	MA0	O	
(52)	/CE0	O	外部准SRAM 界面中断选择#0
(53)	/CE1	O	外部准SRAM 界面中断选择#1
(54)	/OE	O	外部准SRAM 界面OE 端
(55)	/WE	O	外部准SRAM 界面WE 端
(56)	XO	O	晶振连接端
(57)	XI	I	晶振连接端或外部时钟输入端
(58)	V_{DD}	—	+5V(数字系统)
(59)	CKO	O	主时钟(XI 时钟)输出(不用)
(60)	V_{SS}	—	电源
(61)	/IC		
(62)	384/25		
(63)	MD0	I/O	外部准SRAM 界面数据端
(64)	MD1	I/O	外部准SRAM 界面数据端

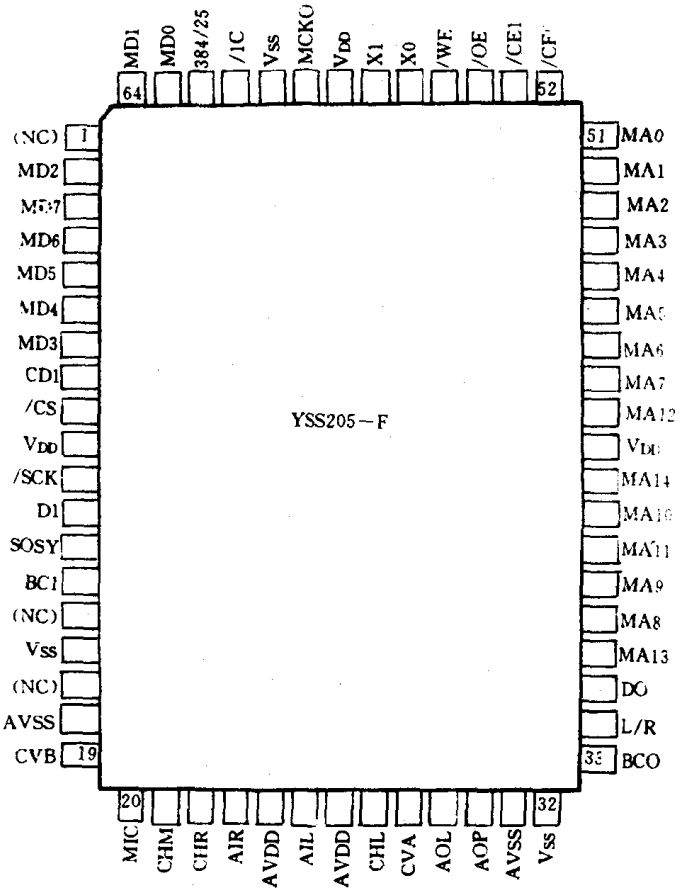


图 1-130-1

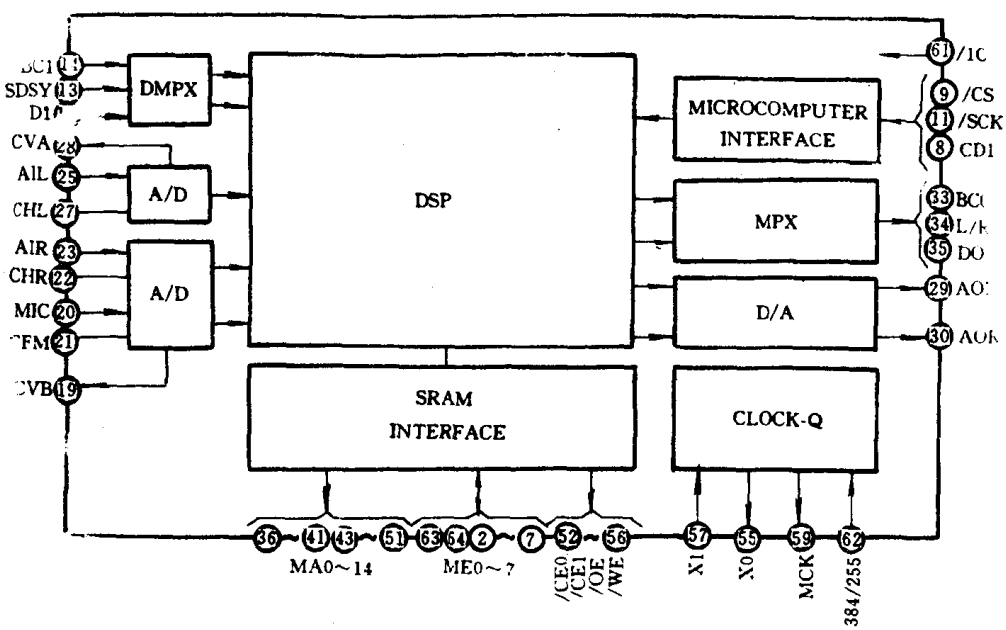


图 1-130-2

131. YVZ152B(CD-G 解码器)

YVZ152B 是VCD 机的CD-G 解码器，其内部功能方框图如图1-131-1 所示，主要接口电路如图1-131-2 所示，引脚排列如图1-131-3 所示，引脚功能如表1-131 所示。

(1)子码接口(SUB CODE)

YVZ152B 的子码接口有4 个信号(通过一个1k 串联电阻)与CD-DSP 信号联接器相连。

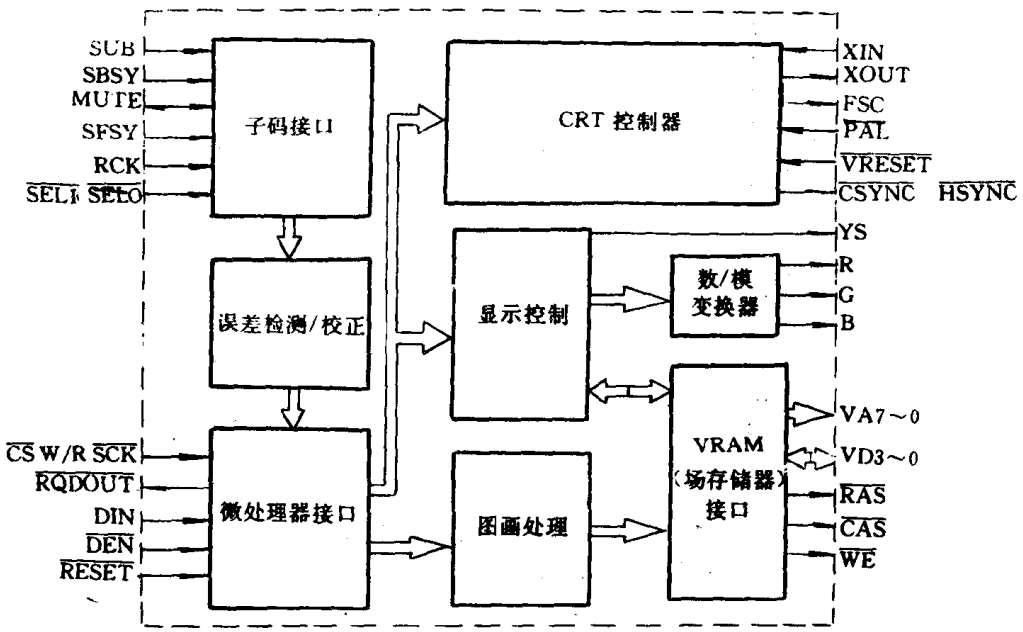


图 1-131-1

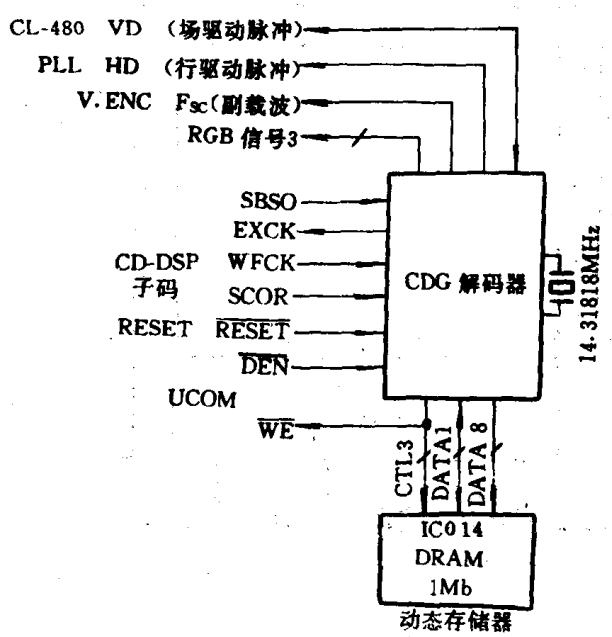


图 1-131-2

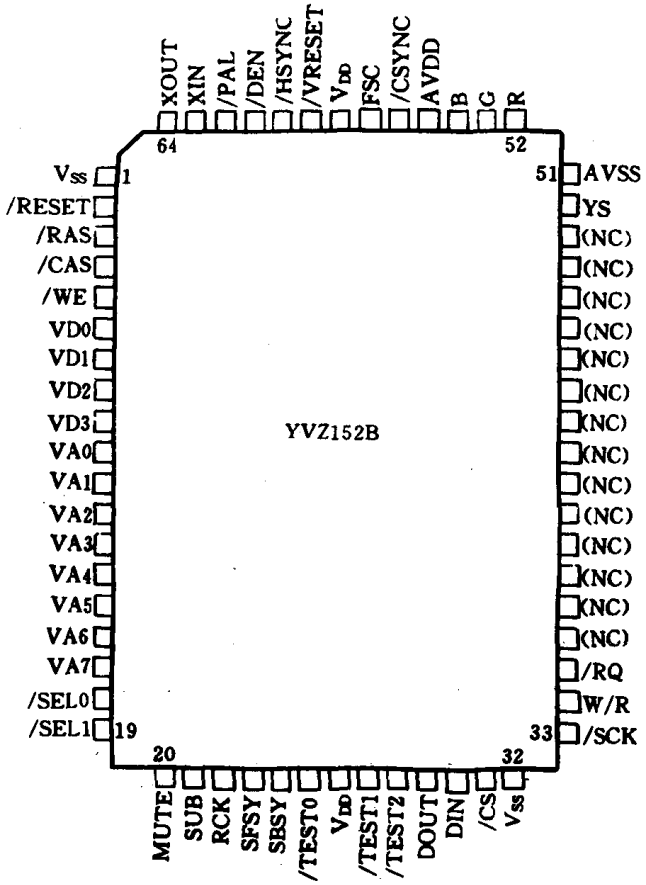


图 1-131-3

(2)微处理器接口

微处理器通过对DEN 端的控制来实现是显示蓝背景还是显示CD-G 视频信号。CD-G 解码器的DRAM 白信号顺序送给微处理器UCOM。微处理器根据接收的白信号决定伺时切断视频开关。

(3)时序接口

CD-G 解码器的晶振为之提供时钟信号，PAL 制为14.21875MHz，NTSC 为14.31818MHz。同时CD-G 接收来自CL480 的场驱动脉冲(VD)、行驱动脉冲(HD)以及色副载波信号。

(4)其他接口

CD-G 解码器控制1MB DRAM 用以存储所产生的图像数据信号。

当系统加电时，复位电路输入复位信号。CD-G 解码后的RGB 信号输出送给开关电路。

表 1-131

引脚号	名　称	输入/输出	功　能
①	V_{SS}		地
②	$\overline{RESET}$	I	复位信号输入
③	$\overline{RAS}$	O	DRAM 行地址存输出

④	$\overline{CAS}$	O	DRAM 列地址存输出
⑤	$\overline{WE}$	O	DRAM 写地址存输出
⑥	VD0	I/O	DRAM 数据位0
⑦	VD1	I/O	DRAM 数据位1
⑧	VD2	I/O	DRAM 数据位2
⑨	VD3	I/O	DRAM 数据位3
⑩	VA0	I	DRAM 地址输出位0
⑪	VA1	I	DRAM 地址输出位1
⑫	VA2	I	DRAM 地址输出位2
⑬	VA3	I	DRAM 地址输出位3
⑭	VA4	I	DRAM 地址输出位4
⑮	VA5	I	DRAM 地址输出位5
⑯	VA6	I	DRAM 地址输出位6
⑰	VA7	I	DRAM 地址输出位7
⑱	$\overline{SEL0}$	I	未用
⑲	$\overline{SEL1}$	I	未用
⑳	MUTE	I	子码数据静音信号(高电平、静音)
㉑	SUB	I	子码数据输入
㉒	RCK	O	子码数据时钟输出
㉓	SFSY	I	子码帧同步信号输入
㉔	SBSY	I	子码组同步信号输入
㉕	$\overline{TEST0}$	I	未用
㉖	V_{DD}	—	5V 供电
㉗	$\overline{TEST1}$	I	未用
㉘	$\overline{TEST2}$	I	未用
㉙	DOUT	O	未用
㉚	DIN	I	未用
㉛	$\overline{CS}$	I	微处理器接口片选失效
㉜	V_{SS}	—	接地
㉝	$\overline{SCK}$	I	未用
㉞	W/R	I	未用
㉟	$\overline{RQ}$	O	未用
㊱	NC	—	未用
㊲	NC	—	未用
㊳	NC	—	未用
㊴	NC	—	未用
㊵	NC	—	未用

㊶	NC	—	未用
㊷	NC	—	未用
㊸	NC	—	未用
㊹	NC	—	未用
㊺	NC	—	未用
㊻	NC	—	未用
㊼	NC	—	未用
㊽	NC	—	未用
㊾	NC	—	未用
㊿	YS	O	未用
(51)	AV_{SS}	—	接地
(52)	R	O	视频R 信号输出
(53)	G	O	视频G 信号输出
(54)	B	O	视频B 信号输出
(55)	AV_{DD}		模拟5V 供电
(56)	$\overline{CSYNC}$	O	未用
(57)	FSC	O	视频色副载波3.57954MHz 输出
(58)	V_{DD}	—	5V 供电
(59)	$\overline{VRESET}$	I	视频场定时复位输入
(60)	$\overline{HSYNC}$	O	视频行同步信号输出
(61)	$\overline{DEN}$	I	R.G.B 信号输出使能(低电平:启动高电平蓝底)
(62)	$\overline{PAL}$	I	视频NTSC/PAL 选择(高电平:NTSC)
(63)	XIK	I	晶振输入(14.31817MHz)
(64)	XOUT	O	晶振输出端

132. μPC339(主轴PWM 电路)

μPC339 集成电路可作为主轴PWM 电路,其引脚功能如表1-132 所示。

表 1-132

引脚号	功　能	引脚号	功　能
①	PWM 输出	⑧	主轴通
②	PWM 输出	⑨	反馈
③	工作电压	⑩	未用
④	主轴误差输入	⑪	未用
⑤	$2f_H$ 输入	⑫	工作电压
⑥	$2f_H$ 输入	⑬	空
⑦	主轴误差输入	⑭	主轴误差放大输出

133. μPC4558(主轴PWM 电路)

主轴PWM 放大集成电路μPC4558 的引脚功能如表1-133 所示。

表 1-133

引脚号	功　能	引脚号	功　能
①	反馈放大输出	⑤	地
②	反馈输入	⑥	主轴误差输入
③	偏置	⑦	主轴误差输出
④	工作电压	⑧	工作电压

134. μPD16311(荧光驱动控制器)

荧光驱动控制集成电路μPD16311 的引脚功能如表1-134 所示。

表 1-134

引脚号	名　称	输入/输出	功　能
①～②	VL1～2	I	0-VL2 至LCD 的电源电压
③～⑩(7*)	AN7～AN0	I/O	互补金属氧化物半导体存储器(CMOS)输入电平,互补金属氧化物半导体存储器(CMOS)3 状态输出(8 比特输入/出口)
⑪	ADT	I/O	互补金属氧化物半导体存储器(CMOS)输入电平,互补金属氧化物半导体存储器(CMOS)3 状态输出(8 比特输入/出口)
⑫	TOUT	I/O	互补金属氧化物半导体存储器(CMOS)输入电平,互补金属氧化物半导体存储器(CMOS)3 状态输出(8 比特输入/出口)
⑬、⑭	CNTR1 CNTR2	I/O	互补金属氧化物半导体存储器(CMOS)输入电平,互补金属氧化物半导体存储器(CMOS)3 状态输出(8 比特输入/出口)
⑮、⑯	RTP1、RTP2	I/O	互补金属氧化物半导体存储器(CMOS)输入电平,互补金属氧化物半导体存储器(CMOS)3 状态输出(8 比特输入/出口)
⑰、⑱	INT3、INT2	I/O	互补金属氧化物半导体存储器(CMOS)输入电平,互补金属氧化物半导体存储器(CMOS)3 状态输出(8 比特输入/出口)
⑲	$\overline{\text{SRDY}}$	I/O	互补金属氧化物半导体存储器(CMOS)输入电平,互补金属氧化物半导体存储器(CMOS)3 状态输出(7 比特输入/出口)
⑳	SCLK	I/O	互补金属氧化物半导体存储器(CMOS)输入电平,互补金属氧化物半导体存储器(CMOS)3 状态输出(7 比特输入/出口)
㉑、㉒	TXD、RXD	I/O	互补金属氧化物半导体存储器(CMOS)输入电平,互补金属氧化物半导体存储器(CMOS)3 状态输出(7 比特输入/出口)
㉓、㉔	INT0、INT1	I/O	互补金属氧化物半导体存储器(CMOS)输入电平,互补金属氧化物半导体存储器(CMOS)3 状态输出(7 比特输入/出口)
㉕	ϕ	I/O	互补金属氧化物半导体存储器(CMOS)输入电平,互补金属氧化物半导体存储器(CMOS)3 状态输出(7 比特输入/出口)

㉖		I	互补金属氧化物半导体存储器(CMOS)输入电平(1 比特输入口)
㉗	$\overline{\text{RESET}}$	I	保持于"L"2 微秒以上时,处理机得到重设
㉘	XCIN	I/O	互补金属氧化物半导体存储器(CMOS)输入电平,互补金属氧化物半导体存储器(CMOS)3 状态输出(2 比特输入/出口)
㉙	XCOUT	I/O	互补金属氧化物半导体存储器(CMOS)输入电平,互补金属氧化物半导体存储器(CMOS)3 状态输出(2 比特输入/出口)
㉚	XIN	I	主时钟脉冲发生器的输入/入销
㉛	XOUT	O	主时钟脉冲发生器的输出/入销
㉜	V_{SS}	—	VSS 端子(接地)
㉝～㊵		I/O	互补金属氧化物半导体存储器(CMOS)输入电平,互补金属氧化物半导体存储器(CMOS)3 状态输出(8 比特输入/出口)
㊶～㊽	SEG31～SEG24	I/O	互补金属氧化物半导体存储器(CMOS)输入电平,互补金属氧化物半导体存储器(CMOS)3 状态输出(8 比特输入/出口)
㊾～㊿	SEG23～SEG16	I/O	互补金属氧化物半导体存储器(CMOS)输入电平,互补金属氧化物半导体存储器(CMOS)3 状态输出(8 比特输入/出口)
(57)～(60)	SEG15～SEG12	I	互补金属氧化物半导体存储器(CMOS)输入电平(4 比特输入口)
(61)～(72)	SEG11～SEG0	O	液晶显示节输出销
(73)	VCC	—	电源端子
(74)	VREF	I	模拟·数字转换器基准电压用输入销
(75)	AVSS	I/O	模拟·数字转换器用接地输入,连接至V_{SS}
(76)～(79)	COM3～COM0	O	液晶显示共同输出销
(80)	VL3	I	VL3 至液晶显示的电源电压

注　表中 * 符号所示的端子在本机属于没有连接在外的明端子。

135. μPD75P516GF(影碟机集成电路)

μPD75P516GF 影碟机集成电路的引脚功能如表1-135 所示。

表 1-135

引脚号	名　称	输入/输出	功　能
①	AND	—	空
②	AV_{ref}	—	空
③	V_{DD}	—	电源
④	V_{PP}	—	电源
⑤	SMUTE	O	输出静噪电压给机芯运转部分
⑥	CS2	I	VM7121 选片输出。低电平有效
⑦	PPCS	O	电源接通:输出高电平,450ms
⑧	—	I	内部输入

⑨	—	I	内部输入
⑩	—	I	内部输入
⑪	—	I	内部输入
⑫	S12	I	Q 码数据
⑬	AMUTE	O	给模拟声输出部分的静噪电压
⑭	R/W2	O	Q 码数据
⑮	S02	I	Q 码数据
⑯	SCK2	O	时钟数据
⑰	DOUT(S11)	O	输出数据(视盘控制,YM61003)
⑱	DIN(S01)	I	输入数据(视盘控制YM61003)
⑲	SCK1	O	时钟数据
⑳	—	O	内部输入/输出端
㉑	PLAY	O	CD 盘播放开关信号
㉒	PSV GAIN	O	伺服增益选择器、聚焦锁定:高电平
㉓	SYN OUT	O	同步控制
㉔	SYN OUT	O	同步控制
㉕	PLDS	I	LD 盘20～30cm 检测
㉖	—	—	—
㉗	—	—	内部输入/输出端子
㉘			
㉙	POW ON	O	电源接通输出控制,高电平:通;低电平:断
㉚	ANT	O	模拟声输出静噪,高电平有效
㉛	P-ON/OFF MUTE	O	电源开关静噪输出,4s,高电平有效
㉜	CX	O	降噪通/断转换
㉝	GND	—	接地端
㉞	AL	O	CX 降噪IC 状态转换(左声道)
㉟	AR	O	CX 降噪IC 状态转换(右声道)
㊱	DL	O	左声道音频信号数/模转换
㊲	DR	O	右声道音频信号数/模转换
㊳	R/W1	O	读/写转换信号输出(视盘控制YM6103),读:低电平;写:高电平
㊴	—	—	内部输入/输出端
㊵	CAV/CLV	O	CAV/CLV 电动机伺服转换信号输出
㊶	—	—	内部输入/输出端
㊷	LD ON	O	激光二极管开/关控制信号输出,高电平:开
㊸	TILT	O	倾斜伺服驱动开/关转换,高电平:开

㊹	—	—	内部输入/输出端
㊺	FE OF	O	聚焦伺服控制信号
㊻	TER	O	循迹误差伺服控制信号
㊼	—	—	内部输入/输出端
㊽	VSYNC	I	视频场同步信号输入
㊾	WQ	I	Q 码数据输入
㊿	SI、S1	I	操作微处理器数据输入
(51)	SO、S1	O	操作微处理器数据输出
(52)	SCK	O	操作微处理器时钟输出
(53)	NLOCK'	I	从视盘控制YM6103 来的控制信号
(54)	GND	—	接地
(55)	TX1	—	时钟振荡器控制
(56)	TX2	—	时钟振荡器控制
(57)	IC	—	接地
(58)	X1	SYSTEE(系统)	时钟(4.19MHz)
(59)	X2	SYSTEE(系统)	时钟(4.19MHz)
(60)	$\overline{\text{RESET}}$	I	清零输入端
(61)	DOWN	O	加载电动机控制信号,降(开)
(62)	CLOSE	O	加载电动机控制信号(闭)
(63)	$\overline{\text{CDV}}$	O	低转换信号(CDV 插放状态)
(64)	CS	O	视盘控制器LSI 微处理器接口片选输出
(65)	EQ2	O	射频均衡转换
(66)	EQ1	O	射频均衡转换
(67)	RST	O	视盘控制YM6103 重置输出
(68)	CD/LD	O	CD/LD 伺服电路转换。CD:高电平;LD:低电平
(69)	MID	I	机芯开关输入(盘中间)
(70)	$\overline{\text{IN}}$	I	机芯IN SW 输入(校核)
(71)	$\overline{\text{OUT}}$	I	机芯OUT SW 输入(盘外)
(72)	$\overline{\text{CD}}$	I	机芯CD SW 输入(CD 入)
(73)	GND	—	接地
(74)	$\overline{\text{LD}}$	I	机芯LD SW 输入(LD 入)
(75)～(80)	—	—	内部输入/输出端

136. μPD6375CU(数据处理器)

μPD6375CU 数据处理集成电路的引脚功能如表1-136 所示。

表 1-136

引脚号	名　称	输入/输出	功　能
①	C1D1	O	指示C1 纠错状况的输出端
②	C1D2		
③	C2D1	O	指示C2 纠错状况的输出端
④	C2D2	O	
⑤	NC	—	NC(未连接)端
⑥	STBY	I	准备输入端,停止时钟振荡
⑦	PLKI	O	用于模拟PLL 选择的VCO 输出端
⑧	V_{DD}	—	V_{DD}端
⑨	PLK8	I	用于模拟PLL 选择的VCO 时钟输入端。位时钟再生PLL 可用于控制外部VCO 电路和POUT 输出端的相位比较信号构成。当选择模拟PLL 时,位时钟可以用输入时钟2 分频的办法得到
⑩	PLCK	O	位时钟监视端,当PLCK 的下降沿与EFM 的上升和下降沿被锁定时,PLCK 大约为4.3MHz
⑪	V_{SS}	—	GND(地)端
⑫	POUT	O	EFM 信号和位时钟之间的相位比较信息输出端
⑬	WFCK	O	表示1 帧周期的分频信号的位时钟频率(约7.35kHz)
⑭	V_{DD}	—	V_{DD}端
⑮	MD	O	当MDF 为"H"时为"H";当MDR 为"H"时为"L";其他为高阻抗输出
⑯	MDF	O	主轴电机CLV 伺服控制的正方向输出端。输出被选作为CLV 控制用时钟(用μPD6375 控制μPD6374GH)
⑰	MDR	O	主轴电机CLV 伺服控制的负方向输出端
⑱	LOCK	O	在EFM 调制部分,当同步信号和帧输出反相重合时为"H";当不重合时为"L"
⑲	$\overline{RST}$	I	复位信号输入端,当电源接通或准备状态解除时,输入低电平有效的复位信号
⑳	AO	I	从微处理器辨别数据用的控制信号 AO="L":指令;AO="H":参量
㉑	$\overline{STB}$	I	为锁存从SI 端送到LSI 内部的串行数据的信号
㉒	SO	O	串行数输出端,在$\overline{SCK}$的下降沿SO 输出改变。(当有指令给伺服LS 时)
㉓	SI	I	来自微处理器的数据输入端。输入数据同$\overline{SCK}$的下降沿同步
㉔	V_{SS}		GND 端

㉕	$\overline{SCK}$	I	为输入和输出串行数据用的时钟输入端。SI 和SO 用的串行数据的输入输出用此时钟同步
㉖	T_X	O	数字音频接口用的数据输出端
㉗	MUTE/ EMPH	O	来自微处理器的静噪指令解码信号或子Q 码预加重信息用的输出端 在MUTE ON 期间,当选择微处理器MUTE 输出时,或在有加重期间,当选择EMPH 时,输出为高电平
㉘	SFSY	O	表示1 个子码帧周期的信号,通常,1 周期=136μs
㉙	SBSY	O	表示子码块顶点的信号
㉚	SBCK	I	该子码数据用的时钟输入端。在该时钟的上升沿,子码数据移出
㉛	SBSO	O	子码数据输出端。用来自该端子的SBCK 的上升沿同步子码(P～W),并以比特串行形式输出信号
㉜	V_{DD}		V_{DD}端
㉝	$\overline{STAL}$		振荡器连接端
㉞	STAL	—	
㉟	V_{SS}		GND 端
㊱	C16M	O	振荡时钟输出端。它可以用作伺服LSI(μPD6374GH)的主时钟(16.9344MHz)
㊲	V_{DD}		V_{DD}端
㊳	C4M	O	振荡时钟(4.2336MHz)的1/4 分频输出端
㊴	FLAG	O	指示正在输出的包括不能纠错的音响数据的标志信号 CD 方式:在高位8 比特或低位8 比特有误码时,输出高电平 CD ROM 方式:与每个高位或低位8 比特对照输出
㊵	SCKO	O	与音响串行数据对照的时钟输出端
㊶	DOUT	O	串行音响数据的输出端
㊷	LRCK	O	辨别DOUT 端的数据输出是左通道还是右通道的信号 44.1kHz,占空比50%。"L":左通道。"H":右通道
㊸	WDCK	O	LRCK2 倍频信号的输出端。(88.2kHz,占空比50%)在正常状态下,上升沿与LRCK 的转换点同步
㊹	C4LR	O	LRK4 倍频信号的输出端(176.4kHz,占空比50%)。下降沿与WDCK 的转换点同步
㊺	RFCK	O	振荡时钟的分频信号及指示1 帧同步(7.35kHz)的信号输出端,用作CLV 伺服控制信号与WFCK 信号进行相位比较
㊻	EFMI	I	EFM 信号的输入端
㊼	TEST	I	测试端
㊽	V_{SS}		GND 端

137. μPD6461(画面显示与字符显示控制器)

μPD6461 是画面显示与字符显示控制器集成电路，内部设有供显示控制用的各种寄存器、译码器、视频显示存储器及字符发生器等电路，对显示字符或画面大小、位置进行显示控制。μPD6461 的内部功能方框图如图1-137 所示。

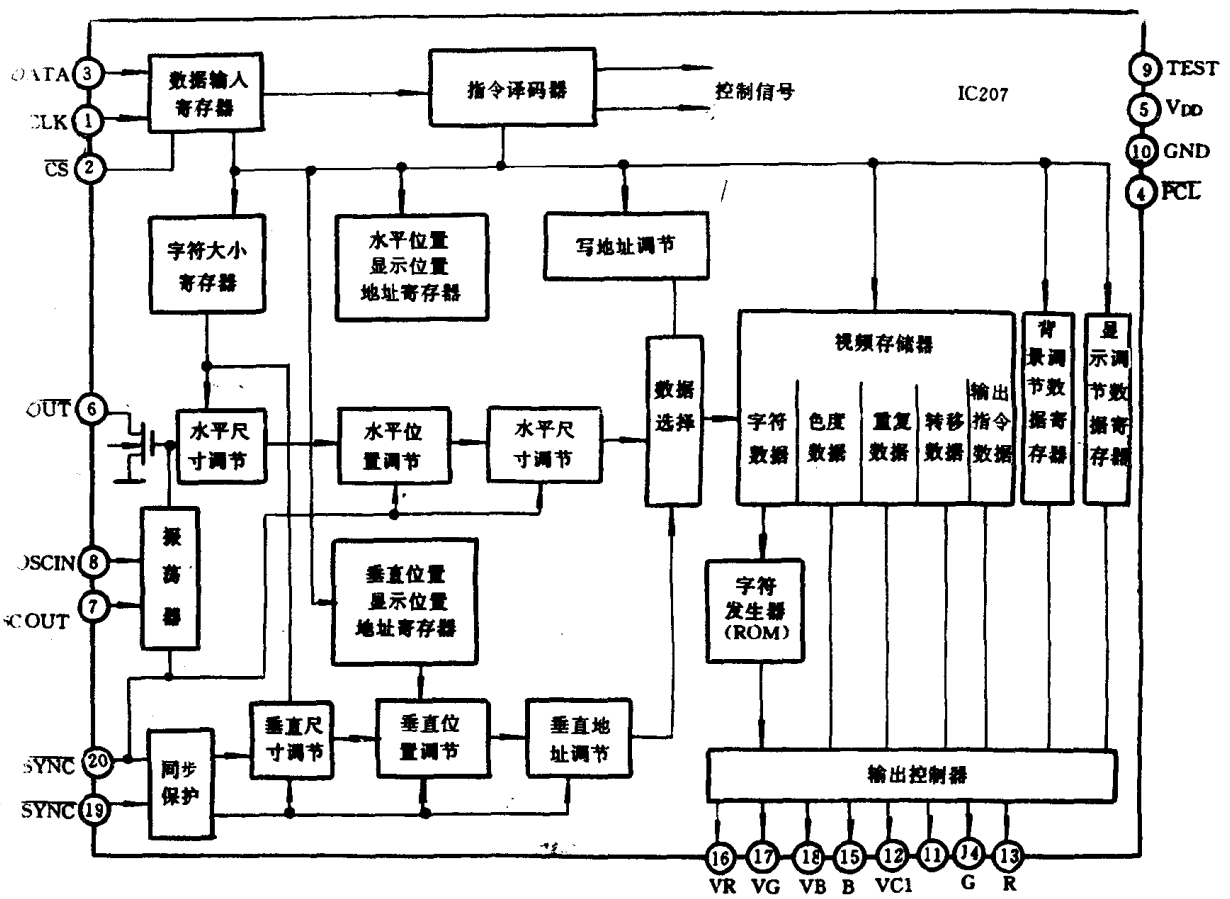


图 1-137

138. μPD42280V-30(存储器)

存储器μPD42280V-30 集成电路的引脚排列如图1-138 所示，引脚功能如表1-138 所示。

表 1-138

引脚号	名　称	输入/输出	功　能
①	GND	—	地
②	$\overline{OE}$	I	读数据控制信号输入
③	$\overline{RE}$	I	读操作控制信号输入
④	DO0	O	读数据输出
⑤	DO1	O	读数据输出
⑥	DO2	O	读数据输出
⑦	DO3	O	读数据输出

⑧	DI0	I	写数据输入
⑨	DI1	I	写数据输入
⑩	DI2	I	写数据输入
⑪	DI3	I	写数据输入
⑫	$\overline{WE}$	I	写操作控制信号输入
⑬	GND	—	地
⑭	TEST	I	固定在低电平
⑮	$\overline{WRST}$	I	复位输入端，用于初始化写地址
⑯	WCK	I	写操作时钟输入
⑰	V_{DD}	—	电源
⑱	DI4	I	写数据输入
⑲	DI5	I	写数据输入
⑳	DI6	I	写数据输入
㉑	DI7	I	写数据输入
㉒	DO4	O	读数据输出
㉓	DO5	O	读数据输出
㉔	DO6	O	读数据输出
㉕	DO7	O	读数据输出
㉖	RCK	I	读操作时钟输入
㉗	$\overline{RRST}$	I	复位输入端，用于初始化读地址
㉘	V_{DD}	—	电源

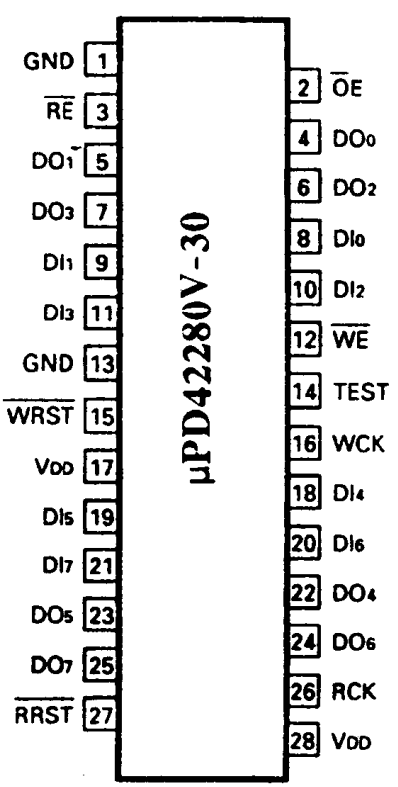


图 1-138

139. μPD75216ACW-A94(微处理器)

微处理器μPD75216ACW-A94 集成电路的引脚功能及内部功能方框图如图1-139所示。

140. μPD75217CW-199(微处理器)

μPD75217CW-199 是VCD 机的微处理器集成电路,其引脚功能如表1-140 所示,引脚排列如图1-140 所示。

表 1-140

引脚号	名 称	输入/输出	功 能
①	k	O	荧光显示板段/键扫端口
②	j	O	荧光显示板段/键扫端口
③	d	O	荧光显示板段/键扫描口
④	e	O	荧光显示板段/键扫端口
⑤	NC	—	空脚
⑥	SCK	O	迭加时钟输出
⑦	SIN	O	迭加数据输出
⑧	TEST	I	测试状态设定脚
⑨	REM	I	遥控输入,在下降沿中断
⑩	REQS	I	REQS 输入,在上升沿中断,至主微处理器
⑪	STBS	I	STBS 输入,至主微处理器
⑫	NC	—	空脚
⑬	NC	—	空脚
⑭	ACKS	O	ACKS 输出,至主微处理器
⑮	RESET	O	复位输出,至主微处理器
⑯	POWER	O	继电器驱动输出
⑰	SDATA	I/O	串行数据输入/输出
⑱	BUSY	I/O	串行BUSY 信号(占用信号)输入/输出
⑲	REQS	O	REQS 输出,至主微处理器
⑳	YBUSY	I/O	用于YVL151B 控制的BUSY 信号输入/输出脚
㉑	VMUTE	O	VMUTE 输出("H",静噪)
㉒	R/W	O	迭加读/写脚(仅为读输出)

㉓	CS	O	选加片选信号输出
㉔	SEL	I	YVL151B 控制变换输入
㉕～㉘	D0～D3	I/O	数据输入/输出，至主微处理器
㉙	NC	—	空脚
㉚	X1	I	振荡输入(4.19MHz)
㉛	X2	O	振荡输出
㉜	V_{SS}	—	地线
㉝	GND	—	地线
㉞	OPEN	—	开路
㉟～㊲	KD0～KD3	I	键输入
㊳	RESET	I	复位输入
㊵	9G	O	荧光显示板栅极9G
㊶～㊽	1G～8G	O	荧光显示板栅极1G～8G
㊾	10G	O	荧炮显示板栅极10G
㊿	c	O	荧光显示板c 段
(51)	g	O	荧光显示板g 段
(52)	f	O	荧光显示板f 段
(53)	b	O	荧光显示板b 段
(54)	a	O	荧光显示板a 段
(55)	i	O	荧光显示板i 段
(56)	V_{LOAD}	—	荧光显示板消除电源
(57)	V_{PRE}	—	荧光显示板预激励电源
(58)	h	O	荧光显示板h 段
(59)	l	O	荧光显示板l 段
(60)	m	O	荧光显示板m 段
(61)	n	O	荧光显示板n 段
(62)	o	O	荧光显示板o 段
(63)	p	O	荧光显示板p 段
(64)	V_{DD}	—	电源，+5V

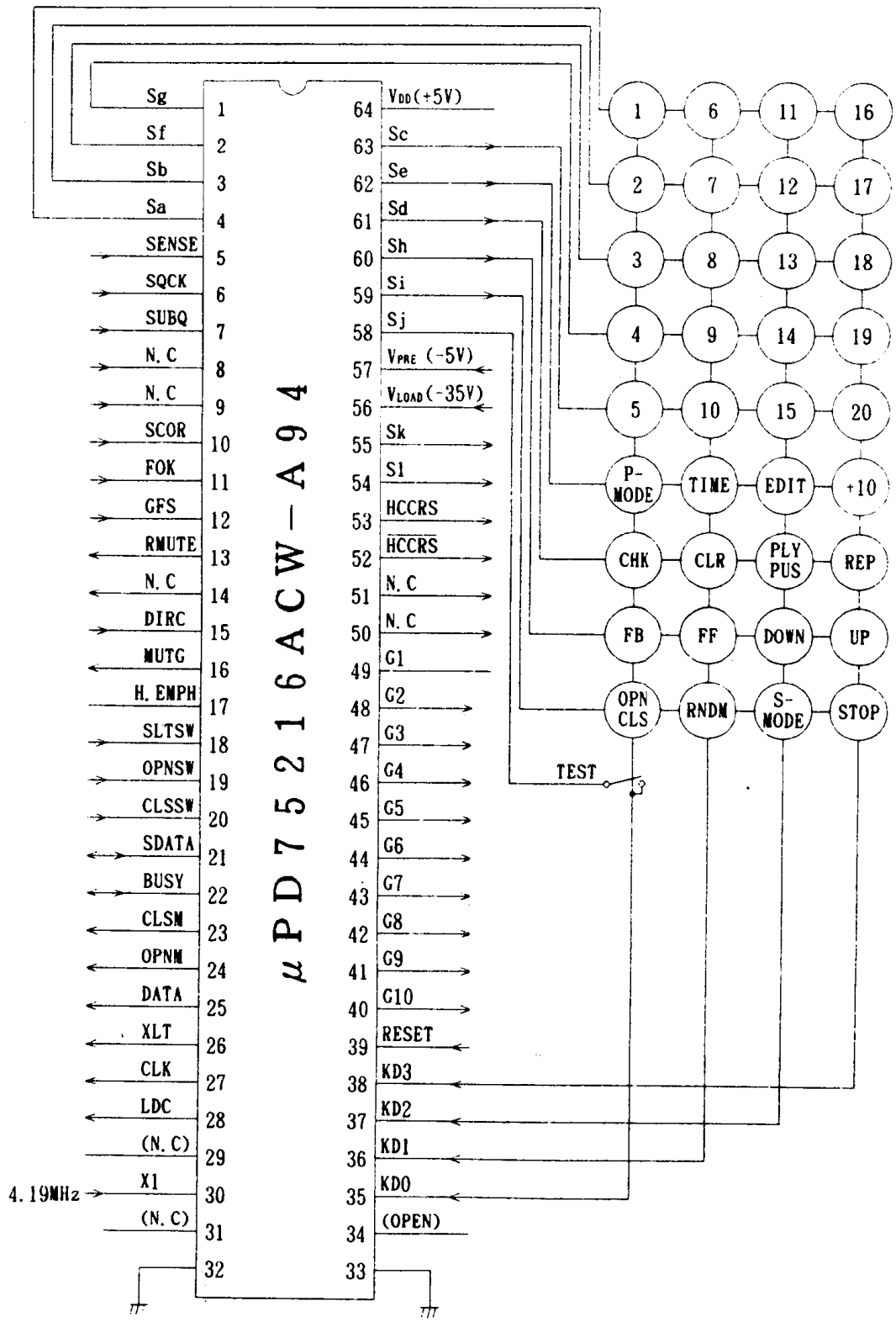

μPD75216ACW-A94
Sg 1
Sf 2
Sb 3
Sa 4
SENSE 5
SQCK 6
SUBQ 7
N. C 8
N. C 9
SCOR 10
FOK 11
GFS 12
RMUTE 13
N. C 14
DIRC 15
MUTG 16
H. EMPH 17
SLTSW 18
OPNSW 19
CLSSW 20
SDATA 21
BUSY 22
CLSM 23
OPNM 24
DATA 25
XLT 26
CLK 27
LDC 28
(N. C) 29
4.19MHz X1 30
(N. C) 31
32
64 VDD(+5V)
63 Sc
62 Se
61 Sd
60 Sh
59 Si
58 Sj
57 VPRE (-5V)
56 VLOAD(-35V)
55 Sk
54 Sl
53 HCCRS
52 HCCRS
51 N. C
50 N. C
49 G1
48 G2
47 G3
46 G4
45 G5
44 G6
43 G7
42 G8
41 G9
40 G10
39 RESET
38 KD3
37 KD2
36 KD1
35 KD0
34 (OPEN)
33
1 6 11 16
2 7 12 17
3 8 13 18
4 9 14 19
5 10 15 20
P-MODE TIME EDIT +10
CHK CLR PLY PUS REP
FB FF DOWN UP
OPN CLS RNDM S-MODE STOP
TEST

图 1-139

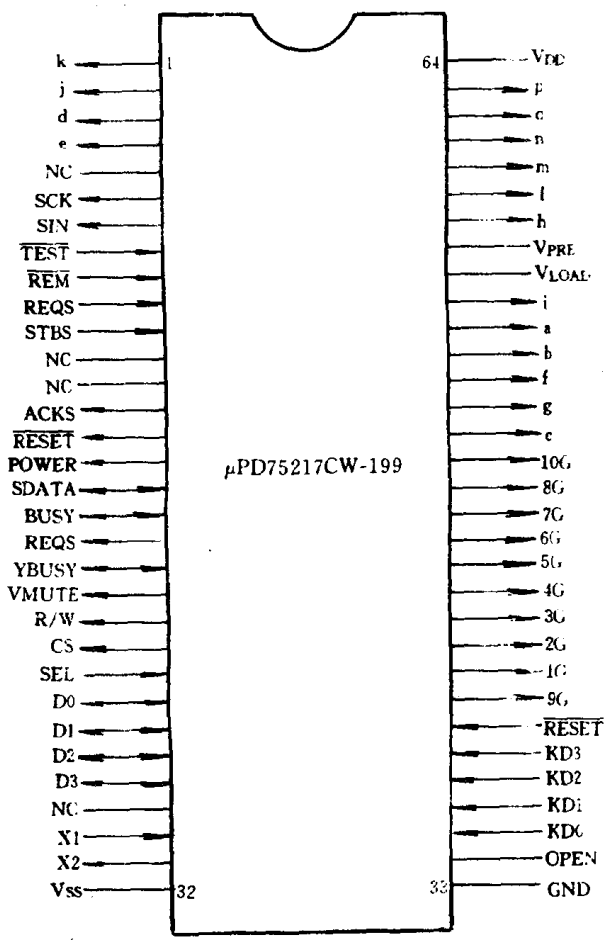


图 1-140

141. μPD78045AGF025(微处理器)

VCD 机的微处理器集成电路μPD78045AGF025 的引脚功能如表1-141 所示,应用电路图如图1-141 所示。

表 1-141

引脚号	名　称	输入/输出	功　能
①~④	G5~G8	O	显示数字控制(栅极5~8)
⑤	G10	O	显示数字控制(栅极10)
⑥	G9	O	显示数字控制(栅极9)
⑦	G1	O	显示数字控制(栅极1)
⑧	V_{DD}	—	电源,+5V
⑨	SQCK	O	Q 数据(屏显)时钟输出

⑩	DATA	O	数据输出，供屏显IC 使用
⑪	SUBQ	I	Q 数据输入
⑫	SQOUT	I	有MPEG 加重，“H”：加重
⑬	CBUSY	O	用于MPEG 的BUSY（占用）信号输出
⑭	CCL	I/O	时钟输入/输出，供MPEG 使用
⑮	CDATA	O	数据输出，供MPEG 使用
⑯	MDATA	I	数据输入，来自MPEG
⑰	REST	I	复位输入
⑱	SCR BUSY	I	BUSY（占用）信号输入，来自屏显IC
⑲	STB	O	选通信号输出，供屏显IC 使用
⑳	AV_{SS}	—	未使用，接地
㉑	SCL	O	EEROM 控制时钟信号输出
㉒	SDA	I/O	EEROM 控制数据
㉓	OPEN M	O	托盘电机控制，“H”：打开
㉔	R-TRAY S	O	旋转托盘电机控制，“L”：减速
㉕	R-TRAY R	O	旋转托盘电机控制，“H”：顺时针
㉖	R-TRAY L	O	旋转托盘电机控制，“H”：逆时针
㉗	CLOSE M	O	托盘电机控制，“H”：关闭
㉘	OPEN SW	I	托盘打开开关，“L”：打开
㉙	AV_{DD}	—	未使用，接+5V
㉚	AV_{REF}	—	未使用，接地
㉛	CLOSE SW	I	托盘关闭开关，“L”：关闭
㉜	NC	—	未使用，开路
㉝	V_{SS}	—	地线
㉞	X1	I	系统时钟输入
㉟	X2	I	系统时钟输入
㊱	UP SW	I	机构升起开关，“L”：升起
㊲	DWON SW	I	机构降下开关，“L”：降下
㊳	SLT SW	I	起始限位开关输入“L”：开关接通
㊴	POSI SENSE	I	位置传感器，“L”：位置检测

㊵	SBUSY2	I/O	中继(RELAY)控制串行占用信号输入/输出
㊶	SDATA2	I/O	中继控制串行数据信号
㊷	SBUSY1	I/O	串行占用信号
㊸	SDATA1	I/O	串行数据信号
㊹	DISC SENSE	I	唱片传感器,"H":放置唱片
㊺	SCOR	I	子码帧同步检测信号
㊻	MBUSY	I	BUSY(占用)信号输入,来自MPEG
㊼	REM	I	遥控信号输入
㊽	NC	—	未使用,接地
㊾	CLK	O	时钟信号输出,供CXD2500BQ 使用
㊿	LAT	O	锁存输出,供CXD2500BQ 使用
(51)	DTA	O	数据信号输出,供CXD2500BQ 使用
(52)	V_{DD}	—	电源,+5V
(53)	SENSE	I	检测输入,来自CXD2500BQ
(54)	EXSTB	O	扩展器IC 控制选通信号输出
(55)	EXCK/MCK	O	扩展器IC/数模转换器控制时钟信号输出
(56)	EXDT/MDT	O	扩展器IC/数模转换器控制时钟信号输出
(57)	MLE	O	数/模转换器控制锁存信号输出
(58)～(60)	KR2～KR0	I	键返回,2～0
(61)～(70)	Sa～Sj/ KS0～KS9	O	显示段信号控制(a～j 段)/键扫0～9
(71)	V_{LDAD}	—	显示驱动负电源(－30V)
(72)	Sk/KS10	O	显示段信号控制(k 段)/键扫10
(73)、(74)	Sl、Sm	O	显示段信号控制(l、m 段)
(75)～(77)	Sn～Sp/ KS11～KS13	O	显示段信号控制(n～p 段)/键扫11～13
(78)～(80)	G2～G4	O	显示数字控制(栅极2～4)

142. 74HC4046(高速锁相环电路)

74HC4046 是高速锁相环集成电路,在VCD 解码板上,它用于对CD 送来的LRCK 信号进行锁相,提取16.9344MHz 的音频主时钟信号,再送回CL480 的⑪脚,作为外部音频时钟信号(DX-XCLK),使CL480 的音频解码部分工作稳定。

74HC4046 的应用电路如图1-142 所示。

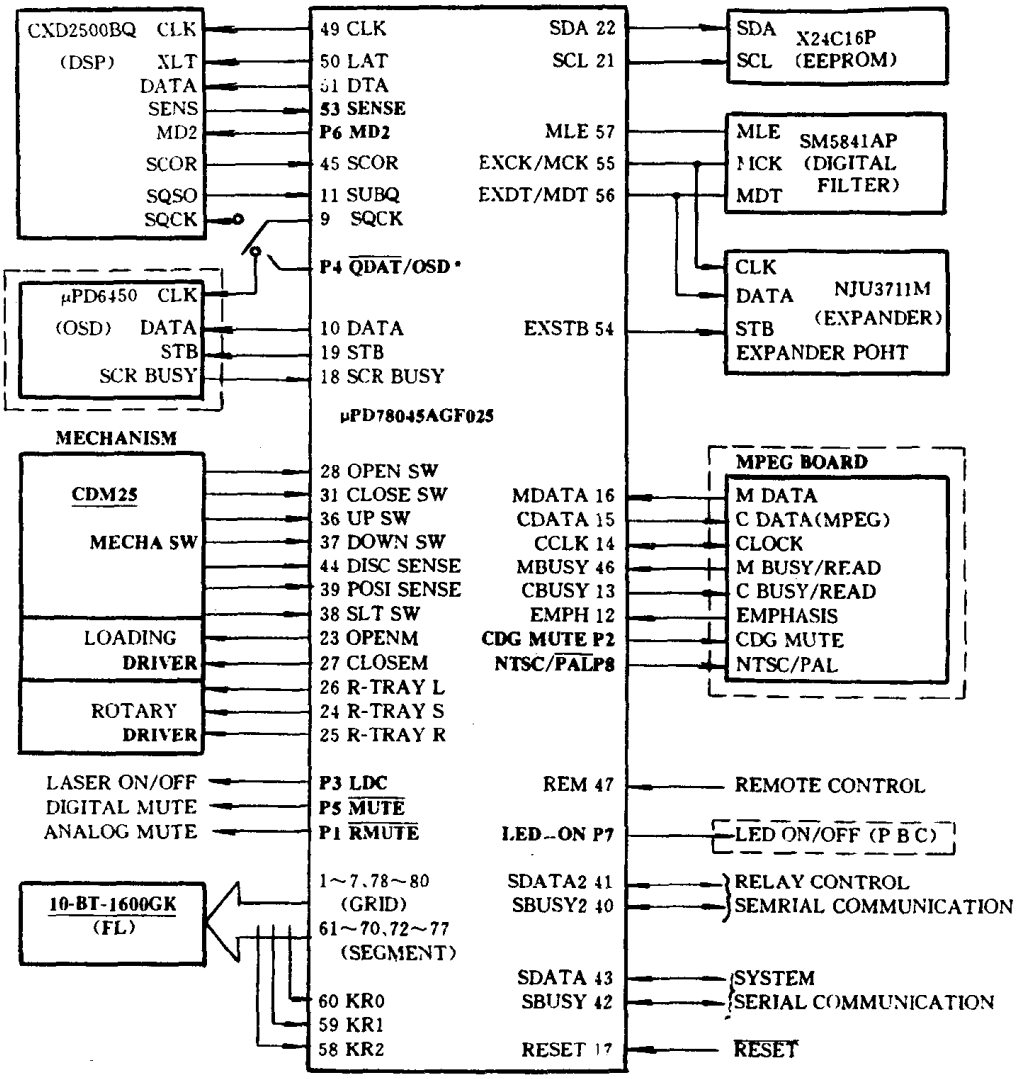

CXD2500BQ CLK
(DSP) XLT
DATA
SENS
MD2
SCOR
SQSO
SQCK
49 CLK
50 LAT
51 DTA
53 SENSE
P6 MD2
45 SCOR
11 SUBQ
9 SQCK
P4 QDAT/OSD*
SDA 22
SCL 21
SDA X24C16P
SCL (EEPROM)
MLE 57
EXCK/MCK 55
EXDT/MDT 56
MLE SM5841AP
MCK (DIGITAL
MDT FILTER)
CLK
DATA NJU3711M
STB (EXPANDER)
EXPANDER POHT
μPD6450 CLK
(OSD) DATA
STB
SCR BUSY
10 DATA
19 STB
18 SCR BUSY
EXSTB 54
μPD78045AGF025
MECHANISM
CDM25
MECHA SW
LOADING
DRIVER
ROTARY
DRIVER
28 OPEN SW
31 CLOSE SW
36 UP SW
37 DOWN SW
44 DISC SENSE
39 POSI SENSE
38 SLT SW
23 OPENM
27 CLOSEM
26 R-TRAY L
24 R-TRAY S
25 R-TRAY R
MPEG BOARD
M DATA
C DATA(MPEG)
CLOCK
M BUSY/READ
C BUSY/READ
EMPHASIS
CDG MUTE
NTSC/PAL
MDATA 16
CDATA 15
CCLK 14
MBUSY 46
CBUSY 13
EMPH 12
CDG MUTE P2
NTSC/PALP8
LASER ON/OFF
DIGITAL MUTE
ANALOG MUTE
P3 LDC
P5 MUTE
P1 RMUTE
REM 47
REMOTE CONTROL
LED ON P7
LED ON/OFF (P B C)
10-BT-1600GK
(FL)
1~7,78~80
(GRID)
61~70,72~77
(SEGMENT)
SDATA2 41
SBUSY2 40
RELAY CONTROL
SEMRIAL COMMUNICATION
SDATA 43
SBUSY 42
SYSTEM
SERIAL COMMUNICATION
60 KR0
59 KR1
58 KR2
RESET 17
RESET

图 1-141

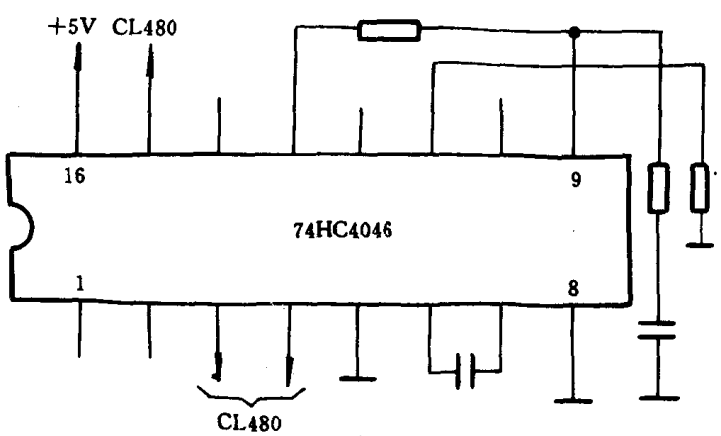

+5V CL480
16
9
74HC4046
1
8
CL480

图 1-142

二、数模转换器和解码器电路

1. 数/模转换器电路参数

数字模拟转换器集成电路的电路参数如表2-1-1、表2-1-2 和表2-1-3 所示。

表 2-1-1

型　号	总线接口/位	分辨率/位	建立时间典型值/μs	基准电压Int/Ext(M)
AD563KD	12	12	1.5	2.5V,Int
AD563JD	12	12	1.5	2.5V,Int
AD565AJD	12	12	0.25	10V,Int
AD565D	12	12	0.25	10V,Int
AD7533LN	10	10	0.6	Ext(M)
AD7533JN	10	10	0.6	Ext(M)
AD7541AKN	12	12	0.6	Ext(M)
AD9721BN	10	10	0.01	Int
AD9768JD	8	8	0.005	−1.26V,Int
ADJ561JN	10	10	0.25	Int
DAC-08EP	8	8	0.085	Ext(M)
DAC1420	8	8		Int
DAC1422	10	10		

表 2-1-2

型　号	f_s	Data 长	滤波器次数	衰减量/dB	噪声/dB	乘法器
CXD1162	4	16	1st：83(FIR) 2nd：21(FIR)	80/65***	0.001	
CXD1144 (SONY)	8/4	18/16		120		
DF1700 (BB)	8	20/18/16	1st：153(FIR) 2nd：29(FIR) 3rd：17(FIR)	110	0.00005	
SAA7220 (Philips)	4	16	120**	55*	1*	16×12bit
SM5800	2	16	121	90		

SM5802	2	18	80	85	0.09	
SM5804	4	18	1st：80(FIR) 2nd：15(FIR)	90	0.09	
SM5803	8/4	20/18/16	1st：153(FIR) 2nd：29(FIR) 3rd：17(FIR)	110	0.00005	20×22bit
SM5813	8	20/18	1st：153(FIR) 2nd：28(FIR) 3rd：17(FIR)	110	0.00005	20×22bit
SM5814 (NPC)	4	18/16	1st：105(FIR) 2nd：21(FIR)	70	0.001	16×18bit
TMC3486 (T1)	8/4	18/16	1+2+3：293(FIR)	120	0.00001	
YM3404	4	18	1st：225(FIR) 2nd：41(FIR)	99	0.0001	19×18bit
YM3414	8	18	1st：225(FIR) 2nd：41(FIR) 3rd：21(FIR)	100	0.0001	19×18bit
YM3434 (YAMAHA)	8/4	18/16	1st：225(FIR) 2nd：41(FIR) 3rd：21(FIR)	100	0.0001	19×18bit

*SAA7720 不是厂商的发表值，系由特性图所读出对地值。

**尚不知其是由一级或二级所组成。

***可通过内部ROM 切换不同系数。

表 2-1-3

型　号	比特数	复位时间 /μs	THD+N		输　出	
			V_0=0dB	V_0=−60dB	mA	V
AD1856N	16	1.5	−82*	−28*	±1	±3
AD1860N	18	1.5	−82	−28	±1	±3
AD1862N	20	1.0	−100	−40	±1	−
AD1864N	18(dual)	−	−82	−43	±1	±3
CX20133	16	1.0	−86	−	±2	−
CX20152	16(dual)	1.0	−86	−	±2	−
D18400	18	−	−96	−46	±1	±5
D20400	20	−	−100	−50	±1	±5
PCM56P	16	1.5	−82*	−28*	±1	±3

PCM58P	18	0.2	−92	−34	±1	−
PCM61P	18	1.5	−82	−28	±1	±3
PCM63P	20	0.2	−88	−36	±2	±3
PCM64P	18	0.2	−96	−42	±1	−
PCM1700P	18(dual)	−	−82	−2	0.67	±3
SAA7320	16(1bit)	−	−90	−	−	±1
TDA1541A	16	0.5	−90	−	±4	−
YM4113B	18	−	−82*	−28*	±1	±3

* 不包含噪音(N)。

2. 音频解码器电路参数

音频解码器集成电路的电路参数如表2-2-1所示。

表 2-2-1

型 号	输入数据形式	输入时钟频率/MHz	外接D/A的输出时钟频率	电源电压/V	消耗电流/mA	片基材料	封装规格	厂 商
DV-7290	8bit/16bit 并行	27	256fs	+5V ±10%	100	0.8μm CMOS	100 脚 PQFP	GCT
HD814102F	8bit/16bit 并行	33	256fs	+5V ±10%	100	0.8μm CMOS	100 脚 PQFP	日立
264111	串行/8bit/16bit 并行	40	为外加输入时钟频率的1/2	+5V ±5%	200	1mm CMOS	100 脚 PQFP	LSI Logic(美)
M65861FP	串行	27	256fs、38fs、512fs、768fs	+5V ±10%		0.8μm CMOS	80 脚QFP 40 脚QFP	三菱电机
ST14500	串行/16bit 并行	40/27	24	+5V ±5%	850	0.7μm CMOS	100 脚PQFP 120 脚QFP	SGS Thomson
TMS320AV120FN	串行		32fs、48fs	+5V ±5%			80 脚QFP 44 脚PLCC	TI(美)

3. 视频解码器电路参数

视频解码器集成电路的电路参数如表2-3-1 所示。

4. 音频/视频解码器电路参数

音频/视频解码器集成电路参数如表2-4-1 所示。

表 2-3-1

型 号	编码速率 /BM/s	输入数据形式	图像规格 (像素行帧)	图像质量 (像素·像素)	视频输出形式	输入时钟频率/MHz	外接存储器容量/MB	外存接口数据位数/bit	外加 Micon 种类	Micon 接口数据位数/bit	电源电压/V	消耗电流/mA	片基材料	封装规格	厂 商
MD36110X	5	8bit/16bit 并行(MPEG System Video Stream)	352×240×30 352×288×25 352×240×24 384×240×30	704×480 704×576	RGB YUV	12～14.75	4/8	16bit 并行	80 系列/68 系列	8bit/16bit 并行	+5V ±5%		0.6μm CMOS	128 脚 QFP	富士·Zoran(美)
MB86362	6.3	8bit/16bit 并行(MPEG Video Stream)	352×240×30 352×288×25		RGB YC_rC_b YC	27 23.5 6.75	8	32bit 并行	80 系列/68 系列	16bit 并行	+5V ±5%	(2.7W)	0.8μm CMOS	304 脚 QFP	富士通
DV6190	3	8bit/16bit 并行(MPEG Video Stream)	352×240×30 352×288×25	704×480 704×576	RGB YC_rC_b	13.3～14.3 26.6～28.6	4/8	16bit 并行		8bit/16bit 并行	+5V ±5%	160	0.8μm CMOS	144 脚 LQFP	GCT
HD814103FE	3	8bit/16bit 并行(MPEG Video Stream)	352×240×30 352×288×25	704×480 704×576	RGB YC_rC_b	13.3～14.3 26.6～28.6	4/8	16bit 并行		8bit/16bit 并行	+5V ±5%	160	0.8μm CMOS	144 脚 LQFP	日立
M65771FP	17	串行8bit/16bit 并行(MPEG Video Stream)	352×240×30 352×288×25	704×480	RGB YC_rC_b	20 30	4	16bit 并行		8bit/16bit 并行	+5V ±10%		0.6μm CMOS	152 脚 QFP	三菱电机
OTI-201	6	串行16bit 并行(MPEG Video Stream)	352×240×30 352×288×25 352×240×24	704×480 704×576	YUV	40	4	32bit 并行	80 系列/68 系列	16bit 并行	+5V ±5%	(1.5W)	0.6μm CMOS	160 脚 PQFP	OAK Tech
CXD1850Q CXD1851Q	7	8bit/16bit 并行(MPEG Video Stream)	352×240×30 352×288×25	704×480	RGB YC_bC_r	28.6	4	16bit 并行	80 系列/68 系列、H8/300H	8bit/16bit 并行	+5V ±10%	200		160 脚 QFP	SONY

TMS320AV 220PCE	5	8bit 并行(MPEG Video Stream)	352×240×30 352×288×25	704×240	RGB YC_rC_b	14.9	8	16bit 并行	280、H8	8bit/并行	+5V ±5%			160 脚 QFP	TI
CD1110AF	20		720×480×30 720×576×25		YC_bC_r	27	32	16bit 并行		8bit 并行	+5V ±5% +3.3V ±10%	550	0.8μm CMOS	160 脚 QFP	Pioneer Video
STi3500A	16		720×480×30 720×576×25		YC_bC_r	55	32	32/64 bit 并行	80/68 系列	8bit 并行	+5V ±5%	200	0.7μm CMOS	144 脚 QFP	SGS Thomson
TC81200T	40		720×480×30 720×576×25		YC_bC_r	54	8/16	64bit 并行	80/68 系列	8bit 并行	+3.3V	(1.2W)		160 脚 QFP	东芝
AV6101	30		720×480×30 720×576×25		YC_bC_r	30	8	32bit 并行			+3.3V ±5% +5V ±5%	500		160 脚 QFP	AT&T 电子(美)
CL9100	6		720×480×30 720×576×25		YC_bC_r	27 81	16	64bit 并行		8bit 并行	+3.1 ~3.5V (IO 部分为+5V ±5%)	350	0.5μm CMOS	160 脚 QFP	C-Cude (美)
MB86365	20		720×480×30		YC_bC_r	27	8/16	64bit 并行	86、68 系列/ SPARC Lite	8bit/16bit 并行	+3.3V ±10% +5V ±10%		0.5μm CMOS	208 脚 QFP	富士通
M65770FP	18		720×480×30		YC_bC_r	27	16	64bit 并行		8bit 并行	+3.3V ±5%	(2.0W)	0.5μm CMOS	208 脚 QFP	三菱电机
μPD60351 μPD60352	15		720×240×60 702×288×50		YC_bC_r	54 13.5	16	64bit 并行		串行	+5V ±10%	660	0.8μm CMOS	208 脚 QFP	NEC

表 2-4-1

型号	编码速度(BM/S)	输入数据形式	图像规格(像素行帧)	图像质量(像素·像素)	视频输出形式	输入时钟频率/MHz	外接存储器容量/MB	外存接口数据位数/bit	外加Micon种类	Micon接口数据位数/bit	音频输入形式	音频输入时钟频率	外接D/A的输出时钟频率	电源电压/V	消耗电流/mA	片基材料	封装规格	厂商
CL48VCD	5	串行8bit 并行(CD、CD-ROMXA、CDG、MPEG、System、V/A Stream)	352×240×30 352×288×25 244×240×24	704×480 704×576	RBG YC_rC_B	27	4	16 并行		8 并行	Layer 1/2	$256f_s$ $384f_s$	$32f_s$ $48f_s$	+2.7 ~3.6V 或 +5V	180	0.5μm CMOS	128 脚 PQFP	C-Cube
IIT3204MP	1.5	串行16bit 并行(MPEG System)	352×240×30 352×288×25	720×480 720×576	RBG YUV	33	4	16 并行		串/16 并行	Layer 1/2			+5V	2.1 (W)		208 脚 PQFP	IIT
MCD270	5	16bit 并行(System V/A Stream)	352×240×30 352×288×25	384×578	RBG YUV	40	4	16bit 并行	6800	16 并行	Layer 1/2	11.28MHz 16.93MHz 33.86MHz	13.5MHz	+5V	300	0.8μm CMOS	160 脚 QFP	Motorola
MPO6101	6	8bit/16bit 并行(MPEG System V/A Stream)	352×240×30 352×288×25	704×480	RBG YC_rC_b	27	4/8	16bit 并行	80 系列/ 86 系列/ 78KO 系列	8bit 并行 16bit 并行	Layer 1/2	$38f_s$	$32f_s$ $48f_s$ $64f_s$	+5V		0.8μm CMOS	160 脚 QFP	NEC
SAA−2510	1.2	串行(MPEG System Stream)	352×240×30 352×288×25	704×480 704×576	YUV	40/27	4	16bit 并行		I^2C	Layer 1/2	$38f_s$		3V 或 5V	120	0.5μm CMOS	100 脚 QFP	Philips (美)
HDM8211M	80	720×480×30 320×576×25			YUV	50	32	16bit 并行	86 系列/ 68 系列	16bit 并行			16/22.05/ 24/44.1/ 48KHz	+5V	400	0.8μm CMOS	208 脚 MQUAD	现代电子 (韩)
L64002	20	720×480×30 720×576×25			YC_bC_r	27	8/16	32/16bit 并行		8bit 并行			16/22.05/ 24/44.1/ 48KHz	+3.3V ±5%	303	0.5μm CMOS	160 脚 QFP	2SI Logic (美)
STi3520	16	720×480×30 720×576×25			YC_bC_r	55 27 24	32	16/ 32/ 64 bit 并行	86 系列/ 68 系列	8bit 并行			32/44.1 48KHz	+5V ±10%	450	0.5μm CMOS	160 脚 QFP	SGS Thomson

三、VCD 影碟机集成电路的代换

在VCD 影碟机中，部分集成电路的代换型号如表3-1 所示。

表 3-1

原型号	功　能	代用型号
AK5339-VS	数模转换	CS5339-KS
BA6209	电机驱动	TA7291P
CAT514256B-70JS	动态存储器	MSM514256B-JS
CD74HC07		74LS74HC07
CS5339-KS	数模转换	AK5339-VS
CXA1145	三基色编码	CXA1645M
CXA1645M	三基色编码	CXA1145(⑮脚加彩色带通电路)
CXP5024	微处理器	KC56C820
CXP50116	模式控制微处理器	CXP50120
CXP50120	模式控制微处理器	CXP50116
GM76C256ALLFW-70	存储器	GM76C256HZ80
GM76C256HZ80	存储器	GM76C256ALLFW-70
HM62256BLFP12T	静态随机存储器	HM62256BLFP12S
HM62256BLFP12S	静态随机存储器	HM62256BLFP12T
HM514260ALJP-7	动态随机存储器	HM514260CLJP-7
HM514260CLJP-7	动态随机存储器	HM514260ALJP-7
IX1504	系统控制	IX1876AF
IX1876AF	系统控制	IX1504
KA3842	电源DC/DC 变换	UC3842
KA9241	只读存储器	SA8951S、KS9241、LC8951
KS9241	只读存储器	LC8951、KA9141、SA8951S
TLC29321PW-20	压控振荡器	TLC29321PW
UC3842	电源DC/DC 变换	KA3842
XRU4066B	模拟开关	TC4066BP
YM7121B	信号处理与伺服控制	91UGYM7121B
μPD75P216ACW	显示驱动	91UGC90-NE021

原型号	功　能	代用型号
μPD75P516GF		91UCG90-NE17
μPD75216ACW-C73	系统微处理器及显示处理	μPD75216ACW-C93
μPD75216ACW-C93	系统微处理器及显示处理	μPD75216ACW-C73
μPC7905HF	稳压	TA79005S
74LS74HC07		CD74HC07
91U14L0503		PCM66P
91UCG90-NE17		μPD759516GF
91UGC90-NE021	显示驱动	μPD75P216ACW
91UGYM7121B	信号处理与伺服控制	YM7121B
KC56C820	微处理器	CXP5024
LC8951	只读存储器	SA8951S、KA9241、KS9241
LC321464M	动态存储器	LC32464M-80
LC32464M-80	动态存储器	LC32464M
M5218L	双运放	NJM4565L、RC4565
M5218P	双运放	NJM4565D
MN6474	数模转换	MN6740
MN6740	数模转换	MN6474
MN66271	伺服控制	MN66271ZRA
MN662712RA	伺服控制	MN66271
MSM514256B-JS	动态存储器	CAT514256B-70JS
NJM4565D	双运放	M5218P
NJM4565L	双运放	RC4565L、M5218L
PCM66P		91U14L0503
PCM1710	数模转换	PCM1712
PCM1712	数模转换	PCM1710
RC4565L	双运放	M5218L、NJM4565L
SA8951S	只读存储器	KA9241、KS9241、LC8951
TA7291P	电机驱动	BA6209
TA79005S	稳压	μPC7905HF
TC4066BP	模拟开关	XRU4066B
TLC29321PW	压控振荡器	TLC29321PW-20

四、VCD 影碟机显示屏的引脚功能

VCD、CD 和LD 影碟机的显示屏引脚功能如图4-1、图4-2、图4-3、图4-4、图4-5、图4-6、图4-7 所示。

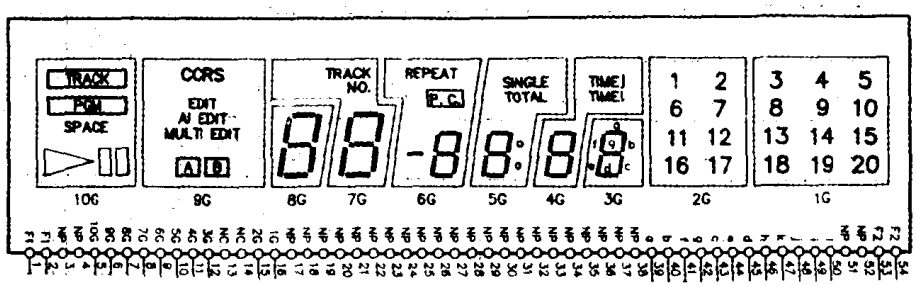


图 4-1

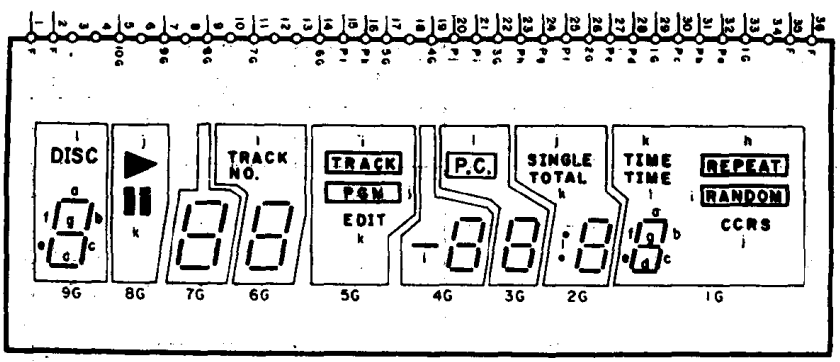


图 4-2

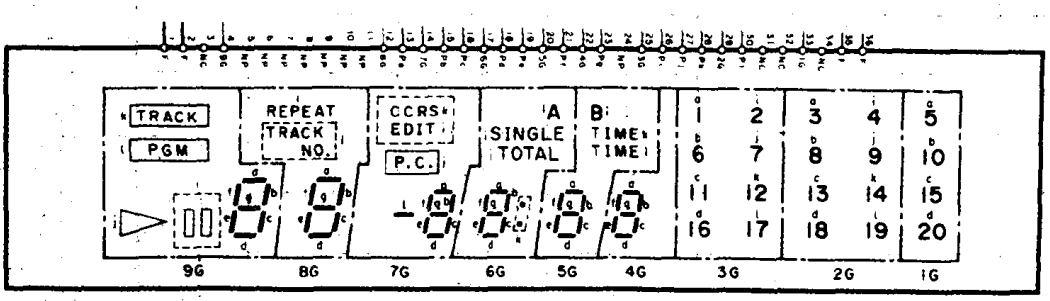


图 4-3

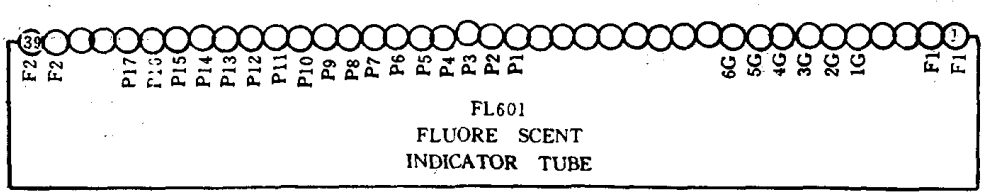
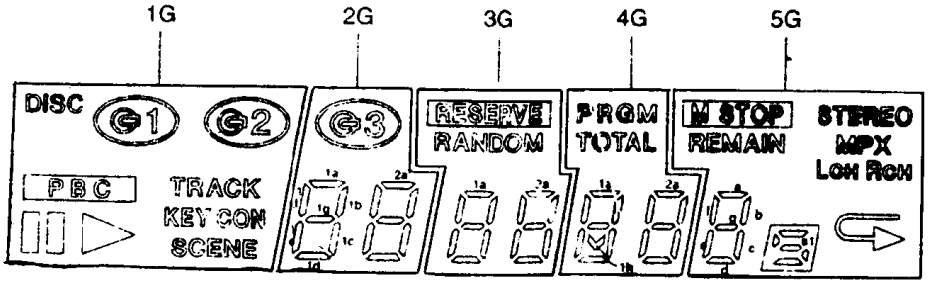


图 4-4



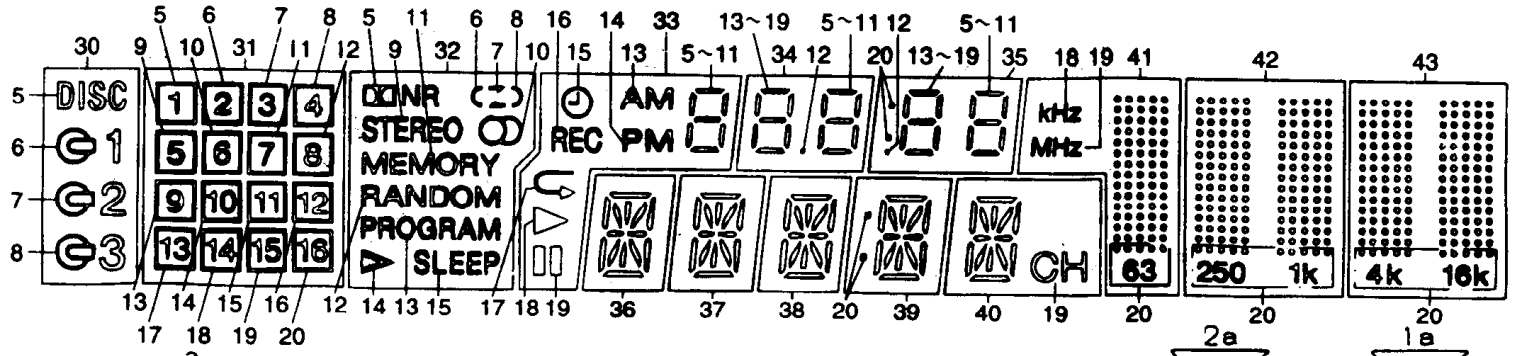
	1G	2G	3G	4G	5G
P1	DISC	(3)	RESERVE	PRGM	M STOP
P2	(1)	G3	RANDOM	TOTAL	REMAIN
P3	G1	1a	1a	1a	a
P4	PBC	1b	1b	1b	b
P5	▯▯	1f	1f	1f	f
P6	▷	1g	1g	1g	g
P7	—	1c	1c	1c	c
P8	—	1e	1e	1e	e
P9	—	1d	1d	1d	d
P10	—	—	—	1h	—
P11	(2)	2a	2a	2a	STEREO
P12	G2	2b	2b	2b	MPX
P13	TRACK	2f	2f	2f	LCH
P14	KEY CON	2g	2g	2g	RCH
P15	SCENE	2c	2c	2c	⇨
P16	—	2e	2e	2e	S1
P17	—	2d	2d	2d	—

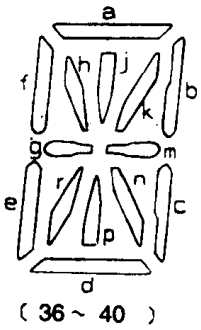
NOTE 1) F1, F2-------FILAMENT
2) NP----------NO PIN
3) NX----------NO EXTEND PIN
4) DL----------NO DATUM LINE
5) 1G ~ 5G-----GRID

PIN NO.	CONNECTION
1	F1
2	F1
3	NP
4	NP
5	1G
6	2G
7	3G
8	4G
9	5G
10	NX
11	NX
12	NX
13	NX
14	NX
15	NX
16	NX
17	NX
18	NX
19	NX
20	NX
21	NX
22	NX
23	NX
24	NX
25	P1
26	P2
27	P3
28	P4
29	P5
30	P6
31	P7
32	P8
33	P9
34	P10
35	P11
36	P12
37	P13
38	P14
39	P15
40	P16
41	P17
42	NP
43	NP
44	F2
45	F2

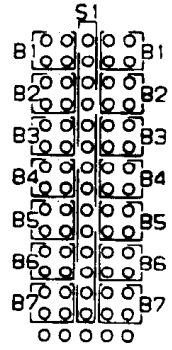
图 4-5

VVK14BT35GK-1：荧光显示

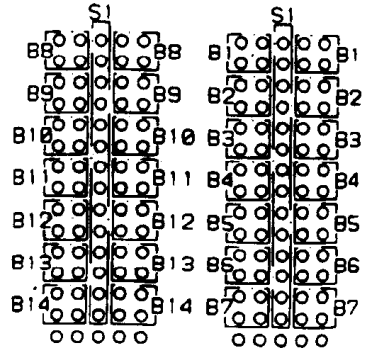




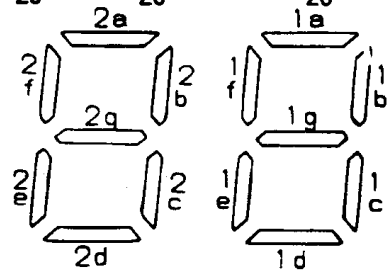
（36～40）



（41）



（42，43）

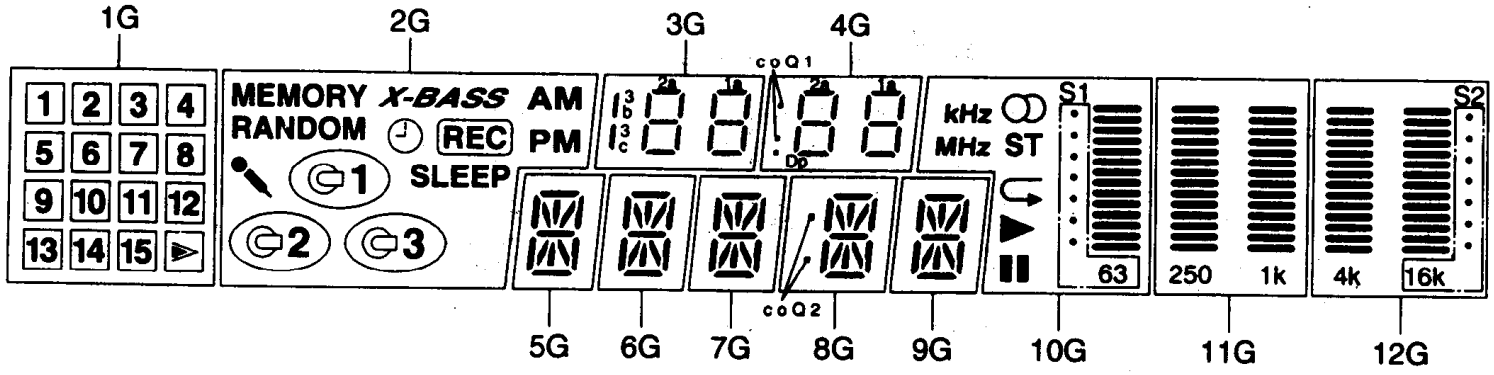


（33～35）

1、2、46、47：灯丝
3、4、21～27、44、45：无销
28、29：无连接

图 4-6

VVK12BT91GK-1 荧光显示



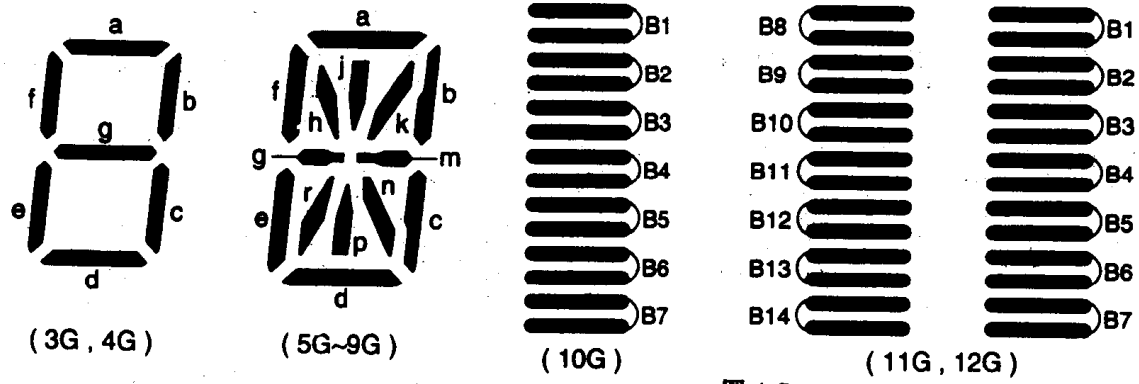


图 4-7

五、VCD 影碟机万能接口卡的功能和应用

1. 科达CD-CM Ⅲ 型万能卡

科达CD-CM Ⅲ 型VCD 万能接口卡的端子功能和接线方法如图5-1 所示。

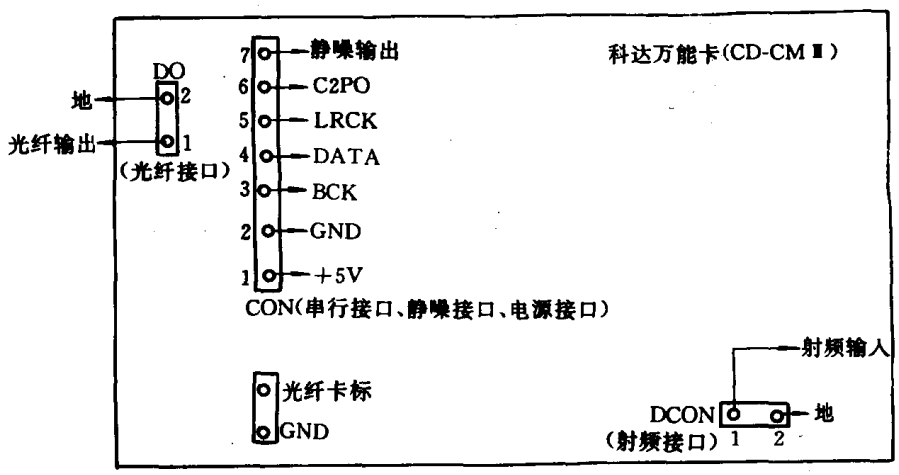


图5-1

2. V13 型万能卡

V13 型VCD 万能接口卡的端子功能和接线方法如图5-2 所示。

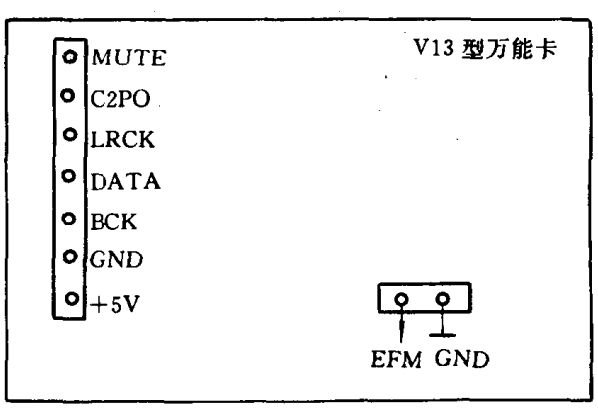


图5-2

3. 台湾V9 型万能卡

台湾V9 型VCD 万能接口卡的端子功能和接线方法如图5-3 所示。

4. V-9 型万能卡维修电路

V-9 型万能接口卡的维修电路图如图5-4 所示。

5. CD-VCD 万能卡

CD-VCD 万能接口卡的端子功能和接线方法如图5-5 所示。

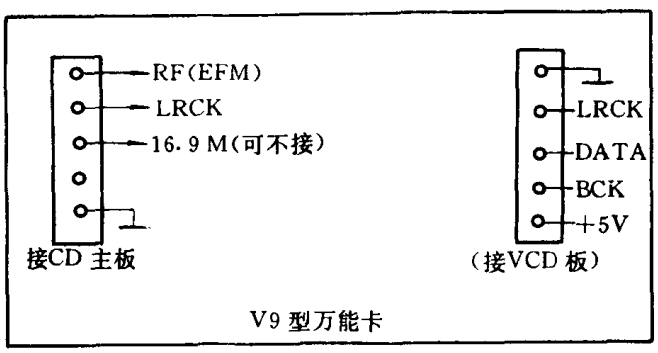


图5-3

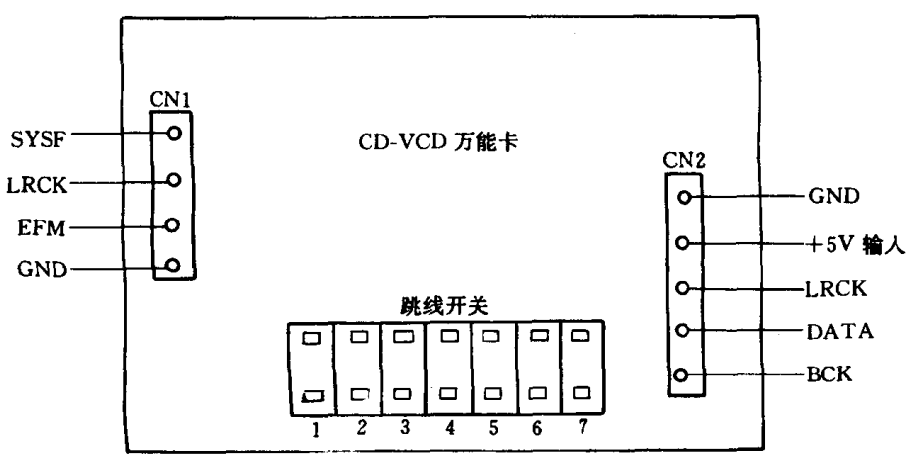


图5-5

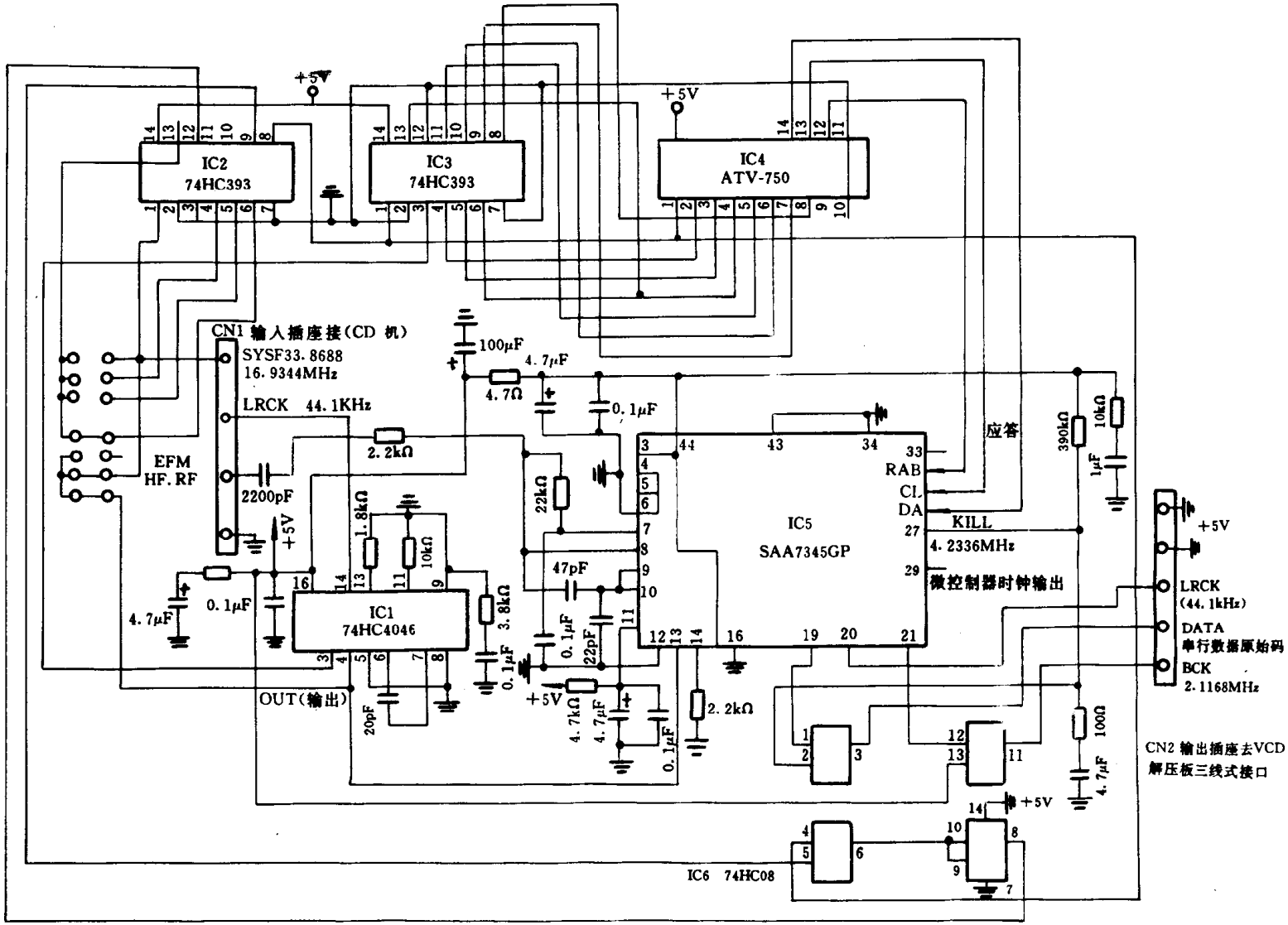

IC2
74HC393
IC3
74HC393
IC4
ATV-750
+5V
CN1 输入插座接(CD 机)
SYSF33.8688
16.9344MHz
LRCK 44.1KHz
EFM
HF.RF
2200pF
2.2kΩ
100μF
4.7μF
4.7Ω
0.1μF
IC5
SAA7345GP
4.2336MHz
RAB
CL
DA
KILL
应答
微控制器时钟输出
IC1
74HC4046
OUT(输出)
1.8kΩ
10kΩ
3.8kΩ
22kΩ
47pF
22pF
4.7kΩ
2.2kΩ
20pF
390kΩ
10kΩ
1μF
100Ω
LRCK
(44.1kHz)
DATA
串行数据原始码
BCK
2.1168MHz
CN2 输出插座去VCD
解压板三线式接口
IC6 74HC08

图 5-4

六、VCD 影碟机解码板功能及应用

1. 国科VCD-ⅢA 型VCD 解码板

国科VCD-ⅢA 型ACD 解码板的端子功能和接线方法如图6-1 所示。

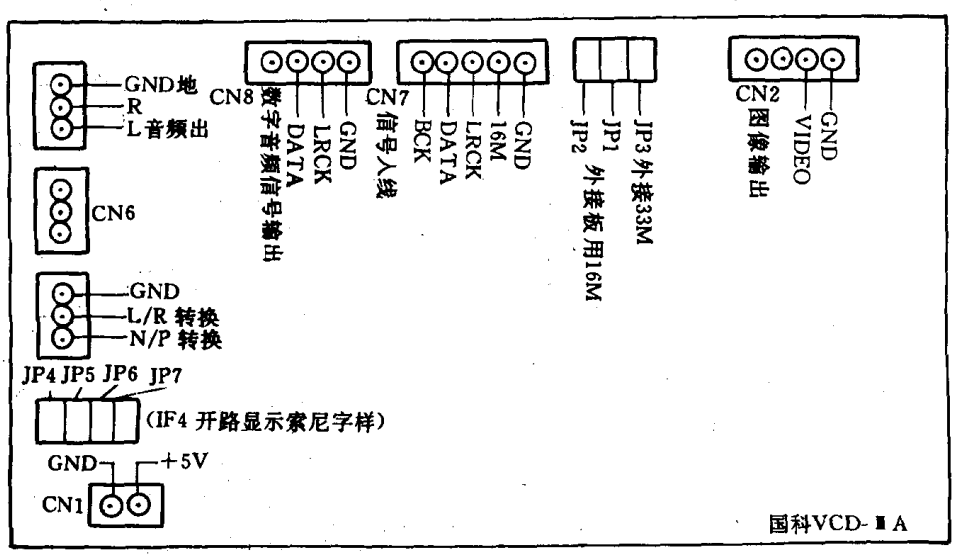


图6-1

2. 先科SAST-08 型VCD 解码板

先科SAST-08 型VCD 解码板的端子功能和接线方法如图6-2 所示。

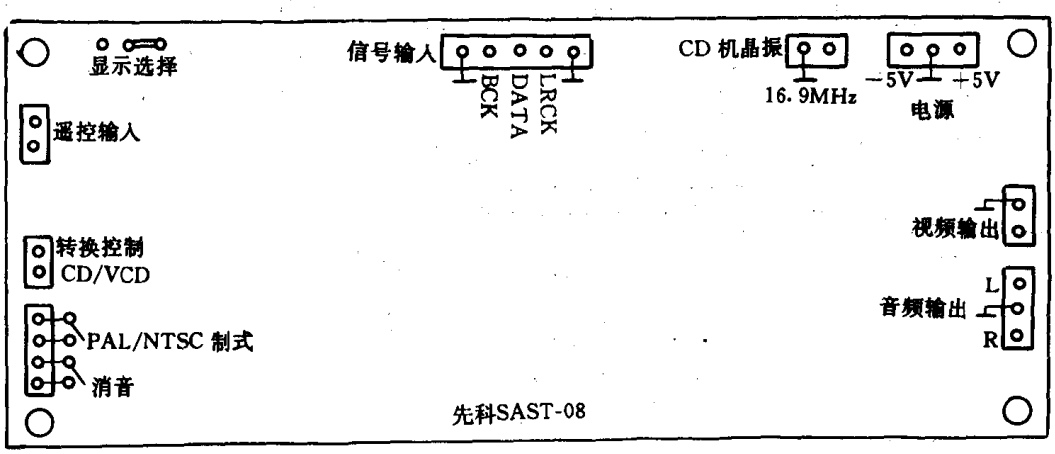


图6-2

3. 四通2.0 型VCD 解码板

四通2.0 型VCD 解码板的端子功能和接线方法如图6-3 所示。

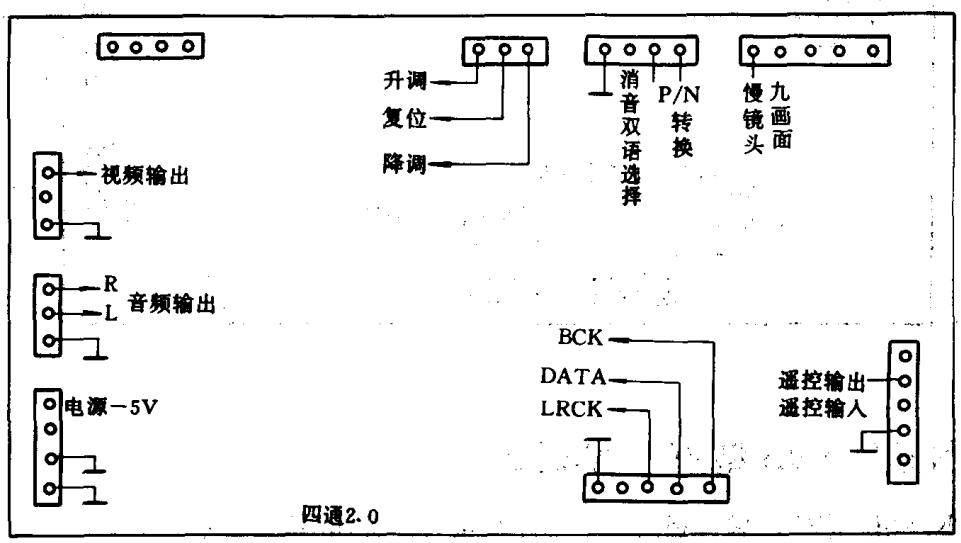


图6-3

4. SONY 2.0 型VCD 解码板

SONY 2.0 型VCD 解码板的端子功能和接线方法如图6-4 所示。

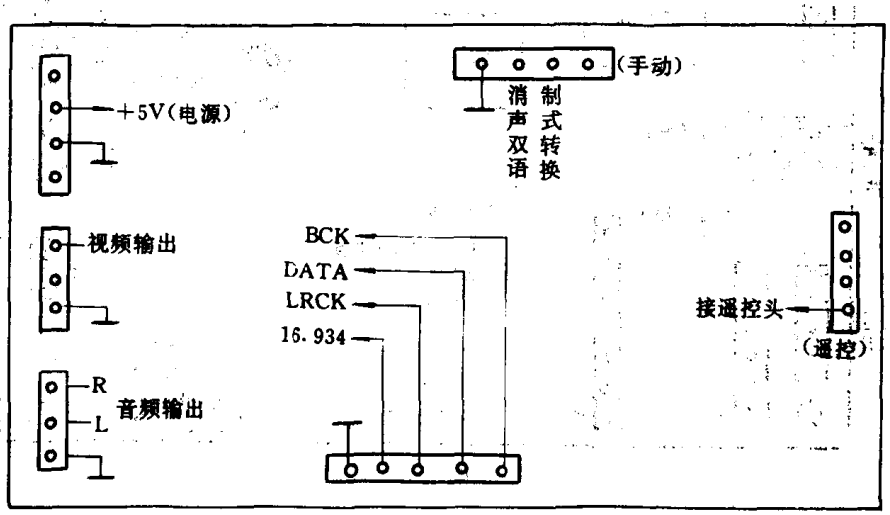


图6-4

5. 合智4 型VCD 解码板

合智4 型VCD 解码板的端子功能和接线方法如图6-5 所示。

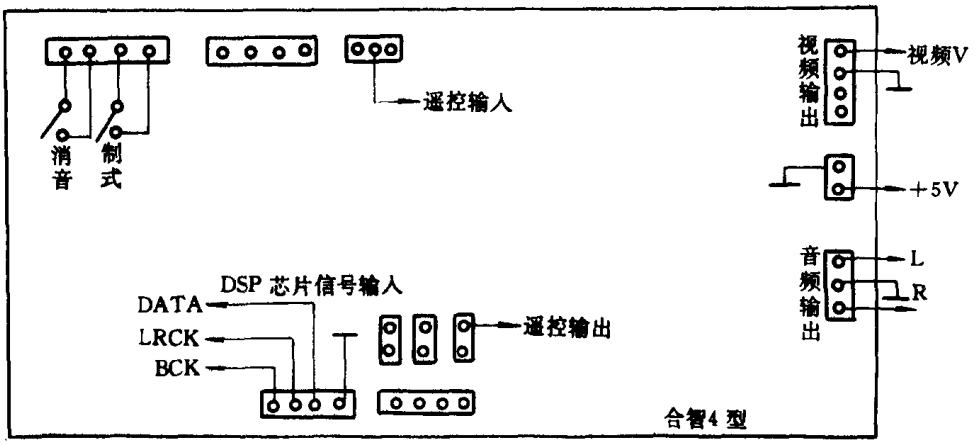


图6-5

6. 科达KD-9B 型VCD 解码板

科达KD-9B 型VCD 解码板的端子功能和接线方法如图6-6 所示。

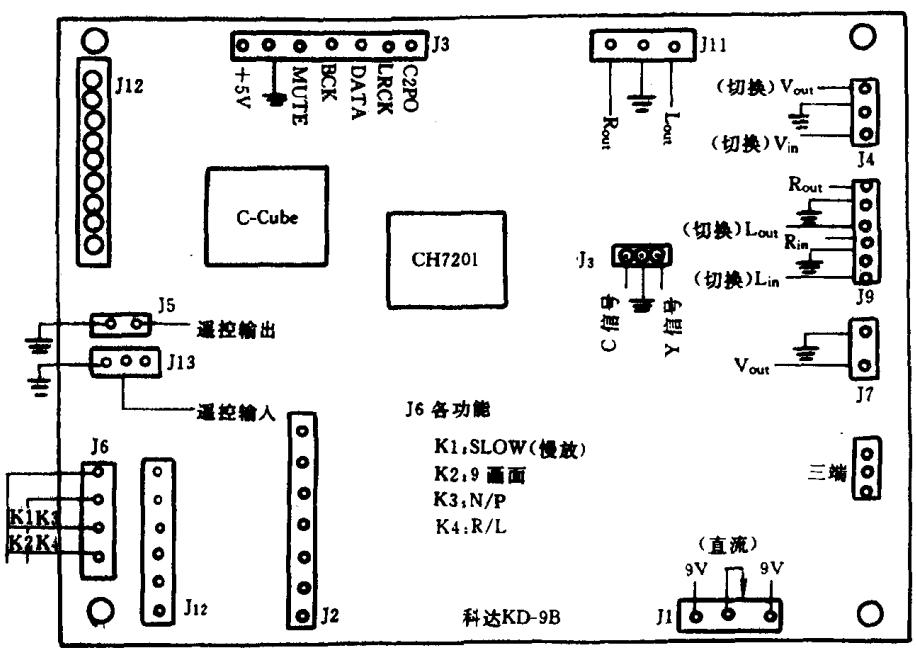
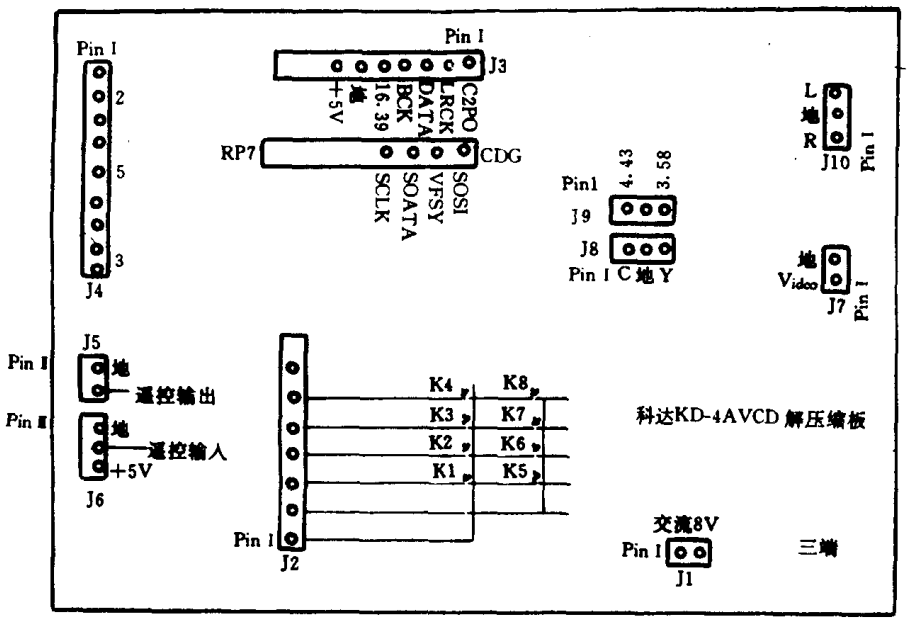


图 6-6

7. 科达KD-4A 型VCD 解码板

科达KD-4A 型VCD 解码板的端子功能和接线方法如图6-7 所示。



注:K4 键触发时应待屏幕字符显示后,再进行第二次触发转换.

K 为9 画面/主画面转换键,按键按下时约1～3 秒.

图 6-7

8. 维斯顿VCD 解码板

深圳维斯顿多媒体有限公司的VCD 解码板的端子功能和接线方法如图6-8 所示。

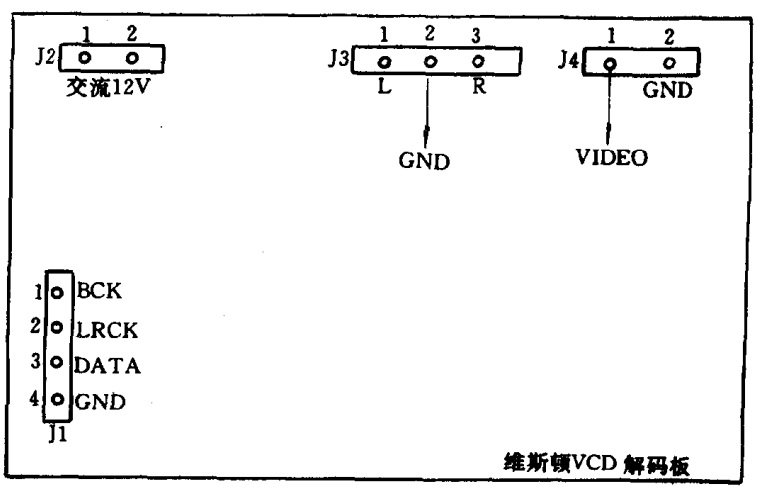


图6-8

9. 讯通VCD 解码板

四川成都讯通电器有限公司的VCD 解码板端子功能和接线方法如图6-9 所示。

10. VL-Ⅲ型VCD 解码板

VL-Ⅲ型VCD 解码板的端子功能和接线方法如图6-10 所示。

11. S 型VCD 解码板

S 型VCD 解码板的端子功能和接线方法如图6-11 所示。

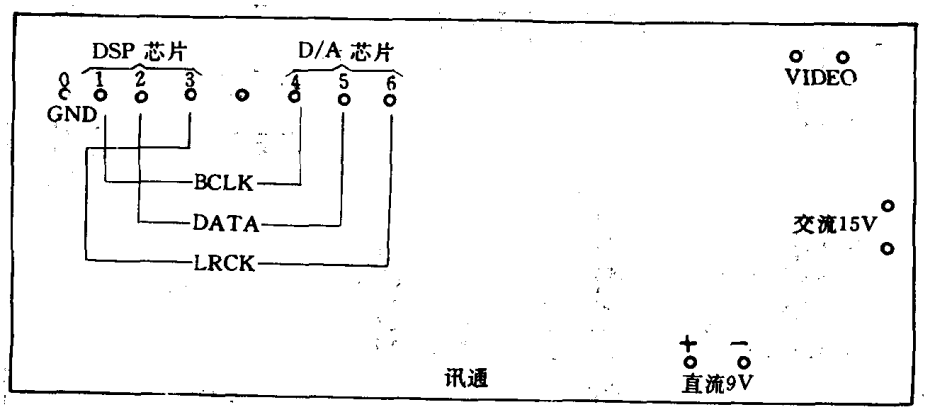


图6-9

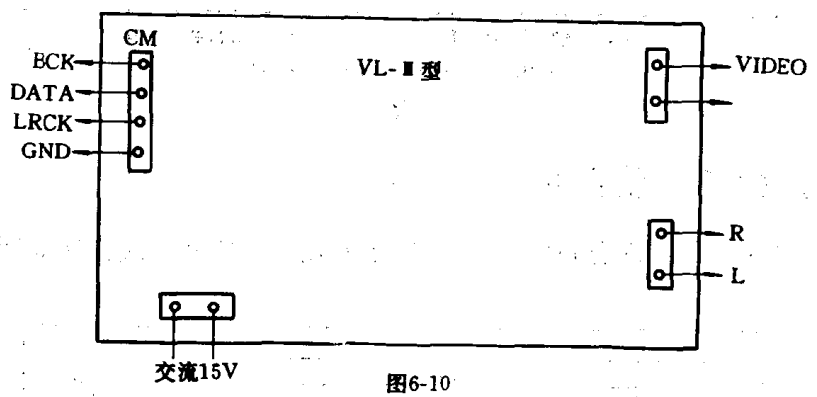


图6-10

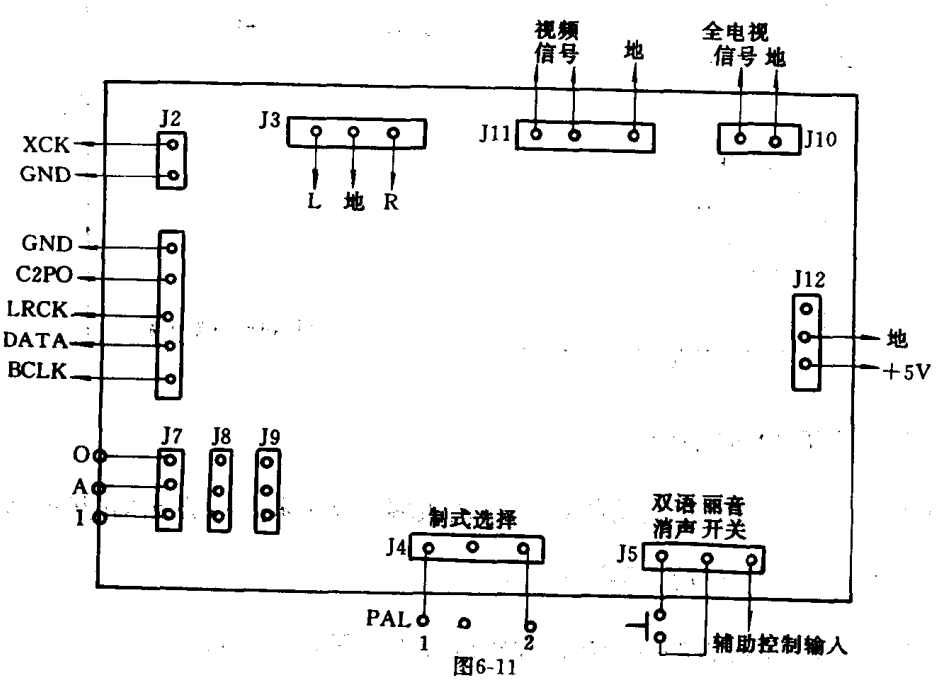
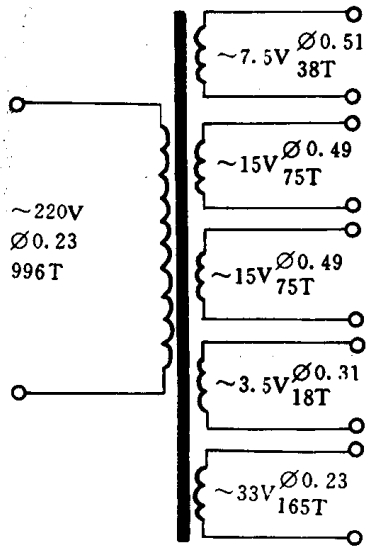
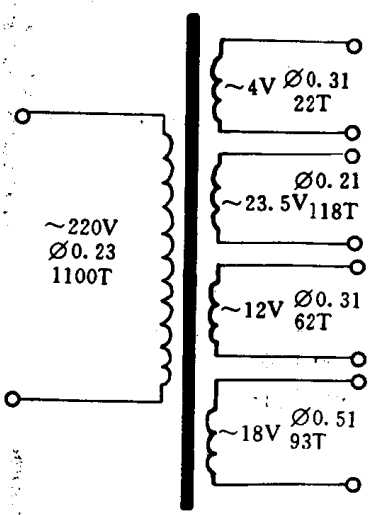
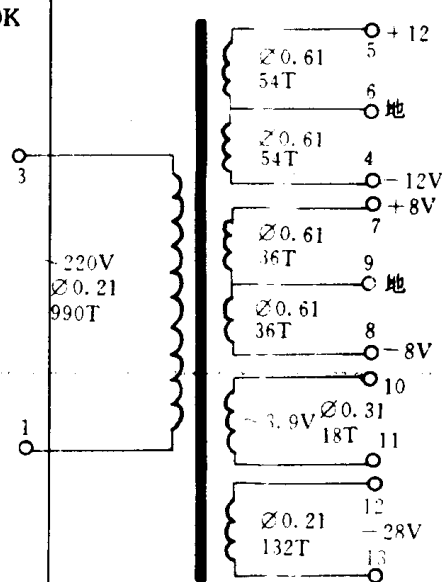
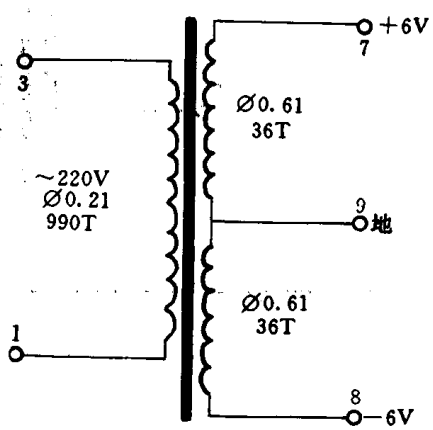
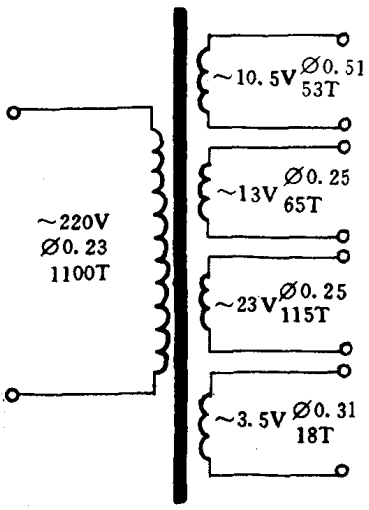
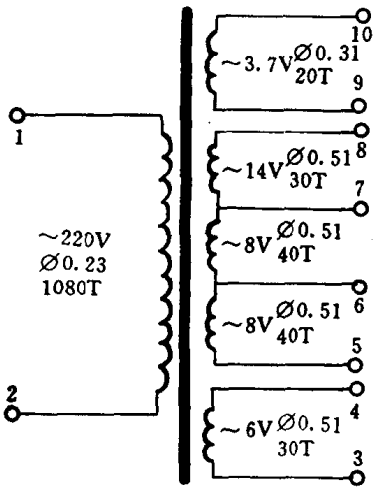
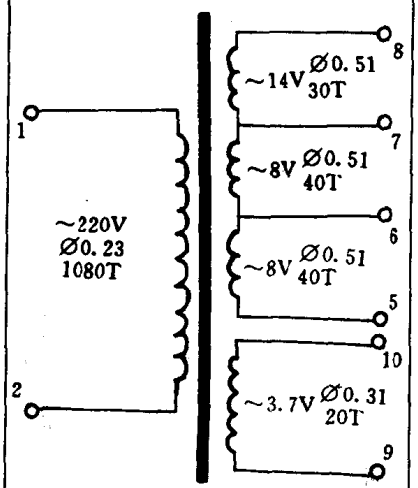


图6-11

七、VCD 影碟机电源变压器

VCD 影碟机电源变压器的绕组匝数及其电压数据如下：

机　型	数　据	机　型	数　据
万利达N-28		华声NCD	
三星 DV-530K		三星 DV-532 DV-535 DV-435 DV-4500 DV-5500	

机　型	数　据	机　型	数　据
新科 VCD330		高士达 FL-R320V FL-R333V	
高士达 FL-R515			

附　录

1. DSP 芯片的EFM 引脚一览

DSP 芯片的EFM 引脚号如附表1 所示。

附表1

公　司	型　号	EFM	公　司	型　号	EFM
索　尼	CXD1167Q	⑤	松　下	MN6626	③
	CXD1125QX	⑤		MN66271RA	㊷
	CXD1130QZ	⑤		MN662720	㊹
	CXD1165Q	③	三　洋	LC7860N/K	⑧
	CXD2500AQ/BQ	㉔		LC7861N	⑧
	CXD2505Q	㉔		LC7863	⑧
	CXD2507AQ	⑭		LC7866E	⑧
	CXD2508AQ	㊱		LC7867E	⑧
	CXD2508AR	㉞		LC7868E	⑧
	CXD2515Q	㊱		LC78620E	⑪
	CXD2518Q	㊱		LC78681	⑧
东　芝	TC9221F	㊵	三　星	KS9211B	⑤
	TC9236AF	㊻		KS9210	⑤
	TC9263F	㊶		KS9212	⑤
	TC9284	㊸		KS5990	⑤
三　菱	M50422P			KS5991	③
	M50423FP	⑰	雅马哈	YM3805	⑧
	M50427FP	⑮		YM7121B	㊻
	M515679	④		YM7402	㊶
	M51598	⑳	日　立	HD49233	⑲
	M65820/AFR	⑰	飞利浦	SAA7210	㉕
松　下	MN6617	㉔		SA7310	㉜
	MN66240	㊹		SA7345	⑧
	MN6625S	㊶		SAA7341	㊳

2. DSP 芯片的MUTE 与DOTX 引脚一览

DSP 芯片的MUTE 与DOTX 引脚号如附表2 所示。

附表2

公　司	型　号	MUTE	DOTX	取消静音方式
索　尼	CXD1125	⑲	㉗	第⑲脚悬空接"L"电平
索　尼	CXD1130	⑲	㉗	
索　尼	CXD1135	⑲	㉗	
索　尼	CXD1165	⑲	㉗	
索　尼	CXD1167	⑲	㉗	
索　尼	CXD2500	㊽	㊵	第㊽脚悬空接"L"
索　尼	CXD2505	㊻		第㊻脚悬空接"L"
索　尼	CXD2507	㊽	㊴	第㊽脚悬空接"L"
索　尼	CXD2508	㊾	㊶	第㊾脚悬空接"L"
索　尼	CXD2518	⑥	㊶	第⑥脚悬空接"L"
飞利浦	SAA7210		⑭	
飞利浦	SAA7220		⑭	
飞利浦	SAA7340		㉜	
飞利浦	SAA7341		㉜	
飞利浦	SAA7245		②	
三　洋	LC7863	㉗	㊸	第㉗脚悬空接"H"
三　洋	LC7867	㉗	㊸	
三　洋	LC78681	㉗	㊸	
松　下	MN6625	㉗	⑭	第㉗脚悬空接"L"
松　下	MN6626	㊺	㉓	第㊺脚悬空接"L"
松　下	MN66271	⑯	⑥	第⑯脚悬空接"L"
雅马哈	YDC101		㉓	
雅马哈	YM3437		⑯	
雅马哈	YM7121		㉓	
雅马哈	YM7402		㊵	
三　星	KS9282		⑦	
三　星	KS9283		⑦	

3. DSP 芯片的BCK、DATA 与LRCK 引脚一览

DSP 芯片的BCK、DATA 与LRCK 引脚号如附表3 所示。

附表3

公 司	型 号	BCK	DATA	LRCK	所需跳线
三星	KS9211B	⑦⑥	⑦⑧	⑧⑩	
	KS9210	⑦⑥	⑦⑧	⑧⑩	
	KS9212	⑦⑥	⑦⑧	⑧⑩	
	KS5990	⑦⑥	⑦⑧	⑧⑩	⑤⑦脚接高电平 如CD 机晶振为 8.45M ⑤⑦,⑤⑤ 接高,⑤⑥接地
	KS5991	⑦⑥	⑦⑧	⑧⑩	
索尼	CXD1167Q	⑦⑥	⑦⑧	⑧⑩	
	CXD1125QX	⑦⑥	⑦⑧	⑧⑩	
	CXD1130QZ	⑦⑥	⑦⑧	⑧⑩	
	CXD1135	⑦⑥	⑦⑧	⑧⑩	
	CXD2500AQBQ	③⑤	③④	③②	
	CXD2505AQ	③⑤	③④	③②	
	CXD2507AQ	②②	②①	②⑩	
	CXD2508AQ	④⑥	④④	④②	
	CXD2508AR	④④	④②	④⑩	
	CXD2515Q	④⑦	④⑥	④⑤	
	CXD2518Q	④⑩	④④	④②	BCK 需反相
	CXD1167R	⑦④	⑦⑥	⑦⑧	
三洋	LC7860N/K	③⑤	③④	③⑩	②⑦脚接高电平
	LC7861N	③⑥	③⑤	③③	③⑩脚接高电平
	LC7863	③⑤	③④	③⑩	②⑦脚接高电平
	LC7866E	③⑥	③⑤	③③	③⑩脚接高电平
	LC7867E	③⑨	④⑩	③⑧	
	LC7868E	③⑥	③⑤	③③	
	LC78681	③⑥	④⑩、③⑤	③③	②⑦脚接高电平
飞利浦	SAA7210	③⑨	③⑦	③⑨	
	SAA7310	③	②	④	
	SAA7345	②①	①⑨	②⑩	
	SAA7341				

东芝	TC9221F	⑭	⑮	⑬	
	TC9236AF	⑫	⑬	⑪	
	TC9200AF	㊴	㊵	㊳	
雅马哈	YM3805	㉞	㊱	㊲	
	YM7121B	㉘	㉔	㉖	
	YM2201F-K	㊶	㊷	㊸	
日立	HD49215	㊾	㊽	㊺	
NEC	VPD6375CU	㊵	㊶	㊷	
三菱	M50422P	⑫	⑰	⑳	⑧、⑨+5V，⑦接地
	M50423FP	⑭	⑫	⑮	⑦、⑧接地，⑨、⑩、⑪接高电平
	M50427FP	⑫	⑰	⑳	
	M65820	⑭	⑫	⑮	
松下	MN6617	㉘	㉖	㉜	⑱脚接地
	MN6625S	⑤	④	⑥	
	MN6626	㉗	㉖	㉘	㊾脚接高电平
	MN6627	①	②	③	

4. 可配接光纤/同轴VCD 解码器的CD 机及LD 机

CD 机及LD 机可配接光纤/同轴VCD 解码器的机型，如附表4 所示。

附表4

公　司	型　号	说　明
索　尼	MHC-EX9AV	小型台式组合机，有光纤口
索　尼	CDP-411	CD 机，有光纤口
索　尼	CDP-X7ESD	CD 机，有同轴/光纤口
索　尼	CDP-X77ES	CD 机，有同轴/光纤口
索　尼	CDP-707ESD	CD 机，有同轴/光纤口
索　尼	CDP-991	CD 机，有光纤口
索　尼	455	LD 机，有光纤口
索　尼	U3	LD 机，有光纤口
索　尼	U5	LD 机，有光纤口
索　尼	800K	LD 机，有光纤口
先　锋	PD-T07	CD 机，有同轴/光纤口

先　锋	PD-T09	CD 机，有同轴/光纤口
CEC	CD-891R	单CD 机，有光纤口
音乐传真	E-60	单CD 机，有同轴/光纤口
天　龙	DCD-1290	单CD 机，有同轴/光纤口
天　龙	DCD-2060	单CD 机，有同轴/光纤口
天　龙	DCD-3500	单CD 机，有同轴/光纤口
天　龙	DCD-3520	单CD 机，有同轴/光纤口
山　水	CD-X901	CD 机，有同轴口
山　水	CD-X950	CD 机，有光纤口
山　水	CD-X1000	CD 机，有光纤口
健　伍	757	台式组合机，有光纤口
健　伍	858	台式组合机，有光纤口
健　伍	959	台式组合机，有光纤口
TEAC	P-2/D-2	CD 机，有同轴/光纤口
雅马哈	CDX-2020	CD 机，有同轴/光纤口
雅马哈	CDX-1110U	CD 机，有同轴/光纤口
安　桥	DX-G10	CD 机，有同轴/光纤口
安　桥	DX-G5700	CD 机，有同轴/光纤口
马兰士	CD-73	CD 机，有同轴/光纤口
马兰士	CD-3577	CD 机，有同轴/光纤口
爱　华	NSX-D55	小型台式组合机，有光纤口
爱　华	NSX-D707	
爱　华	NSX-D505	
爱　华	NSX-D909	
爱　华	NSX-D737	
爱　华	NSX-330	
爱　华	NSX-990	
爱　华	NSX Z-700	

5. 音响集成电路的代换

音响集成电路的代换如附表5 所示。

附表5

原型号	功　能	代换型号
AN115	FM 立体声解码	BA1310、CA1310、CD1310、HA1156、LM1310、M5153P、MC1310、SN76115、TA7156AP、ULN2110A、ULN3810A、μA310、μPC587C2、μPC1026C
AN253	AM/FM 中放	XG253
AN260	AM/FM 中放	XG260
AN360	音频前置放大	BA1340、HA1406、TA7120P、μPC592H2
AN362	FM 立体声解码	AN362L、AN7410、AN7417、BA1320、CD3361、CD7410、DBL1026、HA11227、KA2261、LA3361、μPC1197C、μPC1320
AN362L	FM 立体声解码	AN362L、AN7410、AN7417、BA1320、CD3361、CD7410、DBL1026、HA11227、KA2261、LA3361、μPC1197C、μPC1320
AN377	FM 中放、检波	HA1137W、HA12411
AN2836	音调控制	KA2107
AN6210	音频双前置放大	CD6210
AN6884	LED 驱动	BA6124、CD1403、DBL1016、KA2284、LB1403
AN7001	AM/FM 立体声收音	XG7001
AN7108	单片立体声放音	CD1034、CXA1005、CXA1034、KA22132
AN7111	功放	AN7131、AN7140
AN7112	功放	CD4140、KA2212、K1A6213S、LA4140、TA7313AP、TB4040、XG4140
AN7131	功放	AN7111、AN7140
AN7140	功放	AN7111、AN7131
AN7145	双功放	XG7145
AN7147	双功放	AN7149、AN7168、AN7169、AN7178、HA1377、HA1392、HA1398、HA13102、HA13108、M51601L
AN7149	双功放	AN7149、AN7168、AN7169、AN7178、HA1377、HA1392、HA1398、HA13102、HA13108、M51601L
AN7154	功放	AN7155(引脚顺序排列相反)
AN7155	功放	AN7154(引脚顺序排列相反)
AN7156N	双功放	LA4445、M51102L、TA7227P
AN7168	双功放	AN7149、AN7168、AN7169、AN7178、HA1377、HA1392、HA1398、HA13102、HA13108、M51601L

原型号	功　能	代换型号
AN7169	双功放	AN7149、AN7168、AN7169、AN7178、HA1377、HA1392、HA1398、HA13102、HA13108、M51601L
AN7178	双功放	AN7149、AN7168、AN7169、AN7178、HA1377、HA1392、HA1398、HA13102、HA13108、M51601L
AN7205	FM 调谐器	CD7358、KA22495、LA1185、TA7358P
AN7213	FM 调谐器	CD7213、KA2249、XG7213
AN7218	AM/FM 高、中放	BA4210、CD1018、TB1018、XG1018、μPC1018C
AN7222N	AM/FM 高、中放、检波	AN7224
AN7223	AM/FM 高、中放、检波	CD7223、AN7273、IR3R27A、XG7223
AN7224	AM/FM 高、中放、检波	AN7222N
AN7273	AM/FM 高、中放、检波	CD7223、AN7273、IR3R27A、XG7223
AN7310	音频双前置放大	AN7311、CD7311、TA7312P、XG7311
AN7311	音频双前置放大	AN7310、CD7311、TA7312P、XG7311
AN7320	音频双前置放大	μPC1158H2
AN7410	FM 立体声解码	AN362L、AN7410、AN7417、BA1320、CD3361、CD7410、DBL1026、HA11227、KA2261、LA3361、μPC1197C、μPC1320
AN7417	FM 立体声解码	AN362L、AN7410、AN7417、BA1320、CD3361、CD7410、DBL1026、HA11227、KA2261、LA3361、μPC1197C、μPC1320
AN7420	FM 立体声解码	CD7343、DBL1009、KA2203、K1A6043S、TA7343P
AN7421	FM 立体声解码	KA2263、K1A6042、TA7342P
AN7470	FM 立体声解码	μPC1163C、μPC1235C
BA311	音频前置放大	TA7122、μPC1023H
BA328	音频双前置放大	BA329（⑨脚为空脚）、BA3302、CD3160、CD3161、DBL1010/2、LR3R16（⑨脚为空脚）、KA2221、LA3160、LA3161、M5152、M51521L、MB3106、TA8125S、μPC1032H、μPC1185H、μPC1228H
BA340	音频前置放大	HA1406
BA401	FM 中放	TA7060AP
BA402	FM 中放	TA7061BP
BA403	FM 中放、检波	KA2245、LA1150/N、TA7130P、μPC1028H
BA404	FM 中放、检波	KA2244、TA7303P
BA511A	功放	BA521、BA522

原型号	功　能	代换型号
BA514	功放	BA534(②、⑪脚为空脚)
BA518	功放	BA547
BA527	功放	BA526、BA546
BA526	功放	BA527、BA546
BA534	功放	BA514
BA535	双功放	BA536、BA5402、BA5406、XG536
BA536	功放	BA535、BA5402、BA5406、XG536
BA546	功放	BA526、BA527
BA681A	LED 驱动	BA682A、BA683A
BA682A	LED 驱动	BA681A、BA682A
BA1310	FM 立体声解码	BA1310、CA1310、CD1310、HA1156、LM1310、M5153P、MC1310、SN76115、TA7156AP、ULN2110A、ULN3810A、μA310、μPC587C2、μPC1026C
BA1320	FM 立体声解码	AN362L、AN7410、AN7417、BA1320、CD3361、CD7410、DBL1026、HA11227、KA2261、LA3361、μPC1197C、μPC1320
BA1330	FM 立体声解码	BA1335、IR3R23、TEA1330
BA1335	FM 立体声解码	BA1330、IR3R23、TEA1330
BA1362F	FM 立体声解码	CX10054
BA3302	音频双前置放大	BA329(⑨脚为空脚)、BA3302、CD3160、CD3161、DBL1010/2、LR3R16(⑨脚为空脚)、KA2221、LA3160、LA3161、M5152、M51521L、MB3106、TA8125S、μPC1032H、μPC1185H、μPC1228H
BA3308	音频双前置放大	KA22241
BA3502F	单片立体声放音	KA22131
BA3520	单片立体声放音	CXA8008
BA3812LS	图示均衡器	KA22235
BA3822LS	图示均衡器	KA22234
BA4110	FM 中放、检波	CD1140、DBL1018、LA1140、KA22441
BA4210	AM/FM 高、中放	AN7218、CD1018、TB1018、XG1018、μPC1018C
BA4220	AM/FM 高、中放、检波	HA12413、KA2243
BA4260	AM 高中放、检波	KA2247、LA1260
BA4402	FM 调谐器	BA4404

原型号	功　能	代换型号
BA4403	FM 调谐器	BA4405
BA4404	FM 调谐器	BA4402
BA4405	FM 调谐器	BA4403
BA5386	功放	LM386、NJM386
BA5402	双功放	BA535、BA536、BA5406、XG536
BA5406	双功放	BA535、BA536、BA5402、XG536
BA6124	LED 驱动	CD1403、DBL1016、KA2284、LB1403
BA6125	LED 驱动	DBL1116、KA2287、LB1413
BA6137	LED 驱动	DBL1216、KA2285、LB1423
CA758	FM 立体声解码	CA3195、LM1800、ULN2244、ULN2245、ULN3812、μA758
CA1310	FM 立体声解码	BA1310、CA1310、CD1310、HA1156、LM1310、M5153P、MC1310、SN761.5、TA7156AP、ULN2110A、ULN3810A、μA310、μPC587C2、μPC1026C
CA2202/M	功放	CD2002、LM383/A、LM2002/A、TDA2002、ULN3701Z、μPC2002
CA2004/M	功放	TDA2008、ULN3702Z
CA2111A	FM 中放、检波	LM2111、MC1357、SN76643、ULN2111A、ULN2213A
CA3075	FM 中放、检波	LM3075、MC1375、ULN2129N、μA3075C
CA3089	FM 中放、检波	LM3089、MC1389、TCA3089、ULN2289A、μA3089
CA3195	FM 立体声解码	CA758、LM1800、ULN2244A、ULN2245A、ULN3812A、μA758
CD820	功放	KA2201/B、TBA820M
CD1018	AM/FM 高、中放	AN7218、BA4210、TB1018、XG1018、μPC1018C
CD1019	单片AM/FM 收音	CXA1019、KA22426
CD1034	单片立体声放音	AN7108、CXA1005P、CXA1034P、KA22132
CD1040	音量/音调/平衡控制	LM1040
CD1130	AM 高、中放、检波	LA1130
CD1140	FM 中放、检波	BA4110、DBL1018、KA22441、LA1140
CD1205	AM/FM 高、中放	LA1205、SF1205
CD1245	AM 高、中放、检波	LA1245
CD1260	双功放	XG1260、μPC1260G

原型号	功　能	代换型号
CD1263	双功放	KA2214、μPC1263C2
CD1310	FM 立体声解码	BA1310、CA1310、CD1310、HA1156、LM1310、M5153P、MC1310、SN76115、TA7156AP、ULN2110A、ULN3810A、μA310、μPC587C2、μPC1026C
CD1313	音频双前置放大	μPC1313H
CD1403	LED 驱动	AN6884、BA6124、DBL1016、KA2284、KB1403
CD1405	LDE 驱动	LB1405
CD1416	LED 驱动	LB1416
CD1452	音频双前置放大	HA1452
CD1514	功放	TDA1514
CD1518	双功放	TDA1518
CD1521	双功放	TDA1521
CD1524	音量/音调控制	TDA1524
CD2000	一曲自动选曲	LA2000
CD2002	功放	CD2000、CA2000/M、LM383/A、LM2002/A、TDA2002、μPC2002、ULN3701Z
CD2009	双功放	TDA2009
CD2020	功放	TDA2020
CD2204	单片AM/FM 收音	HA12402、KA22424、TA7613AP、TDA1083、ULN2204
CD2822	双功放	KA2209、K1A6276S、TDA2822、NJM2073
CD3161	音频双前置放大	BA329（⑨脚为空脚）、BA3302、CD3160、CD3161、DBL1010/2、LR3R16（⑨脚为空脚）、KA2221、LA3160、LA3161、M5152、M51521L、MB3106、TA8125S、μPC1032H、μPC1185H、μPC1228H
CD3210	音频前置放大	KA2220、LA3210、TA7173P、TB3210、XG3210
CD3220	音频双前置放大	DBL1027、KA2224、LA3220、TB3220、XG3220
CD3361	FM 立体声解码	AN362L、AN7410、AN7417、BA1320、CD3361、CD7410、DBL1026、HA11227、KA2261、LA3361、μPC1197C、μPC1320
CD3370	FM 立体声解码	KA2262、LA3370
CD4100	功放	LA4100、TB4100、XG4100
CD4102	功放	LA4102、TB4102、XG4102

原型号	功　能	代换型号
CD4112	功放	LA4112
CD4140	功放	AN7112、KA2212、K1A6213S、LA4140、TA7313AP、TB4140、XG4140
CD4160	单片录音	LA4160
CD5511	直流电机稳速	LA5511、TB5511
CD5521	直流电机稳速	LA5521
CD5521	直流电机稳速	LA5522
CD5591	AM/FM 高、中放、检波	TEA5591
CD6210	音频双前置放大	AN6210
CD7050	双功放	TDA7050
CD7213	FM 调谐器	AN7213、KA2249、XG7213
CD7232	双功放	TA7232P
CD7240	双功放	TA7240P
CD7273	双功放	TA7273P
CD7311	音频双前置放大	AN7310、AN7311、TA7312P、XG7311
CD7325	音频双前置放大	TA7325P
CD7331	功放	TA7331P
CD7335	FM 调谐器	TA7335P
CD7341	一曲自动选曲	TA7341P
CD7342	FM 立体声解码	AN7421、KA2264、K1A6042、TA7342P
CD7343	FM 立体声解码	AN7420、KA2263、K1A6043S、TA7343P
CD7358	FM 调谐器	AN7205、KA22495、LA1185、TA7358P
CD7366	LED 驱动	TA7366P
CD7367	LED 驱动	TA7367P
CD7371	FM 调谐器	TA7317E
CD7315	FM 调谐器	TA7378P
CD7515	五曲自动选曲	LC7515
CD7517	七曲自动选曲	LC7517
CD7628	单片录音	TA7628P、TA7738P
CD7630	音量/音调/平调控制	TA7630P
CD7640	AM/FM 高、中放、检波	DBL1011、KA22471、K1A6040P、TA7640AP
CD7641	单片AM 收音	KA22421、TA7641BP

原型号	功　能	代换型号
CD7642	单片AM 收音	CIC7642
CD7666	LED 驱动	KA2281、TA7666P
CD7667	LDE 驱动	KA2283、TA7667P
CD7668	音频双前置放大	DBL1014、KA22261、K1A6268P、TA7668BP
CD7687	AM/FM 高、中放、检波	KA2248A、TA7757、TA7687AP/AF
CD7738	单片录音	CD7628、TA7628HP、TA7738P
CD7739	音频双前置放大	TA7739P
CD7747	单片AM/FM 收音	TA7747P
CD7758	AM/FM 中放	TA7758P
CD7765	AM/FM 高、中放、检波	TA7765
CD7766	FM 立体声解码	TA7766
CD7767	双功放	TA7767F
CD7784	音频双前置放大	TA7784P
CD7786	单片AM 收音	TA7786
CD7796	图示均衡器	KN2223、LA3000、M5226P、TA7746P
CD7797	音频双前置放大	TA7797
CD9138	十五曲自动选 曲	TC9138
CD9165	五曲自动选曲	TC9165
CD9167	九曲自动选曲	TC9167
CD20029	单片AM/FM 立体声收音	CX20029
CD20111	AM/FM 高、中放、检波	CX20111、KA2291
CIC7642	单片AM 收音	CD7642
CX10054	FM 立体声解码	BA1362
CX20029	AM/FM 立体声收音	CD20029
CX20111	AM/FM 高、中放、检波	CD20111、KA2291
CXA1005P	单片立体声放音	AN7108、CD1034、CXA1034P、KA22132
CXA1019	单片AM/FM 收音	CD1019、KA22426
CXA1033P	单片AM 收音	CD1033
CXA1034P	单片立体声放音	AN7108、CD1034、CXA1005P、KA22132
CXA1115BP	音频双前置放大	LA3245
CXA1191	单片AM/FM 收音机	KA22425
CXA8008	单片立体声放音机	BA3520

原型号	功　能	代换型号
DBL1009	FM 立体声解码	AN7420、CD7343、KA2263、K1A6043S、TA7343P
DBL1010/2	音频双前置放大	BA329(⑨脚为空脚)、BA3302、CD3160、CD3161、DBL1010/2(⑧脚和⑨脚直插封装)、LR3R16(⑨脚为空脚)、KA2221、LA3160、LB3161、M5152、M51521L、MB3106、TA8125S、μPC1032H、μPC1185H、μPC1228H
DBL1011	AM/FM 高、中放、检波	CD7640、KA22471、K1A6040P、TA7640AP
DBL1014	音频双前置放大	CD7668、KA2261、K1A6268P、TA7668BP
DBL1016	LED 驱动	AN6884、BA6124、CD1403、KA2284、LB1403
DBL1017	FM 调谐器	AN7205、CD7358、KA22495、LA1185、TA7358AP
DBL1018	FM 中放、检波	CD1140、BA4110、KA22441、LA1140
DBL1019	FM 调谐器	LA1135
DBL1021	LED 驱动	LB1216、TD62506P
DBL1026	FM 立体声解码	AN362L、AN7410、AN7417、BA1320、CD3361、CD7410、DBL1026、HA11227、KA2261、LA3361、μPC1197C、μPC1320
DBL1027	音频双前置放大	CD3220、KA2224、LA3220、TB3220、XG3220
DBL1032	双功放	LM2005、TDA2005、μPC2005
DBL1034A	双功放	LA4550
DBL1035	FM 立体声解码	LA3376、TA7401AP
DBL1045	音频双前置放大	TA7705P
DBL1046	图示均衡器	CD7796、KA2223、LA3600、M5226P、TA7796
DBL1047	双功放	TA7280/1
DBL1052	FM 中放、检波	BA404、KA2244、TA7303P
DBL1054	FM 中放、检波	LA1154
DBL1055	FM 调谐器	LA1137
DBL1067	AM/FM 高、中放、检波	LA1266
DBL1069-D	双功放	K1A6210H、TA8210H
DBL1085	FM 立体声解码	CD3370、KA2262、LA3370
DBL1116	LED 驱动	BA6125、KA2287、LB1413
DBL1216	LED 驱动	BA6137、KA2285、LB1423
DBL1316	LED 驱动	KA2286、LB1433
DMC6008	DTS 数字调谐系统	μPD1723

原型号	功　能	代换型号
HA1137W	FM 中放、检波	AN377、HA12411
HA1156W	FM 立体声解码	BA1310、CA1310、CD1310、HA1156、LM1310、M5153P、MC1310、SN76115、TA7156AP、ULN2110A、ULN3810A、μA310、μPC587C2、μPC1026C
HA1199	AM 高、中放、检波	ULN2249A
HA1308	功放	HA1309
HA1309	功放	HA1308
HA1314	功放	HA1316
HA1316	功放	HA1314
HA1368	功放	HA1368R(引脚顺序排列相反)
HA1368R	功放	HA1368(引脚顺序排列相反)
HA1372	功放	HA1366W
HA1374/A	双功放	LA4260/1
HA1377	双功放	AN7149、AN7168、AN7169、AN7178、HA1377、HA1392、HA1398、HA13102、HA13108、M51601L
HA1392	双功放	AN7149、AN7168、AN7169、AN7178、HA1377、HA1392、HA1398、HA13102、HA13108、M51601L
HA1393	BTL 功放	ULN3793W
HA1398	双功放	AN7149、AN7168、AN7169、AN7178、HA1377、HA1392、HA1398、HA13102、HA13108、M51601L
HA1406	音频前置放大	BA340
HA1451	音频双前置放大	SL30
HA1452W	音频双前置放大	CD1452、SL1452
HA11225	FM 中放、检波	M51173、μPC1167C2、μPC1208
HA11227	FM 立体声解码	AN362L、AN7410、AN7417、BA1320、CD3361、CD7410、DBL1026、HA11227、KA2261、LA3361、μPC1197C、μPC1320
HA12018	FM 立体声解码	HA12026、LA3365
HA12026	FM 立体声解码	HA12018、LA3365
HA12402	单片AM/FM 收音	CD2204、KA22424、TA7613AP、TDA1083、ULN2204
HA12411	FM 中放、检波	AN377、HA1137N
HA12413	AM/FM 中放、检波	BA4220、KA2243

原型号	功　能	代换型号
HA13001	双功放	AN7149、AN7168、AN7169、AN7178、HA1377、HA1392、HA1398、HA13102、HA13108、M51601L
HA13102	双功放	AN7149、AN7168、AN7169、AN7178、HA1377、HA1392、HA1398、HA13102、HA13108、M51601L
HA13108	双功放	AN7149、AN7168、AN7169、AN7178、HA1377、HA1392、HA1398、HA13102、HA13108、M51601L
IR2E02	LED 驱动	KA2288
IR3R15	音频前置放大	TA7136AP
IR3R16	音频双前置放大	BA329（⑨脚为空脚）、BA3302、CD3160、CD3161、DBL1010/2、LR3R16（⑨脚为空脚）、KA2221、LA3160、LA3161、M5152、M51521L、MB3106、TA8125S、μPC1032H、μPC1185H、μPC1228H
IR3R17	音频双前置放大	M51543P
IR3R18	音频双前置放大	M51522L
IR3R23	FM 立体声解码	BA1330、TEA1330
IR3R24	自动选曲	KA2230
IR3R27A	AM/FM 高、中放、检波	AM7223、AN7273、CD7223、XG7273
IX0614CE	红外接收前置放大	CX20106A、IX0986CE
IX0986CE	红外接收前置放大	CX20106A、IX0614CE
KA1222	音频双前置放大	BA329（⑨脚为空脚）、BA3302、CD3160、CD3161、DBL1010/2、LR3R16（⑨脚为空脚）、KA2221、LA3160、LA3161、M5152、M51521L、MB3106、TA8125S、μPC1032H、μPC1185H、μPC1228H
KA2017	音调控制	AN5863
KA2181	红外接收前置放大	LA7224、μPC1373H
KA2182/3	红外接收前置放大	μPC1374H
KA2184	红外接收前置放大	CX20106A
KA2206	双功放	LA4182、LA4183、LA4192
KA2209	双功放	CD2822M、K1A6276S、NJM2073、TDA2822M
KA2210	双功放	LA4445
KA2211	双功放	CD7240、TA7240P
KA2212	功放	AN7112、CD4140、K1A6213S、LA4140、TA7313AP、TB4140、XG4140
KA2213	单片录音	CD4160、D4160、LA4160、TB4160、XG4160

原型号	功　能	代换型号
KA2214	双功放	CD1263、μPC1263C2
KA2220	音频前置放大	CD3210、LA3210、TA7137P、TB3210、XG3210
KA2221	音频双前置放大	BA329（⑨脚为空脚）、BA3302、CD3160、CD3161、DBL1010/2、LR3R16（⑨脚为空脚）、KA2221、LA3160、LA3161、M5152、M51521L、MB3106、TA8125S、μPC1032H、μPC1185H、μPC1228H
KA2223	图示均衡器	CD7796、DBL1046、LA3600、M5226P、TA7796P
KA2224	音频双前置放大	CD3220、DBL1027、LA3220、TB3220、XG3220
KA2225/D	音频双前置放大	TA7709P/F
KA2230	自动选曲	IR3R24
KA2231	自动选曲	LA2010
KA2243	AM/FM 中放、检波	BA4220、HA12413
KA2244	FM 中放、检波	BA404、DBL1018、TA7303P
KA2247	AM 高、中放、检波	BA4260、LA1260
KA2248A	AM/FM 高、中放、检波	CD7687、TA7757P、TA7687AP
KA2261	FM 立体声解码	AN362L、AN7410、AN7417、BA1320、CD3361、CD7410、DBL1026、HA11227、KA2261、LA3361、μPC1197C、μPC1320
KA2262	FM 立体声解码	CD3370、DBL1085、LA3370
KA2263	FM 立体声解码	AN7420、CD7343、DBL1009、K1A6043S、TA7343P
KA2264	FM 立体声解码	AN7421、K1A6042、TA7342P
KA2265	FM 立体声解码	LA3410
KA2266	FM 立体声解码	LA3375
KA2281	LED 驱动	CD7666、TA7666P
KA2283	LED 驱动	CD7667、TA7667P
KA2284	LED 驱动	AN6884、BA6124、CD1403、DBL1016、LB1403
KA2285	LED 驱动	BA6137、DBL1216、LB1423
KA2286	LED 驱动	DBL1316、LB1433
KA2287	LED 驱动	IR2E02
KA2291	AM/FM 高、中放、检波	CD20111、CX20111
KA2292	AM/FM 立体声收音	TA8127
KA22062	双功放	TA7238AP
KA22101	BTL 功放	TA7250BP

原型号	功　能	代换型号
KA22131	单片立体声放音	BA3502F
KA22132	单片立体声放音	AN7108、CD1034、CXA1034P
KA22135	单片立体声放音	LAG637D
KA22136	单片立体声放音	LAG665
KA22231	图示均衡器	LA3610M
KA2234	图示均衡器	BA3822LS
KA22235	图示均衡器	BA3812L
KA22241	音频双前置放大	BA3308
KA22261	音频双前置放大	CD7668、DBL1014、K1A6268P、TA7668BP
KA22241/D	单片AM 收音	CD7641、TA7641BP/BF、TB7641、XG7641
KA22424	单片AM/FM 收音	CD2204、HA12402、TDA1083、TA7613AP、ULN2204
KA22425D	单片AM/FM 收音	CXA1191
KA22426	单片AM/FM 收音	CXA1019
KA22429	FM 收音	TDA7021T
KA22441	FM 中放、检波	CD1140、BA4110、DBL1018、LA1140
KA22461	AM 高、中放	μPC1215
KA22471	AM/FM 高、中放、检波	CD7640、DBL1011、K1A6040P、TA7640AP
K1A6042	FM 立体声解码	AN7421、CD7342、KA2264、TA7342P
K1A6043S	FM 立体声解码	AN7420、CD7343P、KA2263、TA7343P
K1A6208P	音频双前置放	CD7668、TA7668BP
K1A6210H	双功放	DBL1069-D、TA8210H
K1A6213S	功放	AN7112、CD4140、KA2212、LA4140、TA7313AP、TB4140、XG4140
K1A6269P	双功放	TA7269P
K1A6276S	双功放	CD2822M、KA2209、NJM2073、TDA2822M

6. D/A 转换器电参数

(1)单D/A 转换器

单D/A 转换器的电参数如附表6 所示。

(2)多组D/A 转换器

多组D/A 转换器的电参数如附表7 所示。

(3)串行D/A 转换器

串行D/A 转换器的电参数如附表8 所示。

附表6

器件号	分辨率（位数）	输出类型	稳定时间/μs	基准	数据总线接口（位数）	电源电压/V	特　点
MX7224	8	V	5.0	Ext	μP/8	+12～+15 &. −5	单或双电源
MAX517	8	V	6.0	Ext	串行,2 线	+5	2 线接口
MX7529	8	I	0.15	MDAC	逻辑	+15	廉价8 位DAC
MAX7924	8	I	0.25	MDAC	μP/8	+12～+15	MAX7524 改进型
MX7524	8	I	0.4	MDAC	μP/8	+5～+15	廉价8 位DAC
MAX503	10	V	25.0	Int/MADC	μP/8	+5～±5	超低功率,完整的DAC
MAX504	10	V	25.0	Int/MADC	串行	+5～±5	MAX503 的串行型式
MAX515	10	V	25.0	Ext	串行	+5	超低功率,8 引脚SO/DIP
MX7520	10	I	0.5	MDAC	逻辑	+15	廉价10 位DAC
MX7530	10	I	0.5	MDAC	逻辑	+15	廉价10 位DAC
MX7533	10	I	0.6	MDAC	逻辑	+15	廉价10 位DAC
MAX555	12	V	0.5ns	Ext/MDAC	并行	−5.2	300Msps 更新速率,SFDR 为72dB
MX667	12	V	3.0	Int	μP/4～8	±12～±15	与4 位或8 位总线兼容
MX767	12	V	3.0	Int	μP/12	±12～±15	12 位总线,快速逻辑接口
MAX501	12	V	5.0	MDAC	μP/8	±12～±15	4 象限乘法DAC
MAX502	12	V	5.0	MDAC	μP/12	±12～±15	4 象限乘法DAC
MAX507	12	V	5.0	Int	μP/12	±12～±15	带基准的完整12 位DAC
MAX508	12	V	5.0	Int	μP/8	±12～±15	带基准的完整12 位DAC
MX7845	12	V	5.0	MDAC	μP/12	±15	4 范围4 象限乘法DAC
MX7245	12	V	10.0	Int	μP/12	±15～+12～+15	带基准,单或双电源
MX7248	12	V	10.0	Int	μP/8	±15～+12～+15	8 位接口MX7245
MAX530	12	V	25.0	Int/MDAC	μP/8	+5～±5	超低功率,灵活的输出范围
MAX531	12	V	25.0	Int/MDAC	串行	+5～±5	MAX530 的串行型式
MAX538	12	V	25.0	Ext	串行	+5	8 引脚DIP/SO,超低功率,0V 至2V 输出
MAX539	12	V	25.0	Ext	串行	+5	8 引脚DIP/SO,超低功率,0V 至5V 输出
MX565A	12	I	0.25	Int	逻辑	±15	具有+10V 掩埋式齐纳基准源
MX566A	12	I	0.35	Ext	逻辑	−15	无片内基准源
MX7521	12	I	0.5	MDAC	逻辑	+15	廉价的12 位DAC
MX7531	12	I	0.5	MDAC	逻辑	+15	廉价的12 位DAC
MX7541A	12	I	0.6	MDAC	逻辑	+15	12 位数据总线
MAX543	12	I	1.0	MDAC	串行	+5～+15	在8 引脚DIP/SO 封装内的12 位乘法DAC
MAX7645	12	I	1.0	MDAC	μp/12	+15	MX7545 改进型
MAX7541	12	I	1.0	MDAC	逻辑	+15	12 位数据总线
MAX7545A	12	I	1.0	MDAC	μp/12	+5～+15	MX7545 改进型
MX7548	12	I	1.0	MDAC	μp/8	+5～+15	带锁存8 位数据总线
MX7542	12	I	2.0	MDAC	μp/4	+5	带锁存4 位数据总线
MX7543	12	I	2.0	MDAC	串行	+5	12 位乘法DAC
MX7545	12	I	2.0	MDAC	μp/12	+5～+15	带锁存12 位数据总线
MAX7534	14	I	1.5	MDAC	μP/8	+12～+15	双缓冲输入
MX7535	14	I	1.5	MDAC	μP/8～14	+12～+15	双缓冲输入
MX7536	14	I	1.5	MDAC	μP/8～14	+12～+15	不需要外部电阻
MX7538	14	I	1.5	MDAC	μP/14	+12～+15	廉价14 位DAC

附表7

器件号	分辨率（位数）	输出类型	稳定时间/μs	基　准**	数据总线接口（位数）	电源电压/V	特　点
双组							
MAX518	8	V	6.0	Int(VDD)	串行，2线	+5	2线接口，8引脚SO封装
MAX519	8	V	6.0	Ext	串行，2线	+5	2线接口，分离的基准输入
MAX522	8	V	70.0	MDAC	串行	+3～+5	在8引脚SO封装内具有低功耗的两组DAC
MX7528	8	I	0.18	MDAC	μP/8	+5～+15	两组DAC均有数据锁存
MX7628	8	I	0.35	MDAC	μP/8	+12～+15	两组DAC均有数据锁存
MAX532	12	V	4.0	MDAC	串行	±12～±15	16引脚DIP/SO封装
MAX7837	12	V	4.0	Ext	μP/8	±12～±15	带8位数据总线两组电压输出DAC
MX7847	12	V	4.0	Ext	μP/12	±12～±15	带12位数据总线两组电压输出DAC
MX7537	12	I	1.5	MDAC	μP/8	+12～+15	带8位数据总线两组DAC
MX7547	12	I	1.5	MDAC	μP/12	+12～+15	带12位数据总线两组DAC
MX7549	12	I	1.5	MDAC	μP/4	+15	带4位数据总线两组DAC
三组							
MAX512	8	V	60.0	MDAC	串行	+5～±5	低功耗带集机方式，14引脚窄SO封装
MAX513	8	V	70.0	MDAC	串行	+2.7～±3.6	用于3V系统的MAX512
四组							
MAX500	8	V	4.0	Ext	串行	+12～+15 & −5	16引脚DIP/SO封装，三基准输入端
MX7225	8	V	4.0	Ext	μP/8	+12～+15 & −5	双缓冲，分离的基准输入
MX7226	8	V	4.0	Ext	μP/8	+12～+15 & −5	单缓冲，单基准输入
MAX505	8	V	6.0	MDAC	μP/8	+5～±5	满电源幅度输出，分离的基准输入
MAX506	8	V	6.0	MDAC	μP/8	+5～±5	满电源幅度输出，单基准输入
MAX509	8	V	6.0	MDAC	串行	+5～±5	满电源幅度输出，四个基准输入
MAX510	8	V	6.0	MDAC	串行	+5～±5	满电源幅度输出，一个基准输入
MAX520	8	V	6.0	Ext	串行，2线	+5	2线接口，分离的基准输入
八组							
MAX528	8	V	5.0	Ext	串行	+5～+15，+15&−5+5&−15	μP选择缓冲与未缓冲输出
MAX529	8	V	5.0	Ext	串行	+5～～±5	单+5V电源MAX528
MAX7228	8	V	5.0	Ext	μP/8	+5～+15，+15&−5+5&−15	单或双电源
MAX521	8	V	6.0	Ext	串行，2线	+5	2线接口，分离基准输入
MAX547	13	V	5.0	Ext	μP/13	±5	单极性或双极性，4基准输入

* V＝电压，I＝电流

* * MDAC＝具有4象限乘法功能，Int＝内部基准，Ext＝外部基准

附表8

器件号	分辨率(位数)	输出类型	每一封装内DAC数	基　准**	稳定时间/μs	数据总线接口(位数)	电源电压/V	特　点
MAX500	8	V	4	Ext	4.0	串行	+12～+15&−5	16脚DIP/SO封装，三个基准输入
MAX509	8	V	4	MDAC	6.0	串行	+5～±55	满电源幅度输出，四个基准输入
MAX510	8	V	4	MDAC	6.0	串行	+5～±55	满电源幅度输出，一个基准输入
MAX512	8	V	3	MDAC	60.0	串行	+5～±5	低功耗带停机功能，14引脚窄SO封装
MAX513	8	V	3	MDAC	70.0	串行	2.7～±3.6	适用于3V系统的MAX512
MAX517	8	V	1	Ext	6.0	串行，2线	+5	2线接口
MAX518	8	V	2	Int(V_{DD})	6.0	串行，2线	+5	2线接口，8引脚SO
MAX519	8	V	2	Ext	6.0	串行，2线	+5	2线接口，两个基准输入
MAX520	8	V	4	Ext	6.0	串行，2线	+5	2线接口，四个基准输入
MAX521	8	V	8	Ext	6.0	串行，2线	+5	2线接口，五个基准输入
MAX522	8	V	2	MDAC	6.0	串行	+2.7～+5	在8引脚SO封装内功耗两组DAC
MAX528	8	V	8	Ext	5.0	串行	+5～+15，+15&−5～+5&−15	μP一选择的缓冲和未缓冲输出
MAX529	8	V	8	Ext	5.0	串行	+5～±5	单+5V电源MAX528
MAX504	10	V	1	Int/MDAC	25.0	串行	+5～±5	低功耗，满电源幅度
MAX515	10	V	1	Ext	25.0	串行	+5	低功耗，8引脚SO/DIP封装
MAX531	12	V	1	Int/MDAC	25.0	串行	+5～±5	超低功耗，灵活的输出范围
MAX532	12	V	2	MDAC	4.0	串行	±12～±15	16引脚DIP/SO封装
MAX536	12	V	4	Ext	3.0	串行	+12～+15&−5	MAX526的串行型式
MAX537	12	V	4	Ext	3.0	串行	±5	MAX527的串行型式
MAX538	12	V	1	Ext	25.0	串行	+5	8引脚DIP/SO封装，超低功耗，0V至2V输出
MAX539	12	V	1	Ext	25.0	串行	+5	8引脚DIP/SO封装，超低功耗，0V至2V输出
MAX514	12	I	4	MDAC	1.0	串行	+5	四组电流DIP/SO封装内12位具有乘法功能的DAC
MAX543,	12	I	1	MDAC	1.0	串行	+5±+15	8引脚DIP/SO封装内，12位具有乘法功能的DAC
MX7543	12	I	1	MDAC	2.0	串行	+5	12位具有乘法功能的DAC

* V＝电压，I＝电流

** MDAC＝具有4象限乘法功能，Int＝内部基准，Ext＝外部基准